d) $V_{BC} \quad V_B \quad V_C \quad 0.7V \quad 6.83\ V$

$V_{BC} \quad -6.13\ V$

Análisis por recta de carga

La red de la figura 6.7a establece una ecuacion para la salida que relaciona las variables I_C y V_{CE} de la siguiente manera :

$$V_{CE} \quad V_{CC} - I_C R_C$$

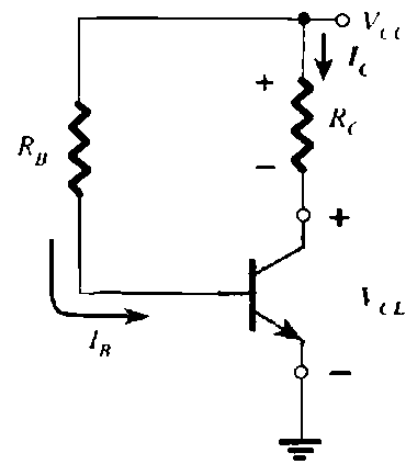


Figura 6.7a Circuito para el analisis de la recta de carga

Las caracteristicas de salida del transistor tambien relacionan las mismas dos variables I_C y V_{CE} como se muestra en la figura 6.7b.

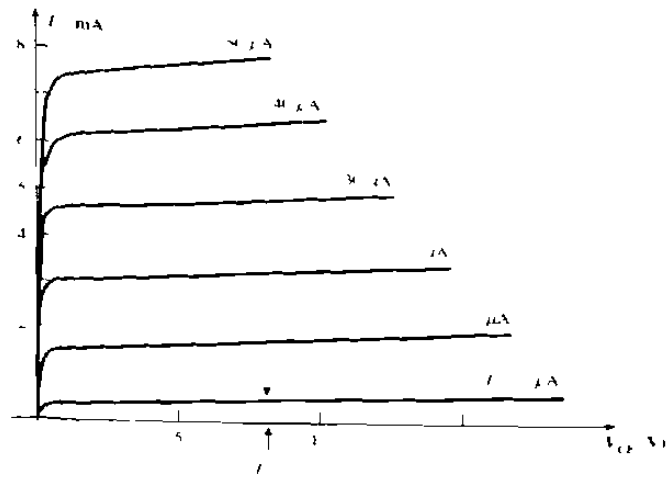


Figura 6.7b Curvas caracteristicas de salida

Si se elige la I_C con un valor de 0mA, estaremos especificando en el eje horizontal como la línea sobre la cuál se localizara un punto. Al sustituir I_C 0 mA en la ecuacion anterior tendremos:

$$V_{CE} \quad V_{CC} - (0) R_C$$

definiendo un punto para la linea recta, como se ilustra en la figura 6.8

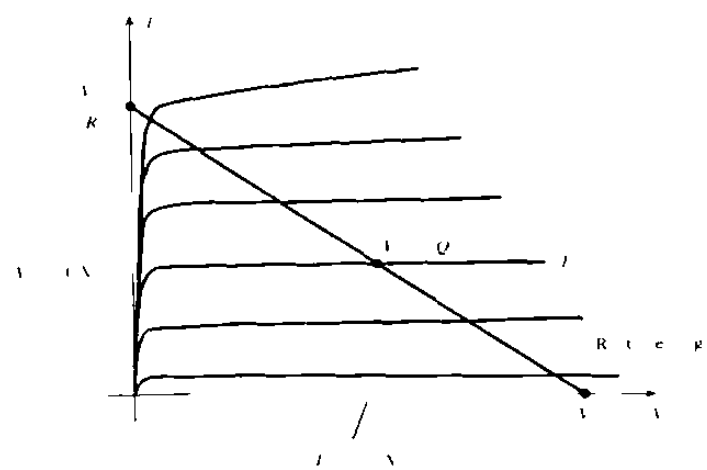


Figura 6.8 Grafica de la recta de carga

Si ahora se escoge el valor de 0V para V_{CE} con el que se establece el eje vertical como la linea sobre la cuál se definira un segundo punto. la I_C se determinara por la siguiente ecuacion:

$$0 \quad V_{CC} - I_{C\,max} R_C$$

Al unir los dos puntos la línea resultante sobre la grafica se denomina **recta de carga.**

Puesto que está definida por la resistencia de carga R_C. Al resolver para el nivel resultante de I_B el punto Q real se puede establecer como el mostrado en la figura 6.8.

Si el nivel de I_B se modifica al variar el valor de R_B, el punto de operacion Q se mueve hacia arriba y hacia debajo de la recta de carga figura 6.9. Si V_{CC} se mantiene fijo y R_C cambia, la recta de carga subira, esta se encuentra representada en la figura 6.10. Si la I_B se mantiene constante el punto Q se trasladará. Si R_C se fija y V_{CC} varia la recta de carga se desplazara mostrándose en la figura 6.11

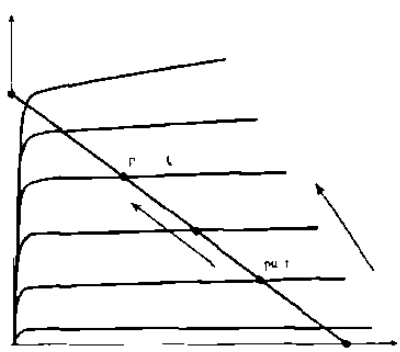


Figura 6.9 Grafica del punto Q con niveles crecientes de I_B

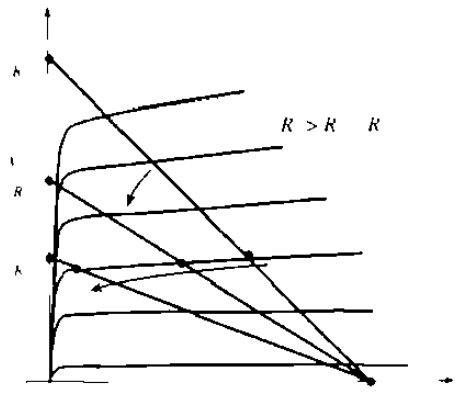


Figura 6.10 Grafica de niveles crecientes de R_C

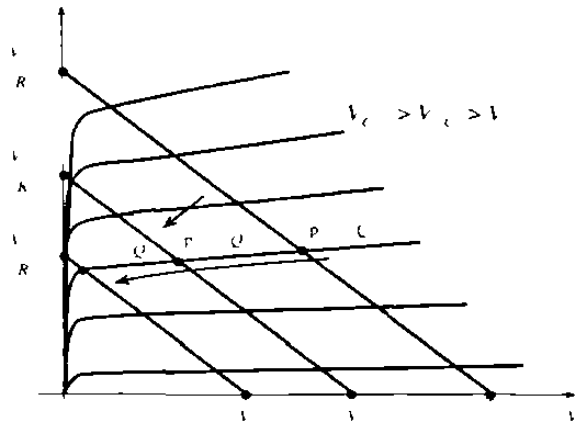


Figura 6.11 Grafica para niveles pequeños de V_{CC}

Circuito de polarización estabilizada de emisor

La red de polarizacion de cd de la figura 6.12 contiene una resistencia en el emisor para mejorar el nivel de estabilidad sobre el de la configuracion de polarizacion fija.

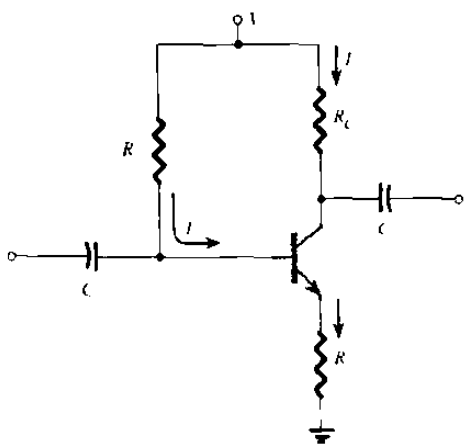


Figura 6.12 Circuito de polarizacion con resistor de emisor

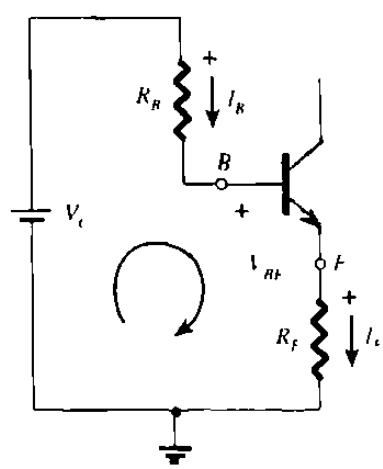


Figura 6.13 Malla de base-emisor

Malla de base- emisor.

Al aplicar la ley de voltaje de Kirchhoff alrededor de la malla de la figura 6.13 se obtiene como resultado la siguiente ecuacion:

$$+ V_{CC} - I_B R_B - V_{BE} - I_L R_L = 0$$

$$I_L = I_B (\beta + 1)$$

$$+ V_{CC} - I_B R_B - V_{BE} - (\beta + 1) I_B R_L = 0$$

$$-I_B [R_B + (\beta + 1) R_L] + V_{CC} - V_{BE} = 0$$

$$I_B [R_B + (\beta + 1) R_L] = V_{CC} - V_{BE}$$

$$I_B = V_{CC} - V_{BE} / R_B + (\beta + 1) R_L$$

La unica diferencia con respecto a la polarizacion fija es el termino $(\beta + 1) R_L$ En la figura 6.14. La resistencia R_L es **reflejada** a la entrada del circuito de base por un factor $(\beta + 1)$ y por lo tanto un nivel de impedancia del circuito de entrada es mostrado en la figura 6.15.

$$R = (\beta + 1) R_L$$

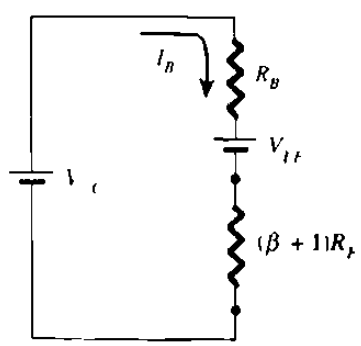


Figura 6.14 Circuito equivalente para la corriente I_B

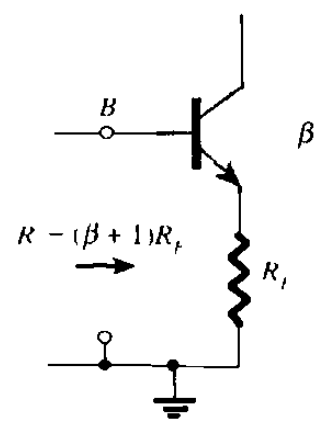


Figura 6.15 Circuito con reflexion de impedancia R_L

Malla de colector- emisor.

La malla de salida entre colector-emisor se dibuja en la figura 6.16 y aplicando la ley de voltaje de Kirchhoff a esa malla se obtiene :

$$+ I_I R_I + V_{CI} + I_C R_C - V_{CC} \quad 0$$

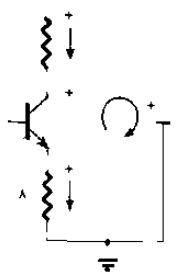


Figura 6.16
Malla de colector a emisor

como: $I_I \quad I_C$

$$V_{CI} - V_{CC} + I_C (R_C + R_I) \quad 0$$

$$V_{CI} \quad V_{CC} - I_C (R_C + R_I) \quad 0$$

$V_I \quad I_I R_I$ por lo tanto:

$$V_{CI} \quad V_C - V_I$$

$$V_C \quad V_{CI} + V_I$$

$$V_C \quad V_{CC} - I_C R_C$$

El voltaje de base con respecto a tierra se puede determinar .

$$V_B \quad V_{CC} - I_B R_B$$

$$V_B \quad V_{BI} + V_I$$

La adicion de la resistencia de emisor a la polarizacion de cd del BJT proporciona una mejor estabilidad, esto es las corrientes y voltajes de polarizacion de cd se mantienen mas cerca de los puntos donde fueron fijados por el circuito aun cuando cambien las condiciones externas como el voltaje de alimentacion, la temperatura, incluso la beta del transistor.

Ejemplo 6.2.- Para la red polarizada de emisor de la figura 6.17 determinar:

a) I_B b) I_C c) V_{CE} d) V_C

e) V_E f) V_B g) V_B

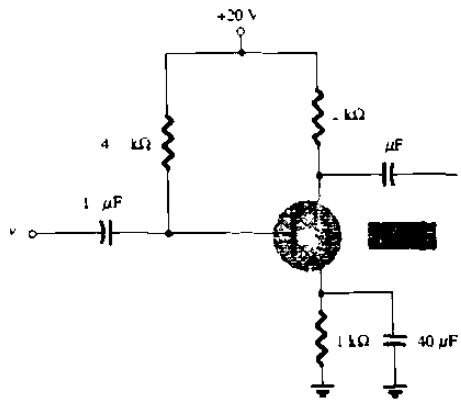


Figura 6.17 Circuito para el ejemplo 6.2

Solución:

a) $$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20V - 0.7V}{430k\Omega + (51)(1k\Omega)}$$

$$I_B = \frac{19.3V}{481k\Omega} = 40.1\mu A$$

b) $$I_C = \beta I_B$$

$$I_C = (50)(40.1\mu A)$$

$$I_C = 2.01\ mA$$

c) $V_{CE} = V_{CC} - I_C (R_C + R_E)$

$V_{CE} = 20\ V - (2.01\ mA)(2k\Omega + 1k\Omega) = 20\ V - 6.03\ V$

$V_{CE} = 13.97\ V$

d) $V_C = V_{CC} - I_C R_C$

$V_C = 20\ V - (2.01\ mA)(2k\Omega) = 20V - 4.02\ V$

$V_C = 15.98\ V$

e) $V_E = V_C - V_{CE}$

$V_E = 15.98\ V - 13.97\ V$

$V_E = 2.01\ V$

$V_E = I_E R_E = I_C R_E$

$V_E = (2.01\ mA)(1k\Omega)$

$V_E = 2.01\ V$

f) $V_B = V_{BE} + V_E$

$V_B = 0.7\ V + 2.01\ V$

$V_B = 2.71\ V$

g) $V_{BC} = V_B - V_C$

$V_{BC} = 2.71\ V - 15.98\ V$

$V_{BC} = -13.27\ V$ (polarizado inversamente)

Análisis de la recta de carga

Este tipo de analisis de la recta de carga es ligeramente diferente al de polarizacion fija, de la ecuacion de la malla de salida se obtiene

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

Si elegimos una $I_C = 0$ mA, se obtiene:

$$V_{CE} = V_{CC} \quad I_C = \quad mA$$

Si elegimos un $V_{CE} = 0$ V se obtiene:

$$I_C = V_{CC} (R_C + R_E) \quad V_{CE} = \quad V$$

Estos puntos maximos se muestran en la figura 6.18. Distintos niveles de I_{BQ} desplazaran el punto Q hacia arriba y hacia debajo de la recta de carga.

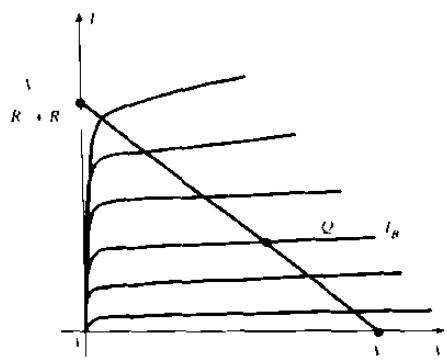


Figura 6.18 Gráfica de la recta de carga

Polarización con divisor de voltaje

En las polarizaciones anteriores la corriente de polarización I_{CQ} y el voltaje V_{CEQ} estaban en funcion de la ganancia de corriente (beta) del transistor. Seria deseable desarrollar un circuito de polarizacion menos dependiente, esto es, independiente de la beta del transistor. La configuracion de polarizacion con divisor de voltaje de la figura 6.19 es una red de este tipo. Si analizamos sobre una base exacta la sensibilidad a los cambios de beta se observa que esta es bastante pequeña.

Un punto de operacion Q se define por un nivel fijo de I_{CQ} y V_{CEQ} como se muestra en la figura 6.20 El nivel de I_{BQ} se modificara con el cambio de beta, pero el punto de operacion sobre las caracteristicas definido por I_{CQ} y V_{CEQ} puede permanecer fijo si se utilizan los parametros apropiados del circuito

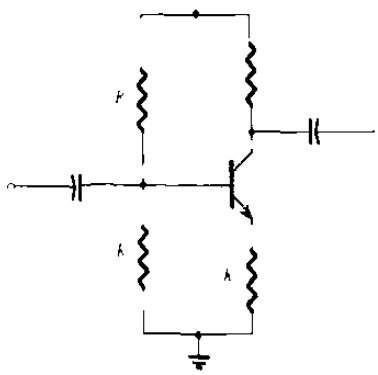


Figura 6.19 Circuito de polarización por divisor de voltaje

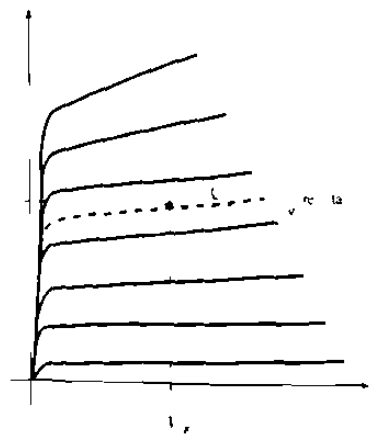


Figura 6.20 Grafica del punto Q

Análisis exacto

La parte de entrada de la figura 6.19 se puede redibujar utilizando un circuito equivalente thevenin, esto con el fin de facilitar el analisis de éste tipo de polarización como se ilustra en la figura 6.21. La red thevenin se puede hallar de la siguiente manera:

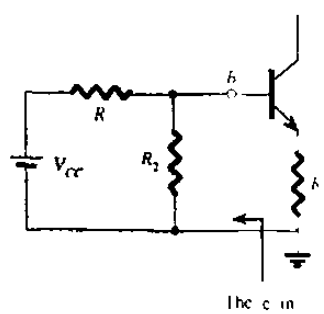


Figura 6.21 Redibujo de la malla de entrada de la figura 6.19

R_{Th} : La fuente de voltaje se reemplaza por un cortocircuito equivalente como se muestra en la figura 6.22

$$R \quad R \quad R$$

E_{Th} : La fuente de V_{CC} se reintegra a la red y el voltaje thevenin de circuito abierto de la figura 6.23 se obtiene:

$$L \quad V_R \quad \frac{I' \; R}{R + R}$$

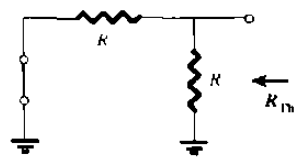


Figura 6.22
Circuito para la R_{TH}

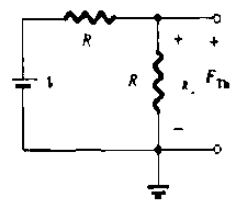


Figura 6.23
Circuito para el E_{TH}

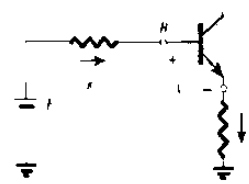


Figura 6.24
Circuito equivalente thévenin

La red thevenin se vuelve a dibujar como se muestra en la figura 6.24 y la I_{BQ} se puede determinar al aplicar la ley de Kirchhoff la cual sera :

$$E_T \; - I_B R_{Th} - V_{BE} - I_E R_E \quad 0$$

$$I_E \quad I_B (\beta + 1)$$

$$I_B \quad E \quad - V_{BE} \quad R_{TH} + (\beta + 1) R_E$$

Una vez encontrada la I_B las cantidades restantes de la red pueden encontrarse del mismo modo que se hizo para la configuracion polarizada de emisor, esto es:

$$V_{CE} \quad V_{CC} - I_C (R_C + R_E)$$

Ejemplo 6.3:- Determine el V_{CEQ} y la I_{CQ} para la configuracion con divisor de voltaje o llamada tambien polarizacion universal de la figura 6.25

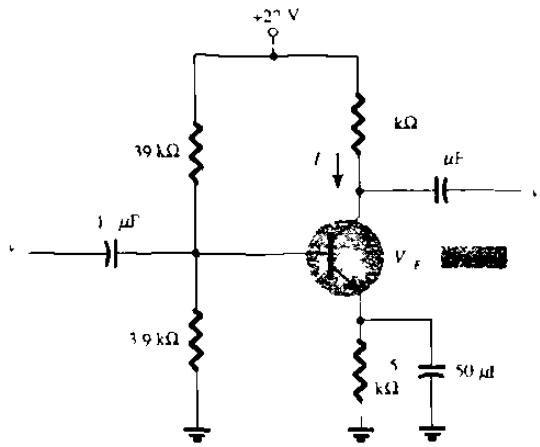


Figura 6.25 Circuito para el ejemplo 6.3

Solución:

$$R_{Th} = R_1 \| R_2$$

$$R_{Th} = \frac{(39k\Omega)(3.9k\Omega)}{39k\Omega + 3.9k\Omega} = 3.55k\Omega$$

$$V_{Th} = \frac{V_{CC} R_2}{R_1 + R_2}$$

$$V_{Th} = \frac{(22V)(3.9k\Omega)}{39k\Omega + 3.9k\Omega} = 2\ V$$

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E}$$

$$I_B = \frac{2V - 0.7V}{3.55k\Omega + (141)(1.5k\Omega)} = \frac{1.3V}{3.55k\Omega + 211.5k\Omega}$$

$$I_B = 6.05\ \mu A$$

$I_C = \beta I_B$

$I_C = (140)(6.05\mu A)$

$I_C = 0.85\ mA = I_{CQ}$

$V_{CE} = V_{CC} - I_C(R_C + R_E)$

$V_{CE} = 22V - (0.85\ mA)(10k\Omega + 1.5k\Omega)$

$V_{CE} = 12.22\ V = V_{CEQ}$

Análisis aproximado:-

Un análisis de la seccion de entrada de la configuracion del divisor de voltaje se presenta en la figura 6.26. La resistencia R es la resistencia equivalente entre la base y tierra para el transistor con una resistencia de emisor R_E. La resistencia reflejada entre la base y el emisor se define por R $= (\beta + 1)R_E$ Si la R es mucho mayor que la resistencia R_2, la corriente I_B será mucho menor que I_2 y esta sera igual a I_1. Si la $I_B \approx 0$ comparada con I y con I entonces I $= I_2$ y las resistencias R y R_2 pueden considerarse en serie.

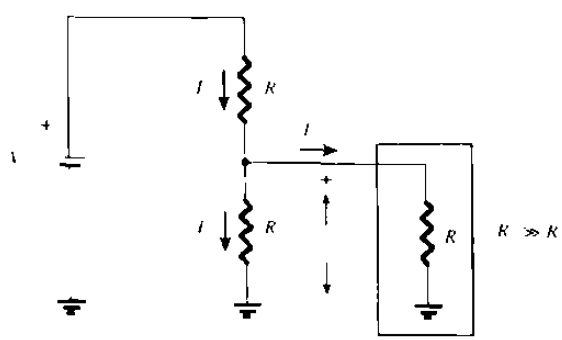


Figura 6.26 Circuito para calcular el voltaje de base aproximado

El voltaje a traves de R_2, que es el voltaje de la base V_B se puede calcular mediante el uso de la regla del divisor de voltaje, ésto es:

$$V_B \quad \frac{V' \ R}{R \ + R}$$

Debido a que $R \quad (\beta + 1)R_E \simeq \beta R_E$, la condición que definira, en caso que puede aplicarse la consideracion, sera la siguiente:

$$\beta R_E \geq 10R_2$$

Si Beta veces es el valor de R_E es por lo tanto 10 veces el valor de R_2 ,esta aproximación se aplica con gran precisión. Una vez determinado V_B, el nivel de V_E se puede calcular de la siguiente manera:

$$V_E \quad V_B - V_{BE}$$

$$I_E \quad \frac{V'}{R}$$

$$I_{CQ} = I_E$$

$$V_{CE} \quad V_{CC} - I_C R_C - I_E R_E \qquad \text{como } I_E \sim I_C$$

$$V_{CEQ} \quad V_{CC} - I_C(R_C + R_E)$$

En la secuencia de los calculos la beta no aparece ya que la I_B no fue calculada, por lo tanto el punto Q es independiente del valor de Beta.

Ejemplo 6.4:- Repetir el analisis de la figura 6.25 utilizando la teenica aproximada y comparar las soluciones para I_{CQ} y para V_{CEQ}.

Solución:-

$$\beta R_E > 10R$$

$$(140)(1.5k\Omega) \geq 10(3\ 9k\Omega)$$

$$210k\Omega > 39k\Omega \qquad (\text{es correcto})$$

$$V_B \quad \frac{V\ R_}{R\ + R_}$$

$$V_B \quad \frac{(22V)(3.9k\Omega)}{39k\Omega + 3\ 9k\Omega}$$

$$V_B \quad 2\ V$$

Observar que el nivel de V_B es el mismo que el V_{B}. Por lo tanto, la principal diferencia entre el analisis aproximado de el analisis exacto es el efecto de la R_{B} en el analisis exacto que separa V_{Th} y V_B.

$$V_E \quad V_B - V_{BE}$$

$$V_E \quad 2\ V \quad 0.7\ V$$

$$V_E \quad 1.3\ V$$

$$I_{CQ} \sim I_E \quad \frac{V\ \ 1.3V}{R\ \ 1.5k\Omega}$$

$$I_{CQ} \quad 0.867\ mA$$

$$V_{CEQ} \quad V_{CC} \quad I_C (R_C + R_E)$$

$$V_{CEQ} \quad 22\ V \quad (0\ 867\ mA)(10k\Omega + 1.5k\Omega)$$

$$V_{CEQ} \quad 12.03\ V$$

Mientras mas grande es el nivel de R comparado con R_E, mas cercana sera la solucion aproximada sobre la exacta.

Polarización de cd con retroalimentación de voltaje

Un nivel de estabilidad mejorado se puede obtener al introducir una trayectoria de retroalimentacion del colector a la base como se muestra en la figura 6.27

Aunque el punto Q no es totalmente independiente de Beta, la sensibilidad a los cambios de beta es normalmente menor que el que se encuentra para las configuraciones de polarizacion fija o polarizacion de emisor.

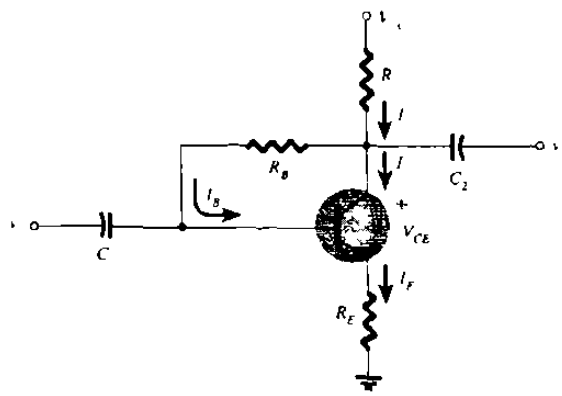


Figura 6.27 Circuito con retroalimentación de voltaje

Malla de base a emisor.

La figura 6.28 muestra la malla de base a emisor, aplicando la ley de voltaje de Kirchhoff a lo largo de la malla indicada obtenemos:

$$V_{CC} - I_C R_C - I_B R_B - V_{BE} - I_E R_E = 0$$

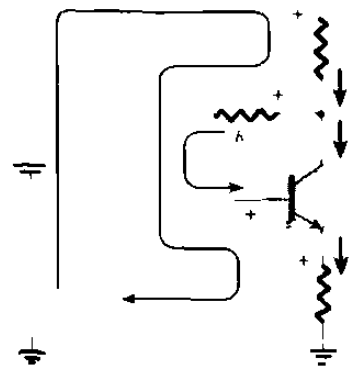


Figura 6 28 Malla base emisor para la figura 6.27

A traves de R_C no es I_C sino I'_C en donde $I'_C = I_C + I_B$. Pero el nivel de I_C e I'_C exceden en mucho el nivel usual de I_B y normalmente se emplea la aproximacion de $I'_C = I_C$ sustituyendo $I'_C = I_C = \beta I_B$ e $I_E = I_C$ tenemos:

$$V_{CC} - \beta I_B R_C - I_B R_B - V_{BE} - \beta I_B R_E = 0$$

agupando términos se obtiene:

$$V_{CC} - V_{BE} - \beta I_B (R_C + R_E) - I_B R_B = 0$$

por lo tanto para la I_B.

$$I_B = V = - V_{BE} = R_B + \beta (R_C + R_E)$$

Malla de colector-emisor

La malla de colector-emisor se proporciona en la figura 6.29 y aplicando la ley de voltaje de kirchhoff se obtiene:

$$I_E R_E - V_{CE} + I'_C R_C - V_{CC} = 0$$

Puesto que la $I'_C = I = I_E$ tenemos que:

$$I_C (R_C + R_E) + V_{CE} - V_{CC} = 0$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

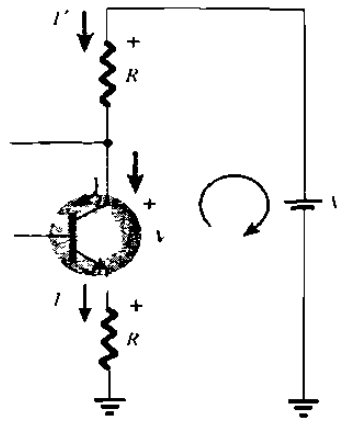


Figura 6.29 Malla colector emisor para la figura 6.27

Ejemplo 6.5

Determine los niveles de operacion I_{CQ} y V_{CEQ} para la siguiente red de la figura 6.30

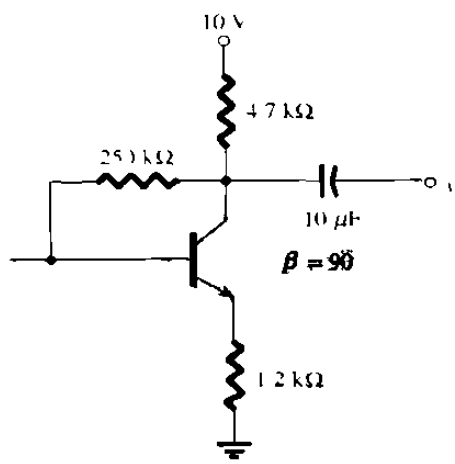


Figura 6.30 Circuito para el ejemplo 6.5

Solución:

$$I_B = \frac{I \quad I'}{R + \beta(R + R)}$$

$$I_B = \frac{10V - 0.7V}{250k\Omega + (90)(4.7k\Omega + 1.2k\Omega)}$$

$$I_B = \frac{9.3V}{250k\Omega + 531k\Omega} \quad \frac{9.3V}{781k\Omega}$$

$$I_B = 11.91\ \mu A$$

$$I_{CQ} = \beta I_B = (90)(11.91\mu A)$$

$$I_{CQ} = 1.07\ mA$$

$$V_{CEQ} = V_{CC} - I_C (R_C + R_E)$$

$$V_{CEQ} = 10\ V - (1.07\ mA)(4.7k\Omega + 1.2k\Omega)$$

$$V_{CEQ} = 10\ V - 6.31\ V$$

$$V_{CEQ} = 3.69\ V$$

6.4 DIVERSAS CONFIGURACIONES DE POLARIZACIÓN

Hay un numero de configuraciones de polarizacion de BJT que no coinciden con el molde basico de las que se han analizado. En éste tipo de polarizaciones el primer paso ha sido la derivacion de una expresion para la corriente de base, una vez conocida esta, la corriente de colector y los niveles de voltaje del circuito de salida se pueden determinar directamente.

Ejemplo 6.6

Determine V_C y V_B para la siguiente red de la figura 6.31

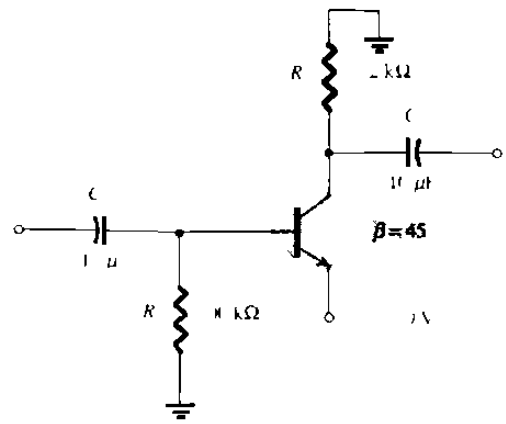


Figura 6.31 Circuito para el ejemplo 6.6

Solución :

Al aplicar la ley de voltaje de Kirchhoff en el sentido de las manecillas del reloj a la malla de base a emisor se tiene:

$$-I_B R_B - V_{BE} + V_{EE} = 0$$

$$I_B = \frac{V_{EE} - V_{BE}}{R_B}$$

$$I_B = \frac{8.3V}{100k\Omega} = 83\ \mu A$$

$$I_C = \beta I_B$$

$$I_C = (45)(83\ \mu A)$$

$$I_C = 3.735\ mA$$

$$V_C = -I_C R_C = -(3.75\ mA)(1.2k\Omega)$$

$$V_C = -4.48\ V$$

$$V_B = -I_B R_B = -(83\ \mu A)(100k\Omega)$$

$$V_B = -8.3\ V$$

Ejemplo 6.7

Determine V_{CEQ} e I_I para la red de la figura 6.32

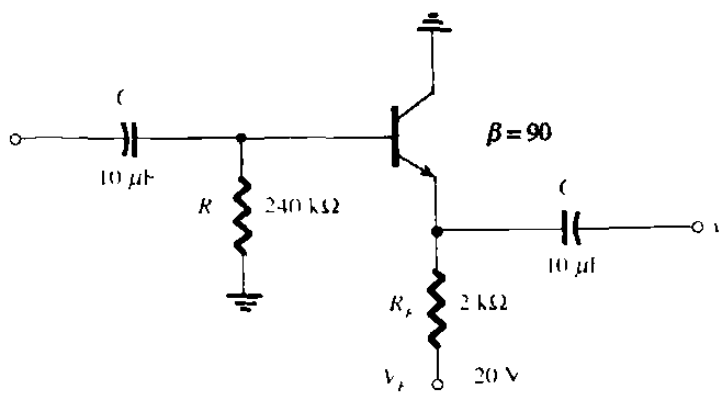


Figura 6.32 Circuito para el ejemplo 6.7

Solución:

Aplicando la ley de voltaje de Kirchhoff al circuito de entrada obtenemos:

$$-I_B R_B - V_{BE} - I_E R_E + V_{EE} = 0$$

$$I_E = (\beta + 1) I_B$$

$$V_{EE} - V_{BE} - (\beta + 1) I_B R_E - I_B R_B = 0$$

$$I_B = \frac{V - V'}{R + (\beta + 1)R}$$

$$I_B = \frac{20V - 0.7V}{240k\Omega + (91)(2k\Omega)}$$

$$I_B = 45.73\mu A$$

$$I_C = \beta I_B = (90)(45.73\mu A)$$

$$I_C = 4.12\ mA$$

Aplicando la ley de voltaje de Kirchhoff al circuito de salida tenemos:

$$-V_{11} + I_1 R_1 + V_{C1} = 0$$

$$I_1 = (\beta + 1) I_B$$

$$V_{C1O} = V_{11} - (\beta + 1) I_B R_1$$

$$V_{C1O} = 11.68\ V$$

$$I_1 = 4.16\ mA$$

Ejemplo 6.8

Determine V_C y V_B para la red de la figura 6.33

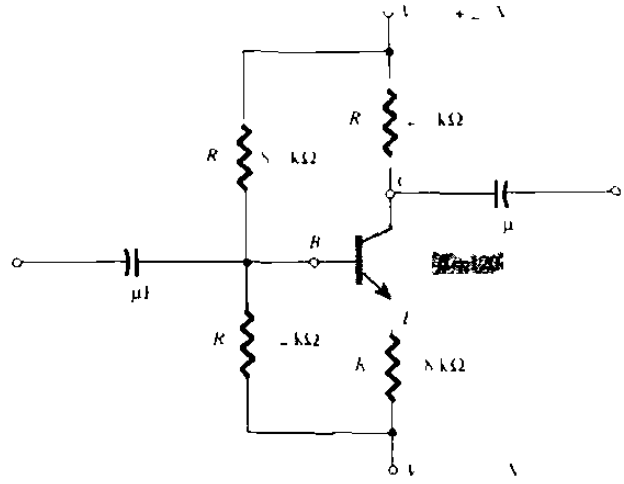


Figura 6.33 Circuito para el ejemplo 6.8

Solución:

Se obtiene la resistencia thevenin y el voltaje para la red en las figuras 6.34 y 6.35

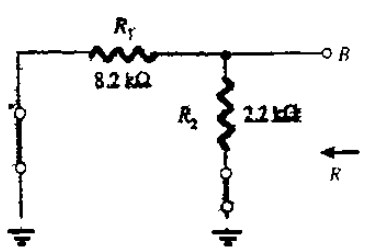


Figura 6.34 Determinacion de la R_{th}

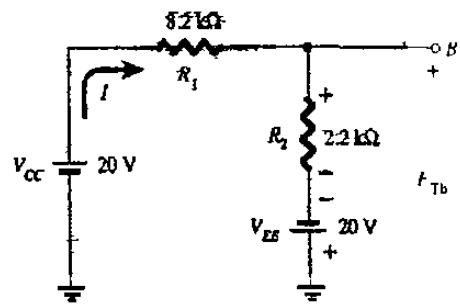


Figura 6.35 Determinacion del I_{Th}

$$R_{th} = 8.2k\Omega \| 2.2k\Omega = 1.73k\Omega$$

$$I \quad \frac{V \quad + V}{R \quad + R} = \frac{20V + 20V}{8.2k\Omega + 2.2k\Omega} \quad 3.85\text{mA}$$

$E_{11} \quad IR \; - V_{11}$

$F_{1b} \quad (3.85 \text{ mA })(2.2\text{k}\Omega)\text{-}20\text{V}$

$E_{1b} \quad -11.53 \text{ V}$

La red puede volverse a dibujar como se muestra en la figura 6.36 y al aplicar la ley de voltaje de Kirchhoff dará como resultado:

$-E_{1} \; -I_B R_{1b} - V_{BE} \; - I_1 R_1 + V_{11} \quad 0$

como: $I_E \quad I_B(\beta + 1)$ tenemos:

$V_{11} - E_{1b} - V_{BE} - (\beta + 1) I_B R_1 - I_B R_{1b} \quad 0$

$$I_B \quad \frac{V \quad F \quad V_{\gamma}}{R \quad + (\beta + 1) R}$$

$$I_B \quad \frac{20V \quad 11.53V \quad 0.7V}{1.73k\Omega + (121)(1.8k\Omega)}$$

$I_B \quad 35.39\mu\text{A}$

$I_C \quad \beta I_B$

$I_C \quad (120)(35.39\mu\text{A})$

$I_C \quad 4.25 \text{ mA}$

$V_C \quad V_{CC} \; - I_C R_C$

$V_C \quad 20 \text{ V} \quad (4.25 \text{ mA })(2.7\text{k}\Omega)$

V 8.53 V

V_B - E_{Th} - $I_B R_{Th}$

V_B -(11.53 V) - (35.39μA)(1.73kΩ)

V_B -11.59 V

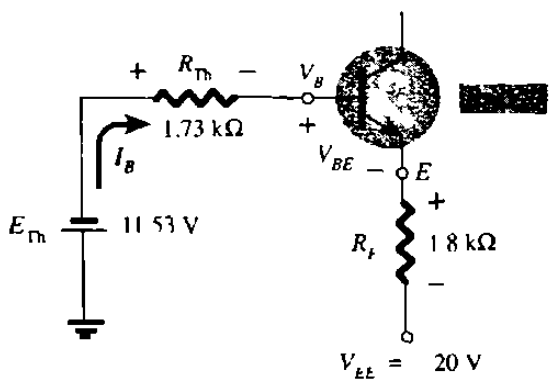


Figura 6.36 Sustitucion del circuito equivalente thévenin

VALORES NOMINALES MÁXIMOS

Valor	Símbolo	2N4123	Unidad
Voltaje colector-emisor	V_{CEO}	30	Vdc
[illegible]		[illegible]	[illegible]
[illegible]			
Corriente del colector continua	I	200	mAdc
Disipación total del dispositivo @ T_A 25 °C Pérdida de disipación arriba de 25 °C	P_D	625 5.0	mW mW/°C
[illegible] almacenamiento	[illegible]	[illegible]	

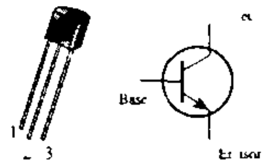
CARACTERÍSTICAS TÉRMICAS

Característica	Símbolo	Máximo	Unidad
[illegible]	[illegible]	[illegible]	[illegible]
[illegible]	[illegible]	[illegible]	[illegible]

2N4123

ENCAPSULADO [illegible] ESTILO 1

TO 92 TO-226AA



TRANSISTOR DE PROPÓSITO GENERAL

NPN SILICIO

CARACTERÍSTICAS ELÉCTRICAS [illegible]

Característica	Símbolo	Mínimo	Máximo	Unidad
CARACTERÍSTICAS DE APAGADO				
Voltaje de ruptura colector-emisor (I_C 1.0 mAdc, I_B = 0)	$V_{(BR)CEO}$	30		Vdc
[illegible]	[illegible]	40		[illegible]
Voltaje de ruptura emisor base [illegible] µA	$V_{(BR)EBO}$	5		Vdc
Corriente de corte del colector V_{CB} = 20 Vdc, I_E = 0	I_{CBO}		50	nAdc
[illegible]	[illegible]		[illegible]	nAdc
CARACTERÍSTICAS DE ENCENDIDO				
Ganancia de corriente DC (I_C = 2 mAdc, V_{CE} [illegible] Vdc) I_C = 50 mAdc, V_{CE} = 1.0 Vdc	h_{FE}	50 25	150	
Voltaje de saturación colector-emisor I_C = 50 mAdc, I_B [illegible] mAdc	$V_{CE(sat)}$		0.3	Vdc
[illegible]	[illegible]		[illegible]	[illegible]
CARACTERÍSTICAS DE PEQUEÑA SEÑAL				
[illegible]	[illegible]	[illegible]		MHz
Capacitancia de salida [illegible]	C_{obo}		4	[illegible]
Capacitancia de entrada [illegible] 100 kHz	C_{ibo}		[illegible]	pF
Capacitancia [illegible] kHz	[illegible]		4	[illegible]
Ganancia en corriente en pequeña señal (I_C 2 mAdc, V_{CE} = [illegible] Vdc, f = 1.0 kHz)	h_{fe}	50	200	
[illegible]		[illegible]	[illegible]	
[illegible]	NF			[illegible]

[illegible]

Tabla 6.1 Hoja de especificaciones del transistor bipolar BJT 2N4123

CAPITULO 7

TRANSISTORES DE EFECTO DE CAMPO

7.1 INTRODUCCIÓN.

El transistor de efecto de campo (**FET**) por las siglas en inglés: **Field Effect Transistor** es un dispositivo de tres terminales que se utiliza para aplicaciones diversas que se asemejan, en una gran proporcion a las del transistor BJT.

El transistor **BJT** es un dispositivo **controlado por corriente** como se observa en la figura 7.1a, mientras que el **JFET** es un dispositivo **controlado por voltaje** como se muestra en la figura 7.1b

La corriente I_C es una funcion directa del nivel de I_B. Para el FET la corriente I_D será una función del voltaje V_{GS} aplicado al circuito de entrada. En cada caso, la corriente del circuito de salida esta controlado por un parametro del circuito de entrada.

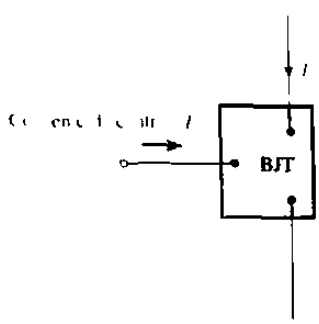


Figura 7.1a Transistores controlados por corriente

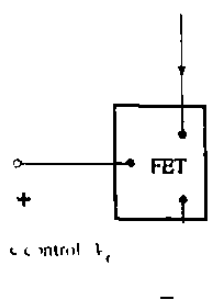


Figura 7.1b Transistores controlados por voltaje

Así como existen transistores bipolares **npn** y **pnp** hay transistores de efecto de campo de canal-**n** y de canal-**p**. El transistor **BJT** es un dispositivo **bipolar**, el prefijo **bi** indica que el nivel de conduccion es una funcion de dos portadores de carga, los electrones y los huecos. El **FET** es un dispositivo **unipolar** que depende para su conduccion unicamente de electrones (canal-n) o de huecos (canal-p).

Una de las caracteristicas mas importantes de los transistores de efecto de campo es una **gran impedancia de entrada** que va de 1 a varios cientos de megaohms, también son mas estables a la temperatura que los BJT, lo cual los hace mas utiles en los circuitos integrados.

7.2 CONSTRUCCIÓN Y CARACTERÍSTICAS DE LOS JFET.

La construccion basica del JFET de canal-n se muestra en la figura 7.2. La mayor parte de la estructura es del material tipo-n que forma el canal entre las capas interiores del material tipo-p. La parte superior del canal de tipo-n se encuentra conectada por medio de un contacto ohmico a la terminal referida como el **drenador (D)** (por su sigla en ingles, **Drain**), mientras que el extremo inferior del mismo material se conecta por medio de un contacto ohmico a una terminal referida como la **fuente (S)** (por su sigla en inglés, **Source**). Los dos materiales de tipo-p se encuentran conectados entre si y tambien a una terminal de **compuerta (G)** (por su sigla en inglés, **Gate**).

El JFET tiene dos uniones p-n bajo condiciones sin polarizacion, el resultado es una region de agotamiento en cada union como se muestra en la figura 7.2. La region de agotamiento es aquella que no presenta portadores libres.

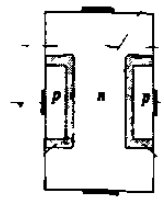


Figura 7.2 Transistor de efecto de campo de union (JFET)

V_{GS} = 0 V, V_{DS} con algún valor positivo

En la figura 7.3 se ha aplicado un voltaje positivo V_{DS} a traves del canal, y la entrada se conecto directamente a la fuente con objeto de establecer la condicion V_{GS} 0V

En el instante en que se aplica el voltaje V_{DD} V_{DS} los electrones seran atraidos a la terminal del drenador, estableciendose la corriente convencional I_D con la dirección definida de la figura 7.3. Las corrientes del drenador y la fuente son equivalentes esto es: I_D I_S el flujo de carga se encuentra relativamente sin ninguna restriccion y solo la limita la resistencia del canal-n entre el drenador y la fuente.

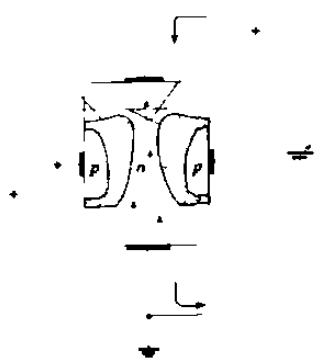


Figura 7.3 JFET con V_{GS} 0 V
V_{DS} 0 V

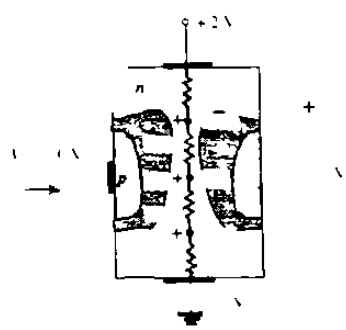


figura 7.4 Potenciales variables de polarizacion inversa

Es importante observar que la region de agotamiento es mas amplia cerca de la parte superior de ambos materiales de tipo-p. El resultado de esto, es que la region superior del material tipo-p es que esta polarizada de manera inversa con cerca de 1.5V con la region inferior polarizada en forma inversa únicamente con 0.5V. Mientras mayor es la polarizacion inversa aplicada, mas ancha es la region de agotamiento, de ahi que la distribucion de la región de agotamiento es como se muestra en la figura 7.4.

El hecho de que la union p-n este polarizada en forma inversa a traves de toda la longitud del canal ocasiona una corriente en la entrada de cero amperes como es mostrado en la misma figura. El hecho de que I_G 0 mA es una caracteristica muy importante del FET.

Cuando del voltaje V_{DS} se incrementa desde cero a unos cuantos volts, la corriente aumenta como lo determina la ley de ohm y la grafica de I_D en funcion de V_{DS} aparece en la figura 7.5. La rectitud de la grafica indica que para la region de valores pequeños de V_{DS}, la resistencia es en esencia constante. Cuando V_{DS} se eleva y se acerca al nivel referido como el V_P en la figura 7.5 las regiones de agotamiento de la figura 7.3 se haran mas amplias ocasionando una reduccion notable en el ancho del canal.

La trayectoria de conduccion reducida causa que se incremente la resistencia esto es mostrado en la curva en la figura 7.5. Mientras mas horizontal es la curva, mayor es la resistencia, esto significa que la resistencia esta alcanzando un numero infinito de ohms en la region horizontal. Si V_{DS} se eleva a un nivel donde parece que las dos regiones de agotamiento se "tocan", como se muestra en la figura 7.6 resultara una condicion referida como estrechamiento y se denomina como V_P (por sus siglas en ingles, **pinch-off**).

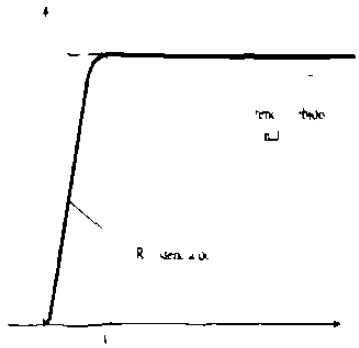


Figura 7.5 Grafica de I_D en funcion de V_{DS} para V_{GS} 0 V

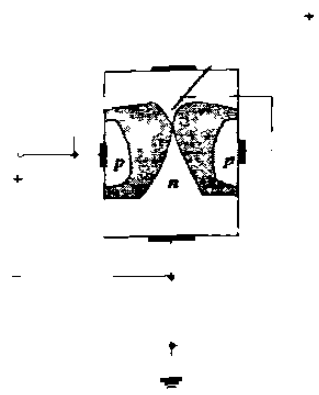


Figura 7.6 Estrechamiento del JFET (V_{GS} 0V , V_{DS} V_P)

Mientras V_{DS} se incremente más alla de V_P, la region del encuentro cercano entre las dos regiones de agotamiento incrementa su longitud a lo largo del canal, pero el nivel de I_D permanece esencialmente constante. Por lo tanto, una vez que V_{DS} V_P, el JFET tiene las caracteristicas de una fuente de corriente.

I_{DSS} es la corriente máxima de drenador para un JFET y esta definida mediante las condiciones V_{GS} 0 V y V_{DS} V_P .

Para un $V_{GS} < 0$ V

El voltaje de la compuerta a la fuente dado por V_{GS} es el voltaje que controla al JFET. Para el dispositivo de canal-n el voltaje de control V_{GS} se hace más y mas negativo a partir de su nivel V_{GS} 0 V. Es decir, la terminal de la compuerta se hace a niveles de potencial mas y mas bajos en comparacion con la fuente.

En la figura 7.7 se aplica un voltaje negativo de 1 V entre las terminales de la compuerta y la fuente para un nivel bajo de V ,. El efecto del V_{GS} aplicado de polaridad negativa es el de establecer regiones de agotamiento similares a las que se obtuvieron con un V_{GS} 0 V pero a niveles menores que V_{DS}

Por tanto, el resultado de aplicar una polarizacion negativa en la compuerta es alcanzar una saturacion a un nivel menor a V_{DS} como se muestra en la figura 7.8 para V_{GS} -1 V. El nivel resultante de saturacion para I_D se ha reducido y de hecho continuara reduciendose mientras V_{GS} se haga todavia mas negativo, para entonces el voltaje de estrechamiento continua cayendo en una trayectoria parabolica conforme V_{GS} se hace mas negativo. Cuando V_{GS} - V_P, V_{GS} sera lo suficientemente negativo como para establecer un nivel de saturacion que sera en esencia 0 mA para todos los propositos prácticos el dispositivo ha sido " apagado".

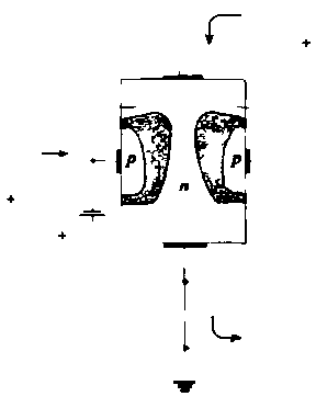


Figura 7.7 JFET con aplicacion de voltaje negativo a la entrada

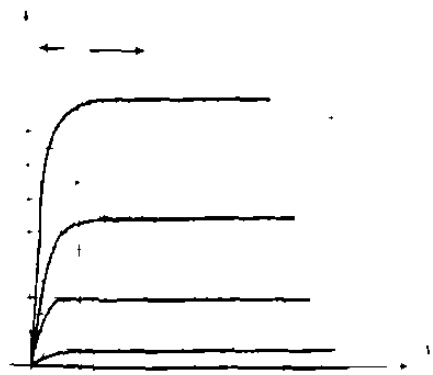


Figura 7.8 Caracteristicas del JFET canal-n

El nivel de V_{GS} que da por resultado I_D 0 mA se encuentra definido por:

V_{GS} V_P siendo V_P un voltaje negativo para los dispositivos de canal-n y un voltaje positivo para los JFET de canal-p

En la mayor parte de las hojas de especificaciones, el voltaje de estrechamiento se encuentra especificado como $V_{GS\ off}$ en vez de Vp.

Resistencia controlada por voltaje.

La region a la izquierda del estrechamiento en la figura 7.8 se conoce como la **región óhmica ó de resistencia controlada por voltaje**. En esta region al JFET se le usa en realidad como una resistencia variable cuyo valor se encuentra controlado por medio de voltaje de la compuerta a la fuente.

7.3 DISPOSITIVOS DE CANAL-P

El JFET de canal-p esta construido exactamente de la misma manera que el dispositivo de canal-n de la figura 7.2 con una inversion de los materiales tipo-p y tipo-n como es mostrado en la figura 7.9. Las direcciones de corriente definidas estan invertidas, como las polaridades reales para los voltajes V_{GS} y V_{DS}.

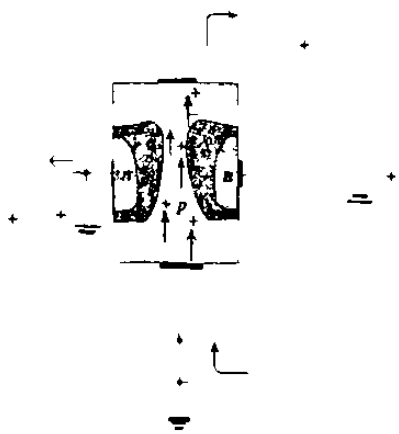


Figura 7.9 JFET canal p

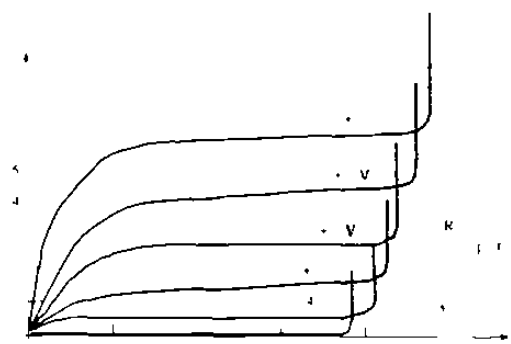


figura 7.10 Caracteristicas del JFET canal-p

Para el dispositivo de canal-p este sera estrechado mediante voltajes crecientes positivos de la compuerta a la fuente y la notacion de doble subindice para V_{DS}, por tanto dara como resultado voltajes negativos para V_{DS} sobre las caracteristicas de la figura 7.10 tiene una I_{DSS} de 6 mA y un voltaje de estrechamiento de $V_{GS} = +6$ V.

Símbolos

Los simbolos graficos para los JFET de canal-n y de canal-p se presentan en la figura 7.11 observar que la flecha se encuentra apuntando hacia adentro para dispositivos de canal-n. La unica diferencia en el simbolo es la direccion de la flecha para el dispositivo de canal-p.

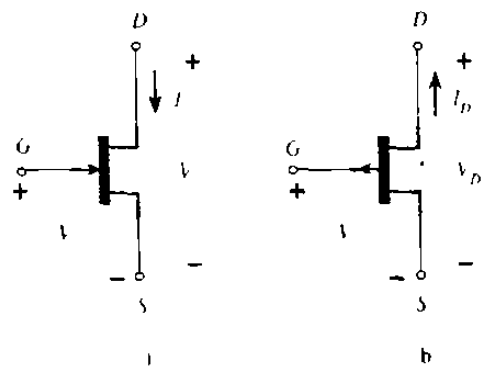


Figura 7.11 Simbolos de JFET canales "n y p"

7.4 CARACTERÍSTICAS DE TRANSFERENCIA

Para el transistor BJT la corriente de salida I_C y la corriente de control I_B fueron relacionadas por beta, esta es considerada como constante para el analisis que fue desarrollado.

En forma de ecuacion queda como sigue:

Variable de control

$$I_C = f(I_B) = \beta I_B$$

constante

Existe una relacion lineal entre I_C e I_B. Si se duplica el nivel de I_B, la I_C se incrementara tambien por un factor de 2, esta relacion lineal no existe entre las cantidades de salida y de entrada de un JFET. La relacion de I_D y V_{GS} se encuentra definida por la ecuacion de Shockely.

Variable de control

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

constantes

El termino cuadratico de la ecuacion dará por resultado una relacion no lineal entre I_D y V_{GS} produciendo una curva que crece exponencialmente con las magnitudes decrecientes de V_{GS}

Las caracteristicas de transferencia definidas por la ecuacion de Shockley no resultan afectadas por la red en la cual se utiliza el dispositivo.

Se puede obtener la curva de transferencia utilizando la ecuacion de Shockley o a partir de las caracteristicas de salida de la figura 7.8. En la figura 7.12 se proporcionan dos graficas con la escala vertical en miliamperes para cada grafica. Una de ellas relaciona I_D en funcion de V_{DS} y la otra es la I_D en funcion de V_{GS}.

Para la aplicacion de la ecuacion de Shockley se demuestra mejor al examinar unos cuantos niveles especificos de una variable y encontrando el nivel resultante del otro de la siguiente manera:

Sustituyendo $V_{GS} = 0$ V nos dara:

$$I_D = I_{DSS}\left(1 - \frac{0}{V_P}\right)$$

$$I_D = I_{DSS}\left(1 - \frac{0}{V_P}\right)^2 = I_{DSS}(1-0)^2$$

$$I_D = I_{DSS}\ V_{GS}$$

sustituyendo $V_{GS} = V_P$ nos resulta:

$$I_D = I_{DSS}\left(1 - \frac{V_P}{V_P}\right)^2$$

$$I_D = I_{DSS}(1 - 1)^2 = I_{DSS}(0)$$

$$I_D = 0\ A\ V_{GS}$$

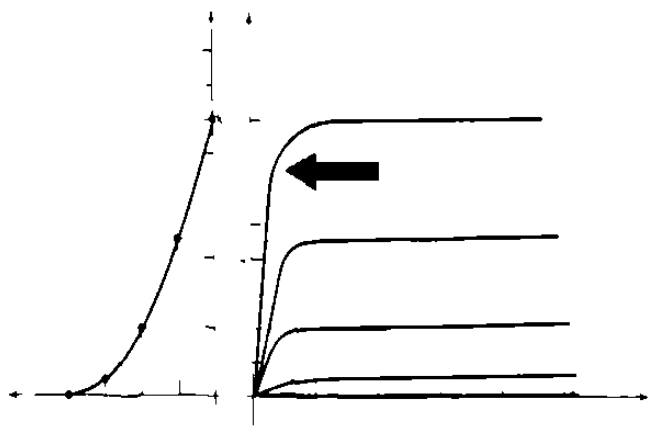


Figura 7.12 Curva de transferencia para las características de drenador

Para las características de drenador de la figura 7.12 si se sustituye $V_{GS} = -1$ V. tenemos:

$$I_D = I_{DSS}\left(1 - \frac{V_P}{V_P}\right)^2$$

$$I_D = 8\ mA\left(1 - \frac{-1\ V}{-4\ V}\right)^2 = 8\ mA\left(1 - \frac{1}{4}\right)^2 = 8\ mA\ (0.75)^2$$

$$I_D = 8\ mA(0.5625)$$

$$I_D = 4.5\ mA$$

Este resultado es observado en la figura 7.12. Observese muy bien los signos de los voltajes V_{GS} y de V_{DS}. A partir de los valores dados de I_{DSS} y de V_P (como normalmente se proporcionan en las hojas de especificaciones) el nivel de I_D se puede encontrar para cualquier nivel de V_{GS}. Reciprocamente se obtiene una ecuacion para el nivel resultante de V_{GS} para un nivel dado de I_D esto es:

$$V_{GS} = V_P\left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right)$$

$$V_{GS} = 4V\left(1 - \sqrt{\frac{4.5mA}{8mA}}\right)$$

$$V_{GS} = -1\ V.$$

Método manual rápido

Debido a que la curva de transferencia se grafica con mucha frecuencia, existe una ventaja tener un metodo manual rapido, esto con el objeto de graficar la curva de la manera más eficiente mientras se mantenga un grado aceptable de precisión.

Los niveles especificos de V_{GS} daran niveles de I_D que podran ser memorizados para proporcionar los puntos necesarios con objeto de graficar la curva de transferencia. Si se especifica que V_{GS} sea la mitad del valor de estrechamiento V_P el nivel resultante de I_D sera el siguiente:

$$I_D = I_{DSS}\left(1 - \frac{V_P}{V_P}\right)$$

$$I \quad -I \quad 1 \quad \frac{I}{I}^{2} \quad I \quad 1 \quad \frac{1}{2} \quad I \quad (0\,5)$$

$$I \quad I_{\backslash}(0.25)$$

$$I \quad \frac{I}{4} \quad I \quad I_{2}$$

Esta ecuacion no es para un nivel de $V_{\backslash}$ en particular, sino para cualquier nivel de V_P mientras que $V_{GS} \quad V_P 2$. Este resultado especifica que la corriente de drenador siempre será una cuarta parte del valor de saturacion I_{DSS}, mientras que el voltaje-fuente sea la mitad del valor de estrechamiento.

Si elegimos $I_{\backslash} \quad I_{DSS} 2$ al sustituir en la ecuacion nos queda:

$$I' \quad I' \quad 1 \quad \frac{I}{I}$$

$$I \quad I \quad 1 \quad \frac{I}{I}^{2} \quad I \quad (1 \quad 0.5)$$

$$I \quad I' \quad (0.293)$$

$$I \quad 0\,3I \quad I \quad I \quad 2$$

Se pueden determinar puntos adicionales, utilizando cuatro puntos con objeto de trazar la curva de transferencia, a continuacion se muestra una tabla para estos puntos:

$V_{\backslash}$ en funcion de $I_{\backslash}$

V_{GS}	I_D
0	I_{DSS}
$0.3V_P$	I_{DSS} 2
$0.5V_P$	I_{DSS} 4
V_t	0 mA

Tabla 7.1 V_{GS} en funcion de I_D usando la ecuacion de Shockley

Ejemplo 7.1

Trazar la curva definida por I_{DSS} 12 mA y V_P -6 V.

Solución:

Los dos puntos de la grafica estan definidos por:

I_{DSS} 12 mA y V_{GS} 0 V

I_D 0 mA y V_{GS} V_P

En V_{GS} V_P 2 -6V 2 **- 3 V**, la corriente de drenador esta dada por I_D I_{DSS} 4 12 mA 4 **3 mA**

En I_D I_{DSS} 2 12 mA 2 **6 mA**, el voltaje de la compuerta a la fuente se encuentra determinado por V_{GS} 0 3 V_P 0.3 (-6 V) **-1.8 V**. Los cuatro puntos estan bien definidos sobre la figura 7.13 con la curva de transferencia completa.

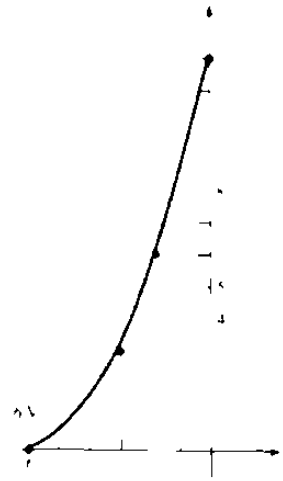


Figura 7.13 Curva de transferencia para el ejemplo 7.1

7.5 MOSFET DE TIPO DECREMENTAL

MOSFET significa transistor de efecto de campo **Metal-Oxido Semiconductor**

Construcción básica

La construccion basica del MOSFET de tipo decremental de canal-n se muestra en la figura 7.14. Una placa de material tipo-p esta formada a partir de una base de silicio que se le conoce como **substrato**, que es la base sobre la que se construye el dispositivo. En la misma figura se muestra que las terminales de fuente y compuerta estan conectadas por medio de contactos metalicos a las regiones dopadas-n unidas por un canal-n. La compuerta se encuentra conectada tambien a una superficie de contacto metalico, pero permanece aislada del canal-n por medio de una capa muy delgada de dioxido de silicio (SiO_2)

El SiO_2 es un tipo particular de aislante conocido como **dieléctrico** que ocasiona campos electricos opuestos dentro del dielectrico cuando se expone a un campo externamente aplicado. El hecho de que la capa SiO_2 es una capa aislante revela el siguiente hecho:

No existe conexion electrica directa entre la terminal de la compuerta y el canal de un MOSFET y se debe a la capa aislante de SiO_2 del MOSFET explican la alta impedancia muy deseable de entrada del dispositivo.

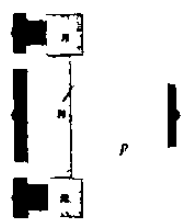


Figura 7.14 MOSFET tipo decremental Canal-n

Figura 7.15 MOSFET tipo decremental con $V_{GS} = 0$ V y $V_{DD} \neq 0$

La capa aislante entre la compuerta y el canal ha dado por resultado otro nombre para el dispositivo: FET de compuerta aislada o IGFET (por las siglas en ingles de: Insulated Gate).

Operación básicas y características

En la figura 7.15 el voltaje de compuerta-fuente se hace cero volts mediante la conexion directa de una terminal a la otra y se aplica un voltaje V_{DS} a traves de las terminales de drenador y fuente

El resultado es una atraccion, por el potencial positivo del drenador para los electrones libres del canal-n y una corriente similar a aquella establecida a traves del canal del JFET, esto es mostrado en la figura 7.16

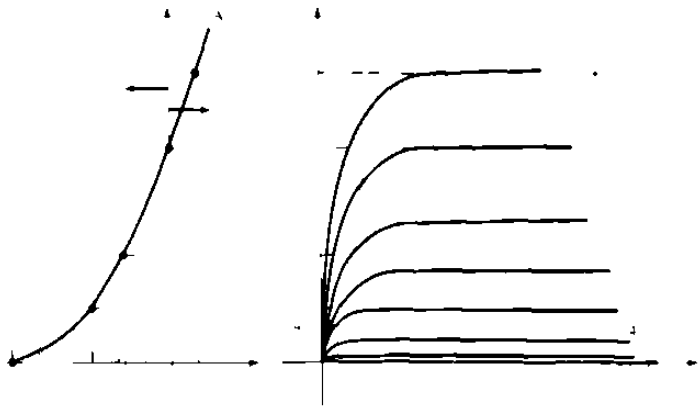


Figura 7.16 Curvas de transferencia para las caracteristicas de drenaje

En la figura 7.17 V_{GS} tiene un voltaje negativo tal como 1 V. El potencial negativo en la entrada tendera a presionar a los electrones hacia el substrato tipo-p (cargas similares se repelen) y atrae huecos del substrato tipo-p (cargas opuestas se atraen) como se muestra en la figura 7.17. Dependiendo de la magnitud de la polarizacion negativa que aplica V_{GS}, sucedera un nivel de recombinación entre los electrones y los huecos que reducira el numero de electrones libres disponibles para la conduccion en el canal-n. Mientras mas negativa sea la polarización, mas alta sera la tasa de recombinacion. El nivel resultante de corriente de drenador es, por tanto, reducida con la polarizacion negativa creciente de V_{GS} como se muestra en la figura 7.16 para los V_{GS} -1 V, -2 V y asi sucesivamente, hasta el nivel de estrechamiento de 6 V Los niveles resultantes de corriente de drenador y la grafica de la curva de transferencia se conduce exactamente igual a la descrita para el JFET.

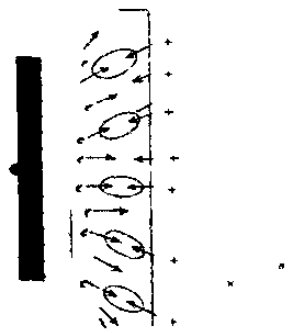


Figura 7.17 Reduccion de portadores libres en el canal por potencial negativo

Para los valores positivos de V_{GS} la entrada positiva atraera electrones adicionales (portadores libres) desde el substrato del tipo-p debido a la corriente de fuga inversa y creara nuevos portadores mediante la colision resultante de las particulas en aceleracion. Mientras el voltaje compuerta-fuente sigue aumentando en la direccion positiva, la figura 7.16 indica que la corriente de drenador se incrementara en forma acelerada debido a las razones anteriores.

La aplicacion de un voltaje positivo de la compuerta a la fuente a "incrementado" el nivel de portadores libres en el canal comparado con aquel encontrado con $V_{GS} = 0$ V. Por esta razon la region de voltajes positivos de la entrada sobre el drenador o las caracteristicas de transferencia es a menudo conocida como la region incremental, con la region entre el nivel de corte y de saturacion de I_{DSS} denominada la region de agotamiento. La ecuacion de Shockley seguira aplicandose al MOSFET de tipo decremental tanto en la region de agotamiento como en la incremental.

Ejemplo 7.2

Trace las caracteristicas de transferencia para un MOSFET del tipo decremental de canal-n con $I_{DSS} = 10$ mA y $V_P = -4$ V

Solución:

En $V_{GS} = 0$ V, $\quad I_D = I_{DSS} = 10$ mA

$V_{GS} = V_P = -4$, $\quad I_D = 0$ mA

$V_{GS} = V_P/2 = -4\text{ V}/2 = -2$ V, $\quad I_D = I_{DSS}/4 = 10\text{ mA}/4$

$I_D = 2.5$ mA

en $I_D = I_{DSS}/2$, $\quad V_{GS} = 0.3V_P = 0.3(-4\text{ V}) = -1.2$ V

Todas las curvas aparecen en la figura 7.18. Antes de graficar la region positiva de V_{GS}, hay que tomar en cuenta que la I_D aumenta con mucha rapidez con los valores mayores de V_{GS}. Por lo tanto hay que ser cuidadoso en la seleccion de valores que deben sustituirse en la ecuacion de Schockley. Por ejemplo se intentara con un voltaje de +1V positivo en V_{GS}, esto es:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = I_{DSS}\left(1 - \frac{+1V}{-4V}\right)^2 = 10mA(1 + 0.25)^2 = 10mA(1.5625)$$

$$I_D = 15.63mA.$$

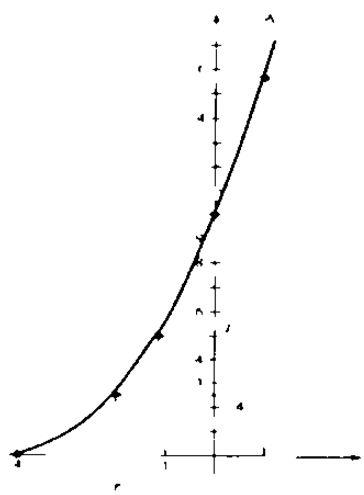


Figura 7.18 Característica de transferencia del MOSFET

MOSFET de tipo decremental de canal p

La construccion de un MOSFET de tipo decremental de canal-p es exactamente el inverso del que aparece en la figura 7.14. Todas las propiedades de los voltajes y las direcciones de las corrientes estan invertidas como lo ilustra la figura 7.19

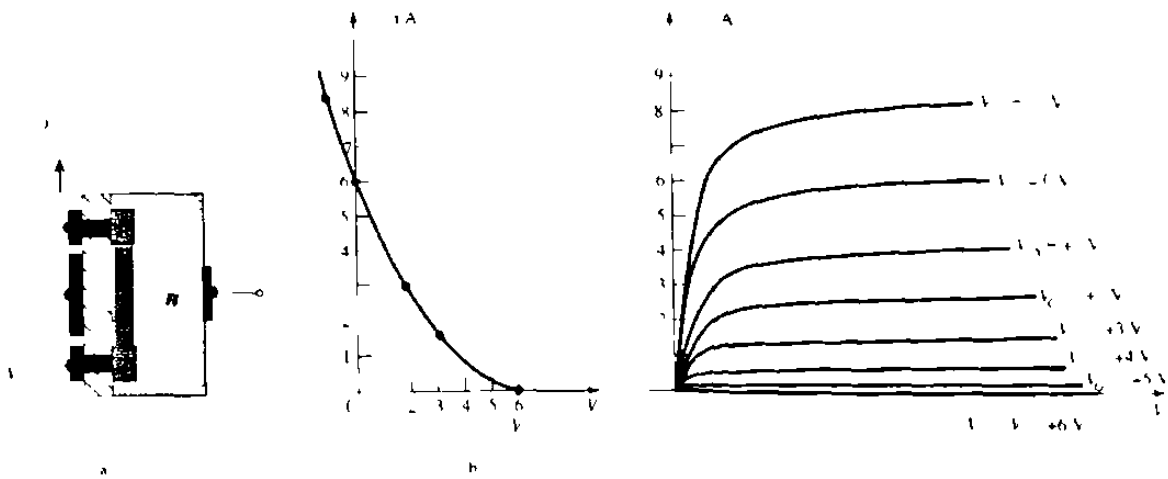


Figura 7.19 MOSFET tipo decremental canal-p

Símbolos

Los simbolos graficos para un MOSFET de tipo decremental de canal-n y canal-p se muestran en la figura 7.20. Los simbolos tratan de reflejar la construccion real del dispositivo, la falta de una conexion directa (debido al aislamiento de la entrada) entre la compuerta y el canal esta representado por un espacio entre la compuerta y las otras terminales del simbolo. La linea vertical que representa el canal esta conectada entre el drenador y la fuente y esta soportada por el substrato

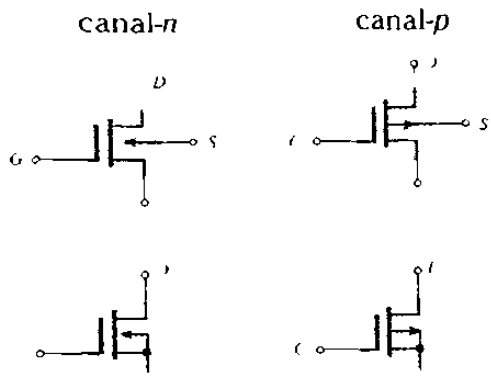


Figura 7.20 Simbolos del MOSFET decremental tipo- n y - p

7.6 MOSFET DE TIPO INCREMENTAL

Las caracteristicas del MOSFET de tipo incremental son bastante diferentes de cualquier otro que hasta ahora hemos visto La curva de transferencia no esta definida por la ecuacion de Shockley, y la corriente de drenador está en corte hasta que el voltaje compuerta-fuente alcance una magnitud especifica. El control de corriente en un dispositivo de canal-n ahora resulta afectado por un voltaje compuerta-fuente positivo en lugar del rango de voltajes negativos encontrados para los JFET de canal-n y los MOSFET de tipo decremental de canal-n.

Construcción básica

La construccion basica del MOSFET de tipo incremental de canal-n se muestra en la figura 7 21. Las terminales de la fuente y drenador se conectan una vez mas por medio de contactos metalicos a regiones dopadas-n. pero se observa en la figura 7.21

la ausencia de un canal entre las dos regiones dopadas-n. Esta es la diferencia primordial entre la construccion de los MOSFET de tipo decremental y los de tipo incremental. La ausencia de un canal como un componente construido del dispositivo.

La construccion de un MOSFET de tipo incremental es bastante similar a la de un MOSFET de tipo decremental, excepto por la ausencia de un canal entre la terminales de drenador y fuente.

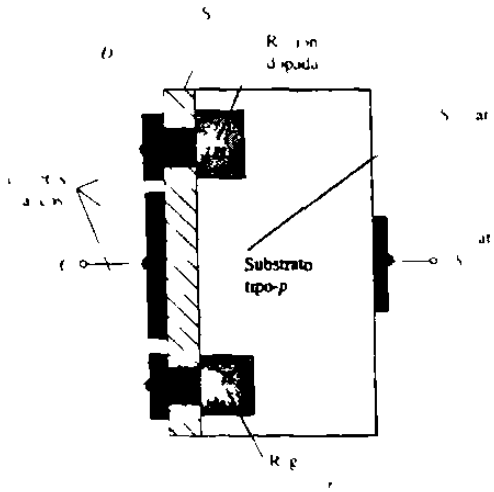


Figura 7.21 MOSFET tipo incremental canal n

Operación básica y características

En la figura 7.22 tanto V_{DS} como V_{GS} estan en algun voltaje positivo mayor de cero volts, estableciendo al drenador y la compuerta a un potencial positivo respecto a la fuente. El potencial positivo en la compuerta presionara los huecos (porque las cargas iguales se repelen) del substrato-p a lo largo del filo de la capa de SiO_2 con objeto de dejar esa area y entrar a regiones mas profundas del substrato-p, como se muestra en la figura. 7.22

El resultado es una region de agotamiento cerca de la capa aislante de SiO_2 sin huecos. Sin embargo, los electrones en el substrato-p (los portadores minoritarios del material) seran atraidos a la entrada positiva y se acumularan en la region cercana a la superficie de la capa de SiO. La capa de SiO_2 y sus cualidades aislantes evita que los portadores negativos sean absorbidos en la terminal de la compuerta. Mientras V_{GS} aumente en magnitud, la concentracion de electrones cerca de la superficie de SiO_2 se incrementara hasta que una region inducida de tipo-n pueda eventualmente soportar un flujo mesurable entre el drenador y la fuente. El nivel de V_{GS} que resulta en un incremento significativo de la corriente de drenador se le llama: **voltaje de umbral** y se le da el simbolo de $\mathbf{V_T}$ (por la sigla en ingles de **Threshold**).

En las hojas de especificaciones se le conoce como $V_{GS(th)}$.

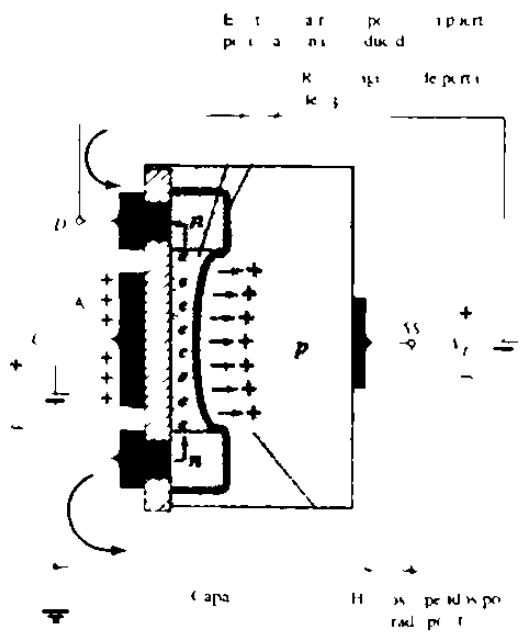


Figura 7.22 Formacion del canal en el MOSFET incremental

Cuando V_{GS} se incrementa mas alla del nivel de umbral, la densidad de los portadores libres en el canal inducido se incrementan, dando por resultado un nivel mayor de corriente de drenador. Sin embargo, si se mantiene V_{GS} constante y solo se aumenta el nivel de V_{DS} , la corriente de drenador eventualmente alcanzara un nivel de saturacion asi como ocurrio al JFET y al MOSFET de tipo decremental. La saturacion de I_D se debe a un proceso de estrechamiento descrito por un canal mas angosto al final del drenador del canal inducido, como es mostrado en la figura 7.23

$$V_{DG} = V_{DS} - V_{GS}$$

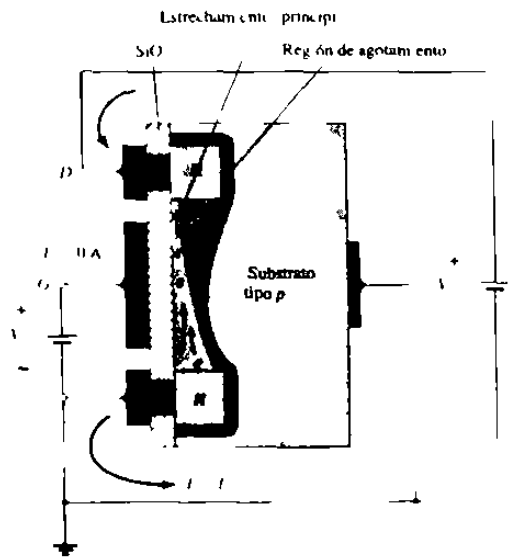


Figura 7.23 Cambio de la region de agotamiento y el canal

Cualquier crecimiento posterior en V_{DS} y en el valor fijo de V_{GS} no afectara el nivel de saturacion de I_D hasta que se encuentren las condiciones de ruptura.

Las caracteristicas de drenador de la figura 7.24 revelan que para el dispositivo de la figura 7.23 con V_{GS} = 8 V, la saturacion ocurrio en un nivel de V_{DS} = 6 V. De hecho, el nivel de saturacion para V_{DS} esta relacionado con el nivel de V_{GS} aplicado por:

$$V_{DS} \geq V_{GS} - V_T$$

Para los valores de V_{GS} menores que el nivel de umbral, la corriente de drenador de un MOSFET de tipo incremental es de 0 mA

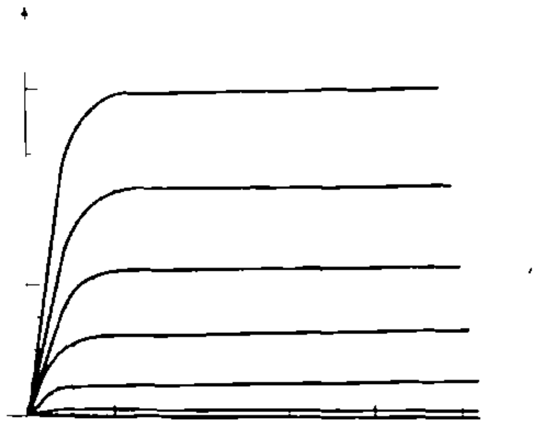


Figura 7.24 Características de drenador

Para los niveles de V_{GS} V_T la corriente de drenador esta relacionada al voltaje compuerta-fuente aplicado mediante la siguiente relacion no lineal esto es:

$$I_D = k\,(V_{GS} - V_T)^2$$

El termino k es una constante que, a su vez, es una funcion de la fabricacion del dispositivo. El valor de k se puede calcular a partir de la siguiente ecuacion:

$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_T)^2}$$

sustituyendo la $I_{D(on)}$ = 10 mA donde $V_{GS(on)}$ = 8 V a partir de las caracteristicas de la figura 7.24 se obtiene:

$$k = \frac{10mA}{(8)^2} = \frac{10mA}{(6)^2} = \frac{10mA}{36}$$

$$k = 0.278 \times 10^{-3}\ A/V^2$$

una ecuacion general para I_D para las caracteristicas de la figura 7.24 nos da:

$$I_D = 0.278 \times 10^{-3} (V_{GS} - 2\ V)^2$$

Sustituyendo $V_{GS} = 4$ V se encuentra que:

$$I_D = 0.278 \times 10^{-3} (4V - 2V)^2$$

$$I_D = 0.278 \times 10^{-3} (2)^2$$

$$I_D = 0.278 \times 10^{-3} (4)$$

$$I_D = 1.11\ mA$$

En la figura 7.25 las caracteristicas de drenador y de transferencia se han colocado lado a lado para describir el proceso de transferencia tanto de una como de la otra. En esencia es exactamente igual al ejemplo que se presento para el JFET y el MOSFET de tipo decremental. La corriente de drenador es de 0 mA para $V_{GS} = V_T$.

Ahora el dispositivo de canal-n (inducido) está totalmente en la region de V_{GS} positiva y no aumenta hasta que $V_{GS} = V_T$

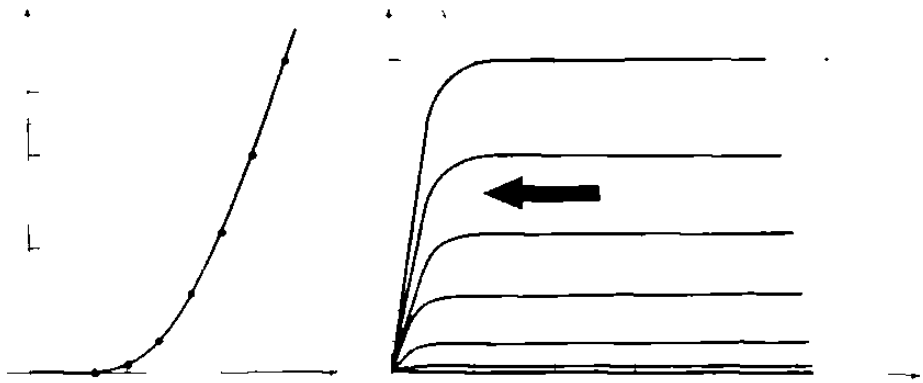


Figura 7.25 Curva de transferencia para características de drenador

MOSFET de tipo incremental de canal-p

La construccion de un MOSFET de tipo incremental de canal-p es exacto al inverso que aparece en la figura 7.21 como se muestra en la figura 7.26. Esto es, ahora existe un substrato de tipo-n y regiones dopadas-p bajo las conexiones del drenador y de la fuente.

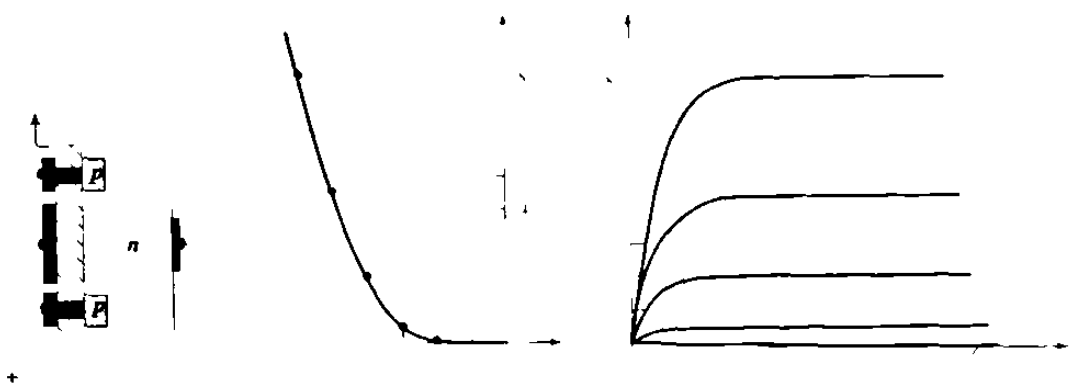


Figura 7.26 MOSFET tipo incremental canal-p

Símbolos

Los simbolos en la figura 7.27 intentan reflejar la construccion real del dispositivo. Se eligio la linea punteada entre el drenador y la fuente para reflejar el hecho de que no existe un canal entre los dos bajo condiciones de no polarizacion. Esta es la unica diferencia entre los simbolos para el MOSFET de tipo decremental y de tipo incremental.

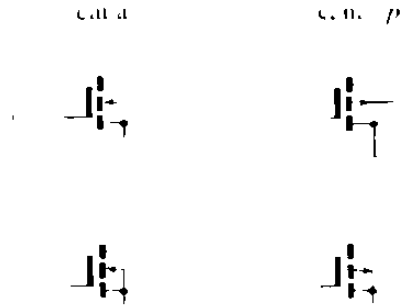


Figura 7.27 Simbolos del MOSFET incremental tipo p y tipo n

Manejo del MOSFET

La delgada capa de SiO_2 que se encuentra situada entre la compuerta y el canal de los MOSFET tiene el efecto positivo de ofrecer una caracteristica de alta impedancia de entrada para el dispositivo, pero por esta capa extremadamente delgada se deben tener precauciones para su manejo. A menudo existe suficiente acumulacion de carga estatica (la cual se capta de los electrones) que establece una diferencia de potencial a traves de la delgada capa, de tal forma que la puede romper y establecer la conduccion a traves de ella, por tanto, es muy importante que se deje el papel de embarque (o anillo) de corto circuito, porque interconecta las terminales hasta que el dispositivo se va a insertar en el sistema.

Con el anillo la diferencia de potencial se mantiene en 0 V entre dos terminales cualquiera. Por lo menos, siempre se debe hacer tierra para permitir la descarga de la estatica acumulada antes de manejar el dispositivo, y siempre levantar el transistor por el encapsulado.

CAPITULO 8

POLARIZACIONES DEL FET

8.1 INTRODUCCIÓN

Para el transistor de efecto de campo la relacion entre las cantidades de entrada y de salida es no lineal debido al termino cuadratico en la ecuacion de Shockley.

Las relaciones no lineales dan por resultado curvas como las que se obtuvieron para las caracteristicas de transferencia de un JFET. La relacion no lineal entre la I_D y V_{GS} puede complicar el metodo matematico del analisis de cd de las configuraciones a FET. Una solucion grafica limita las soluciones a una precision de décimas, pero resulta un metodo mas rapido para la mayoria de los amplificadores.

Las relaciones generales que pueden aplicarse al analisis en cd de todos los amplificadores a FET son:

$$I_G = 0\ A$$

$$I_D = I_S$$

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

Para los MOSFET de tipo incremental se puede aplicar la siguiente ecuacion:

$$I_D = k(V_{GS} - V_T)^2$$

Todas las ecuaciones anteriores son solo para el dispositivo, estas no cambian con cada configuracion red, siempre y cuando el dispositivo se encuentre en la region activa. La solucion a los problemas con FET puede determinarse mediante el uso del metodo matematico o metodo grafico.

8.2 CONFIGURACIÓN DE POLARIZACIÓN FIJA

En la figura 8.1 se muestra un arreglo de polarizacion mas simple para el JFET de canal-n, este es llamado configuracion de polarizacion fija. En la misma figura se incluyen los niveles de ac V y V y los capacitores de acoplamiento (c y c) hay que recordar que los capacitores de acoplamiento son 'circuitos abiertos' para el analisis de corriente directa e impedancias bajas y esencialmente corto-circuitos para el analisis en corriente alterna.

Para el analisis de cd tenemos:

$$I_G = 0\ A$$

$$V_{RG} = I_G R_G = (0\ A) R_G = 0\ V$$

La caida de cero volts a través de R_G, permite reemplazar V_G, por un corto-circuito equivalente, como se muestra en la figura 8.2

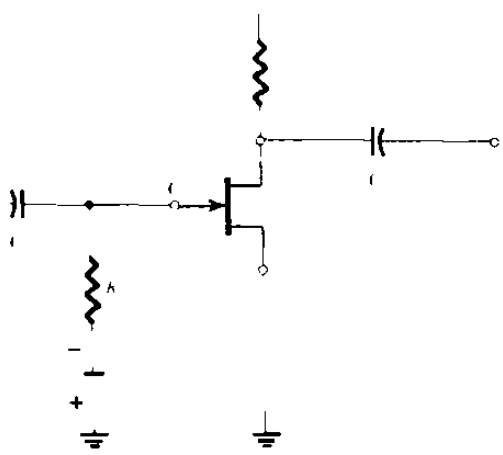


Figura 8.1 Configuracion de polarizacion fija

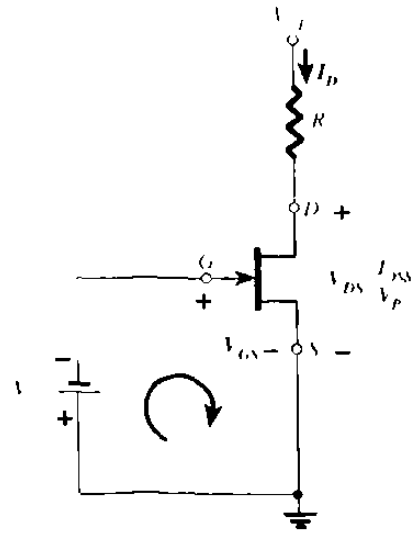


Figura 8.2 Malla de entrada

La terminal negativa de la bateria esta conectada en forma directa al potencial positivo definido V_{CC} refleja bien que la polarizacion de V_{CC} esta colocada de manera opuesta y directamente a la de V_{GG} Al aplicar la ley de voltajes de Kirchhoff en la direccion de las manecillas del reloj en la malla indicada obtenemos:

$$-V_{CC} - V_{CS} \quad 0\ V$$

$$V_{CS} \quad -V_{GG}$$

Debido a que V_{CC} es una fuente fija de corriente directa, el voltaje V_{GS} es de una magnitud fija lo que da por resultado un "configuracion de polarizacion fija".

El voltaje de drenador a la fuente en la seccion de la salida se calcula a partir de la ley de voltajes de Kirchhoff de la siguiente manera:

$$+V_{DS} \quad I_D R_D - V_{DD} \quad 0$$

$$V_{DS} \quad V_{DD} - I_D R_D$$

Los voltajes de un solo subindice se refieren al voltaje en un punto respecto a tierra

$$V_S \quad 0\ V$$

$$V_{DS} \quad V_D - V_S$$

$$V_D \quad V_{DS} + V_S \quad V_{DS} + 0\ V$$

$$V_D \quad V_{DS}$$

$$V_{GS} \quad V_G - V_S$$

$$V_G \quad V_{GS} + V_S \quad V_{GS} + 0\ V$$

$$V_G \quad V_{GS}$$

La desventaja que presenta este tipo de polarizacion es que necesita 2 fuentes de cd y su empleo esta limitado.

Ejemplo 8.1 - Calcular lo siguiente para la red de la figura 8.3

a) V_{GSQ} b) I_{DQ} c) V_{DSQ}

d) V_D e) V_G f) V_S

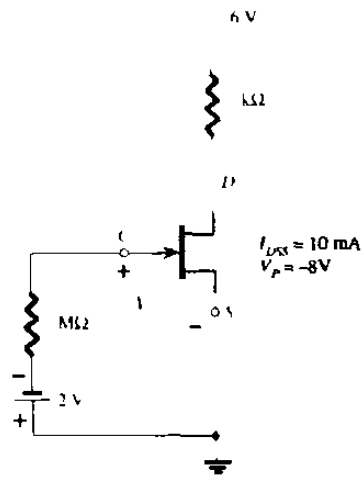


Figura 8.3 Circuito para el ejemplo 8.1

Solución:

Método matemático:

a) $V_{GSQ} = -V_{GG} = -2\ V$

b) $I_{DQ} = I_{DSS}\left(1 - \frac{I}{I}\right)^2 = 10m\,A\left(1 - \frac{2I}{8I}\right)^2$

$I_{DQ} = 10mA(1-0.25)^2 = 10mA(0.75)^2 = 10mA(0.5625)$

$I_{DQ} = 5.625mA$

c) $V_{DS} = V_{DD} - I_D R_D = 16\ V - (5.625mA)(2K\Omega)$

$V_{DS} = 4.75\ V$

d) $V_D = V_{DS} = 4.75\ V$

e) $V_G = V_{GS} = -2\ V$

f) $V_S = 0\ V$

Método gráfico

La curva de Shockley resultante y la linea vertical en V_{GS} = -2 V se proporcionan en la figura 8.4

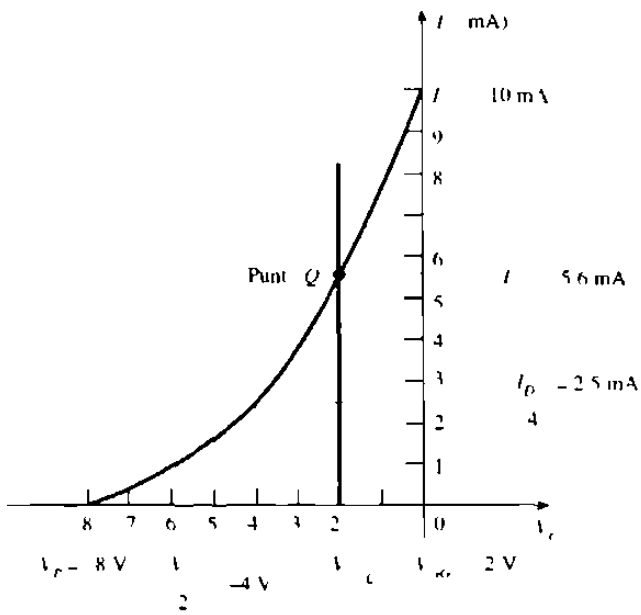


Figura 8.4 Solucion grafica para la figura 8.3

a) $V_{GS} = -V_{GG} = -2$ V

b) $I_{DQ} = 5.6$ mA

c) $V_{DS} = V_{DD} - I_D R_D = 16\text{ V} - (5.6\text{mA})(2\text{K}\Omega) = 4.8$ V

d) $V_D = V_{DS} = 4.8$ V

e) $V_G = V_{GS} = -2$ V

f) $V_S = 0$ V

8.3 CONFIGURACIÓN DE AUTOPOLARIZACIÓN

Este tipo de polarizacion elimina la necesidad de dos fuentes de corriente directa. El voltaje de control de la compuerta a la fuente ahora lo determina el voltaje a traves del resistor R_S, que se conecta en la terminal de la fuente de la configuracion como es mostrado en la figura 8.5

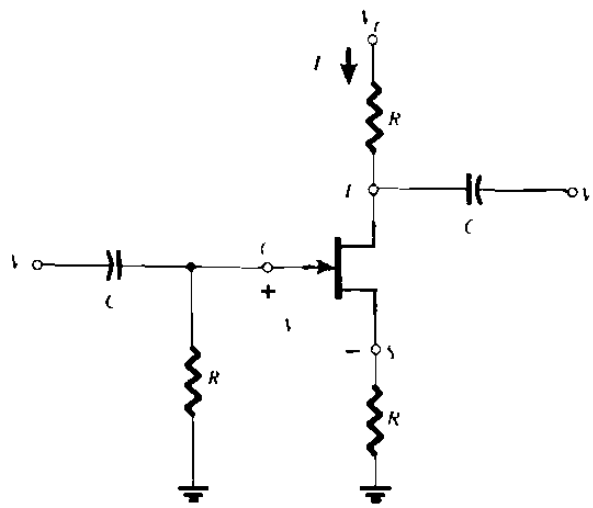


Figura 8.5 Configuracion de autopolarizacion por resistencia en el surtidor

La resistencia R_G se cambia por un corto circuito equivalente dado que $I_G = 0A$

El resultado es la red de la figura 8.6 La corriente a traves de R_S es la corriente de la fuente I_S pero la $I_S = I_D$ por lo tanto.

$$V_{RS} = I_D R_S \qquad -V_{GS} - V_{RS} = 0\ V \qquad V_{GS} = -V_{RS} \qquad V_{GS} = -I_D R_S$$

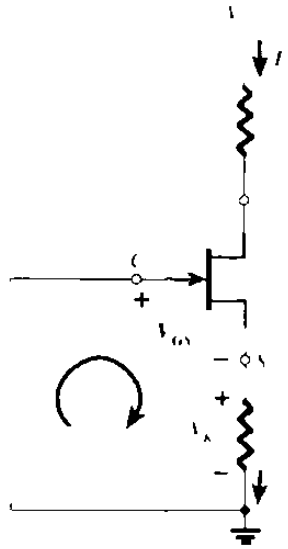


Figura 8.6 Malla de entrada

Una solucion matemática mediante la simple sustitucion de la ecuacion de Shockley

$$I_D = I_{DSS}\left(1 - \frac{I}{I}\right)$$

$$I_D = I_{DSS}\left(1 - \frac{I R}{I}\right)$$

$$I_D = I_{DSS}\left(1 + \frac{I R}{I}\right)$$

Al reorganizar los terminos se desarrolla una ecuacion cuadratica

El metodo grafico requiere que primero se establezcan las caracteristicas de transferencia del dispositivo como se muestra en la figura 8.7. Debido a que la ecuacion define una linea recta en la misma grafica, primero se identifican dos puntos sobre la grafica que se localizan sobre la linea y simplemente se dibuja una linea recta entre

ambos puntos La condicion mas obvia de aplicacion es I_D 0 A ya que nos da como resultado V_{GS} -$I_D R_S$ (0 A)R_S 0 V. Por tanto, para la ecuacion se define un punto sobre la linea recta mediante I_D 0 A y V_{GS} 0 V tal y como aparece en la figura 8.7

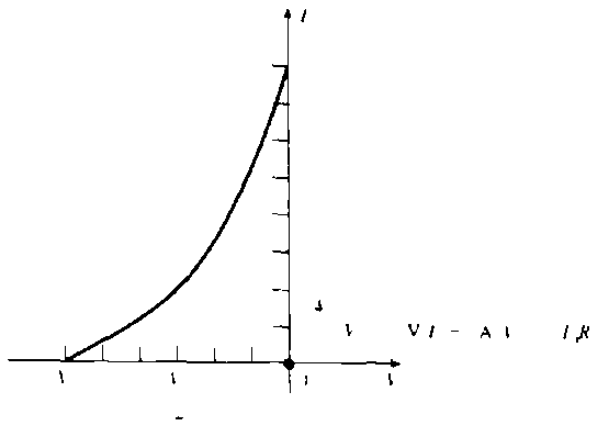


Figura 8 7 Definicion de un punto sobre la curva de transferencia

El segundo termino de la ecuacion requiere de la seleccion de un nivel de V_{GS} o de I_D y calcular el valor correspondiente de la otra cantidad con la ayuda de la ecuacion.

Los niveles resultantes de I_D y de V_{GS} definiran otro punto sobre la linea recta y permitiran un dibujo real de dicha linea, por ejemplo se selecciona un nivel de I_D igual a la mitad del nivel de saturacion, esto es:

$$I_D \quad \frac{I}{2}$$

$$V_{GS} \quad -I_D R_S \quad - \frac{I \quad R}{2}$$

El resultado es un segundo punto con el objeto de dibujar la linea recta como se muestra en la figura 8.8 luego se dibuja la linea recta por medio de la ecuacion y se obtiene el punto estable en la interseccion de la linea recta y la curva caracteristica del dispositivo Los valores estables de I_D y de V_{GS} pueden determinarse y utilizarse para encontrar las otras cantidades de interes

Puede calcularse el valor de V_{DS} al aplicar la ley de voltajes de Kirchhoff al circuito de salida esto nos da como resultado

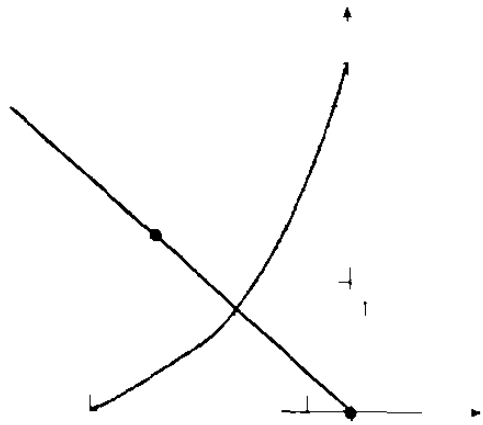


Figura 8.8 Trazo de la recta de autopolarizacion

$$V_{RS} + V_{DS} + V_{RD} - V_{DD} = 0$$

$$V_{DS} = V_{DD} - V_{RS} - V_{RD} = V_{DD} - I_S R_S - I_D R_D$$

$$I_D = I_S$$

$$V_{DS} = V_{DD} - I_D (R_S + R_D)$$

$$V_S = I_D R_S$$

$$V_G = 0\ V$$

$$V_D = V_{DS} + V_S = V_{DD} - V_{RD}$$

Ejemplo 8.2 - Calcular los siguientes incisos para la figura 8.9

a) V_{GS} b) I_{DQ} c) V_{DS}

d) V_S e) V_G f) V_D

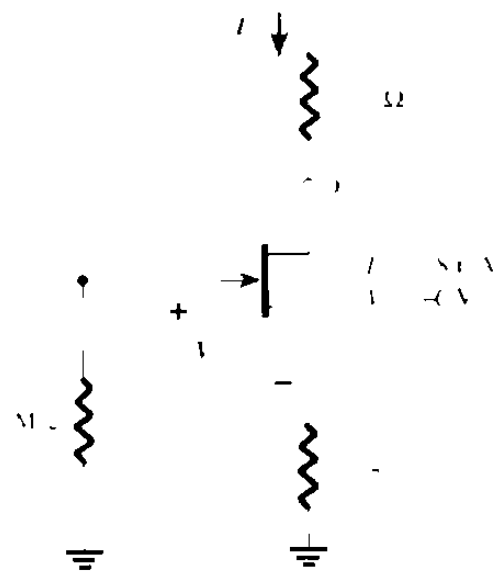


Figura 8.9 Circuito para el ejemplo 8.2

Solución:

a) El voltaje compuerta-fuente se determina por:

$$V_{GS} = -I_D R_S$$

Si se elige $I_D = 4\text{mA}$ se obtiene:

$$V_{GS} = -(4\text{ mA})(1\text{ k}\Omega) = -4\text{V}$$

El resultado es la grafica de la figura 8.10 como se definio mediante la red.

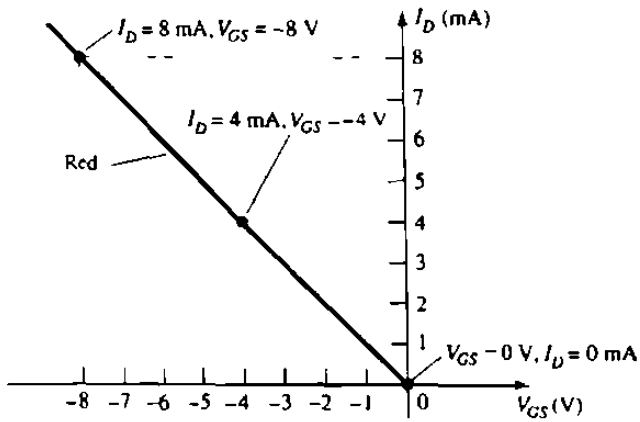


Figura 8.10 Trazo de la recta para la figura 8.9

En caso de elegir I_D 8mA, el valor de V_{GS} resultante seria de 8 V, como se muestra en la misma grafica. En cualquier caso se obtendria la misma linea recta, demostrando que puede seleccionarse cualquier valor adecuado de I_D siempre y cuando se utilice el valor determinado por V_{GS}. Ademas debe tenerse en cuenta que puede seleccionarse el valor de V_{GS} y calcular el valor de I_D para obtenerse el mismo resultado

Si se selecciona V_{GS} V_P 2 -3V para la ecuacion de Shockley, se tiene que I_D I_{DSS} 4 8mA 4 2mA y resultaria la grafica de la figura 8.11 la cual representa los valores maximos del dispositivo. La solucion se encuentra al sobreponer las caracteristicas de la red definidas mediante la figura 8.10 sobre las caracteristicas del dispositivo de la figura 8.11 y encontrando el punto de interseccion de ambas como se indica en la figura 8.12. El punto de operacion resultante esta en un valor de voltaje compuerta-fuente estable de.

$$V_{GSQ} = -2.6 \text{ V}$$

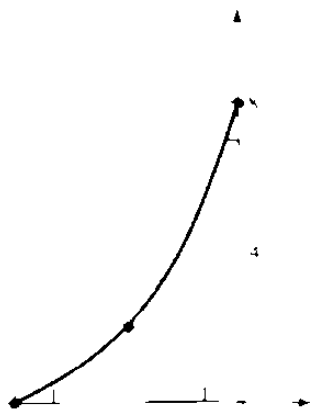


Figura 8.11 Características para el JFET de la figura 8.9

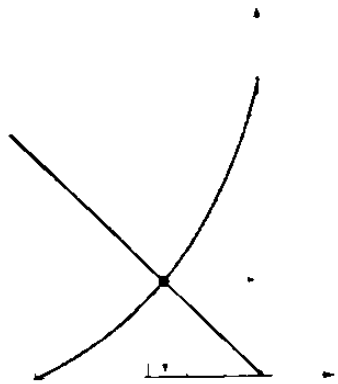


Figura 8.12 Punto "Q" para la figura 8.9

b) En el punto estable:

I_{DQ} 2.6 mA

c) V_{DS} $V_{DD} - I_D (R_S + R_D)$

V_{DS} 20V - (2.6mA)(1kΩ + 3.3 kΩ)

V_{DS} 20V - 11.18V

V_{DS} 8.82 V

d) V_S $I R_S$

V_S (2.6 mA)(1 kΩ)

V_S 2.6 V

e) V_G 0V

f) V_D $V_{DS} + V_S$ 8.82V + 2.6 V 11.42V

V_D V - $I R_D$ 20 V - (2.6 mA (3.3 kΩ) 11.42 V

Ejemplo 8.3 Encontrar el punto de operacion para la red de la figura 8.9 si:

a) $R_S = 100\Omega$ b) $R_S = 10K\Omega$

Solución:

Observese la figura 8.13

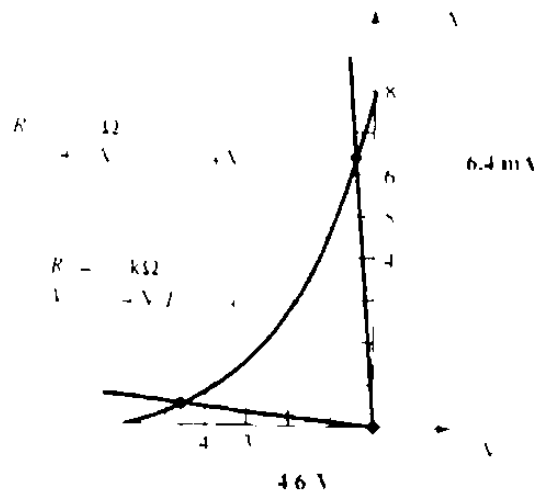


Figura 8.13 Grafica del ejemplo 8.3

a) En el eje de I_D

$I_D = 6.4$ mA

$V_{GS} = -0.64$ mA

b) En e eje de V_{GS}

$V_{GS} = -4.6$ mA

$I = 0.46$ mA

Podemos observar como los niveles mas bajos de R_S acercan la recta de carga de la red hacia el eje I mientras que los niveles mas altos de R_S acercan la recta de carga de la red hacia el eje V_{GS}

Ejemplo 8.4 Determine lo siguiente para la configuracion de compuerta comun de la figura 8.14

a) V_{GS} b) I_{DQ} c) V_D

d) V_G e) V_S f) V_{DS}

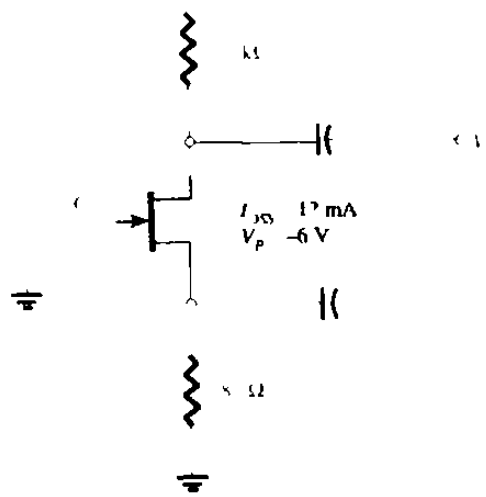


Figura 8.14 Circuito del ejemplo 8.4

Solución:

En la figura 8.15 la terminal de la compuerta conectada a tierra y la ubicacion de la entrada establecen fuertes similitudes con el amplificador a BJT de base comun. Aunque es diferente en apariencia, en relacion con la estructura basica, la red posee la misma estructura basica Por tanto, puede proceder el analisis en ed de la misma forma que en los ejemplos anteriores

Las características de transferencia y la recta de carga aparecen en la figura 8.16. En este caso se determino el segundo punto para el trazo de la recta de carga seleccionando (en forma arbitraria) $I_D = 6$ mA y resolviendo para V_{GS} esto es:

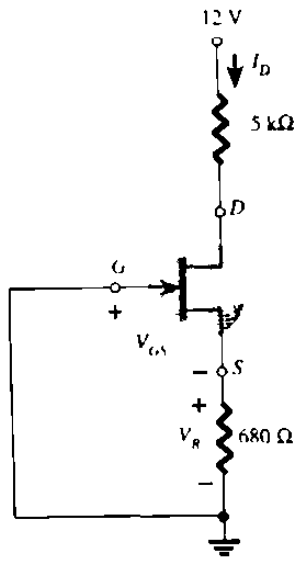


Figura 8.15 Circuito equivalente de la figura 8.14

$$V_{GS} = -I_D R_S = -(6\text{mA})(680\Omega) = -4.08\text{V}$$

como se muestra en la figura 8.16 La curva de transferencia de dispositivo se trazo usando:

$$I_D = I_{DSS} = 4 = 12\text{ mA} = 4 = 3\text{mA}$$

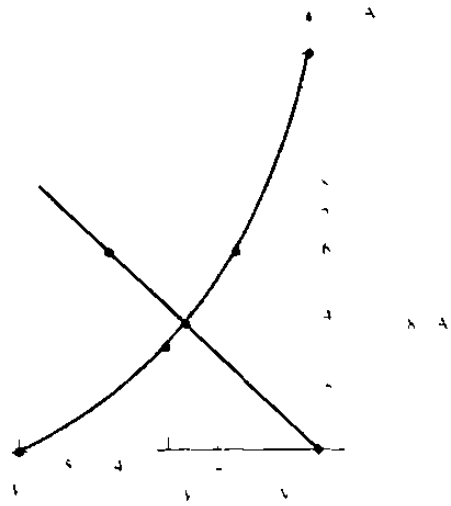


Figura 8.16 Punto "Q" para la figura 8.14

Para el valor de V_{GS}.

$$V_{GS} \quad \frac{V}{2} \quad \frac{6V}{2} \quad 3V$$

de la figura 6.19 se obtienen los siguientes puntos de operacion:

b) $V_{GSQ} = -2.6\ V$

$I_{DQ} = 3.8\ mA$

b) $V_D = V_{DD} - I_D R_D$

$V_D = 12V - (3.8\ mA)(1.5K\Omega)$

$V_D = 6.3\ V$

c) $V = 0\ V$

d) $V_S = I_D R_S = (3.8\ mA)(680\ \Omega)$

$V_S = 2.58\ V$

f) $V_{DS} = V_D - V_S$

$V_{DS} = 6.3V - 2.58V$

$V_{DS} = 3.72V$

8.4 POLARIZACIÓN MEDIANTE DIVISOR DE VOLTAJE

Este tipo de polarizacion aparece en la figura 8.17. Para los amplificadores FET la $I_G = 0$ A. Para el analisis de corriente directa se redibuja la red de la figura 8.17 como se muestra en la figura 8.18 vemos que todos los capacitores, incluyendo el capacitor de desvio C_S, han sido reemplazados por un "circuito abierto" equivalente. Ademas, se separo la fuente V_{DD} en dos fuentes equivalentes esto con el objeto de permitir una separacion mayor de las regiones de entrada y la salida de la red. Debido a que $I_G = 0$ A, la ley de corriente de Kirchhoff requiere que $I_R = I_R$. El voltaje V_G es igual al voltaje a traves de R_2, puede encontrarse si se utiliza la regla del divisor de voltaje esto es.

$$V_G = \frac{V \quad R}{R \quad + R}$$

Si aplicamos la ley de voltaje de Kirchhoff en el sentido de las manecillas del reloj obtenemos:

$$V_G - V_{GS} - V_{RS} = 0$$

$$V_{GS} = V_G - V_{RS}$$

sustituyendo $V_{RS} = I_S R_S = I_D R_S$

$$V_{GS} = V \quad - I_D R_S$$

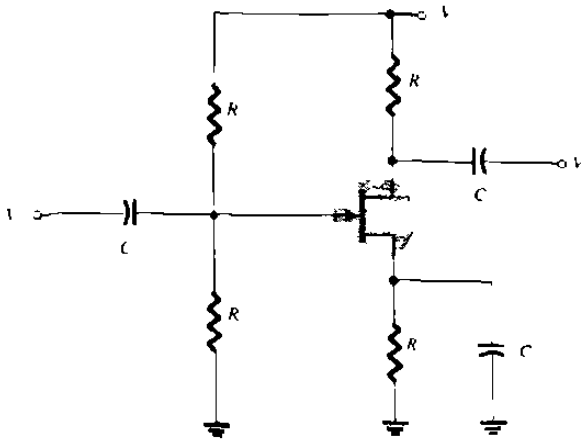


Figura 8.17 Polarización por divisor de voltaje

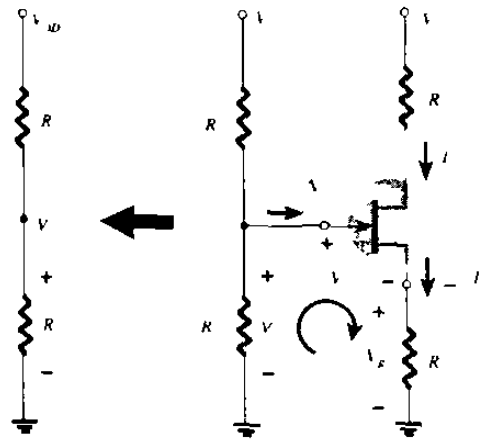


Figura 8.18 Redibujo de la figura 8.17

El resultado es una ecuación que todavía incluye las mismas dos variables que aparecen en la ecuación de Shockley: V_{GS} e I_D. Las cantidades V_G y R_S están fijas por la construcción de la red.

En cualquier punto a lo largo del eje horizontal de la figura 8.19 la corriente I_D 0 mA

$$V_{GS} \quad V_G - I_D R_S$$

$$V_{GS} \quad V_G - (0\text{mA})R_S$$

$$V_{GS} \quad V_G \quad \text{V}$$

El resultado especifica que siempre que se grafique la ecuación, en caso de haber seleccionado I_D 0 mA, el valor de V_{GS} para el dibujo será de V_G volts. Este punto aparece en la figura 8.19

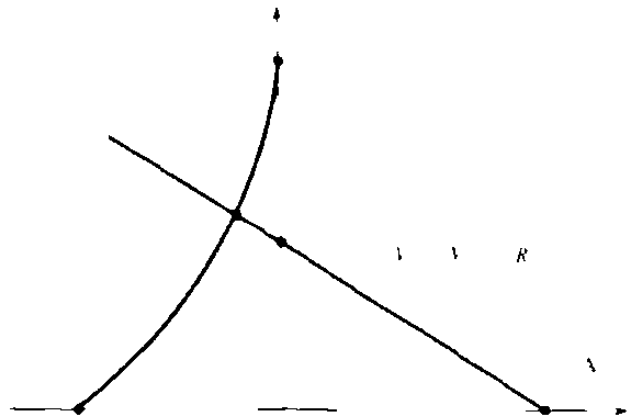


Figura 8.19 Trazo de la ecuacion de la red por divisor de voltaje

Para el otro punto se utiliza el hecho de que en cualquier punto sobre el eje vertical $V_{GS} = 0$ V, y se resuelve para el valor calculado de I_D

$$V_{GS} = V_G - I_D R_S$$

$$0\ V = V_G - I_D R_S$$

$$I_D = \frac{V}{R_S} \quad V_{GS} = V$$

Los dos puntos definidos anteriormente permiten dibujar una linea recta con el objeto de representar la ecuacion. La interseccion de la linea recta con la curva de transferencia en la region a la izquierda del eje vertical definira el punto de operacion y los niveles correspondientes de I y de V_{GS}

Debido a que la interseccion sobre el eje vertical se calcula mediante $I_D = V_G / R_S$ y V_G esta fijo debido a la red de entrada, los valores mayores de R_S reduciran el nivel de la interseccion I, como se muestra en la figura 8.20

Cuando aumentan los valores de R_S dan por resultado valores menores estables de I asi como valores mas negativos de V_{GS}.

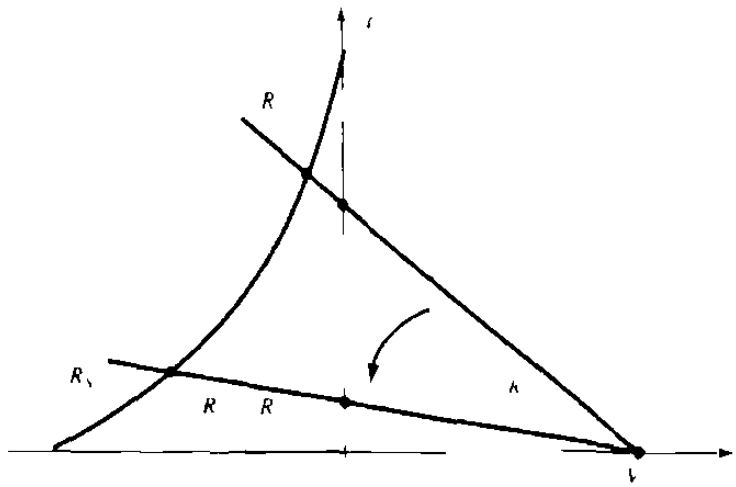


Figura 8.20 Efecto de R_S sobre el punto Q

Una vez calculados los valores estables de I_{DQ} y de V_{GSQ} el analisis restante se desarrolla facilmente, esto es :

$$V_{DS} = V_{DD} - I_D (R_D + R_S)$$

$$V_D = V_{DD} - I_D R_D$$

$$V_S = I_D R_S$$

$$I_R = I_{R_2} = \frac{V_G}{R_1 + R_2}$$

Ejemplo 8.5 Determinar los siguientes incisos para la red de la figura 8.21

a) I_{DQ} y V_{GSQ}

b) V_D

c) V_S

d) V_{DS}

e) V_B

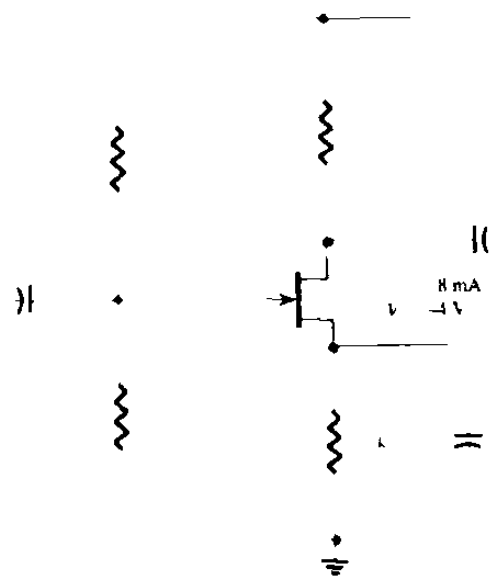


Figura 8.21 Circuito para el ejemplo 8.5

Solucion:

Para las caracteristicas de transferencia, si $I_D = I_{SS} = 8mA = 2\ mA$ entonces $V_{GS} = V_P/2 = -4V/2 = -2V$. La curva resultante que representa la ecuacion de Shockley aparece en la figura 8.22.

$$V_G = \frac{V \quad R}{R \quad + R}$$

$$V = \frac{(16V)(270k\Omega)}{2.1M\Omega + 0.27M\Omega}$$

$$V = 1.82\ V$$

$$V_{GS} = V - I_D R_S$$

$$V_{GS} = 1.82V - I_D(1.5k\Omega)$$

Cuando la $I_D = 0\ mA$ tenemos:

$$V = 1.82\ V$$

Cuando el $V_{GS} = 0$ V, tenemos:

$$I_D = \frac{1.82V}{1.5k\Omega} = 1.21mA$$

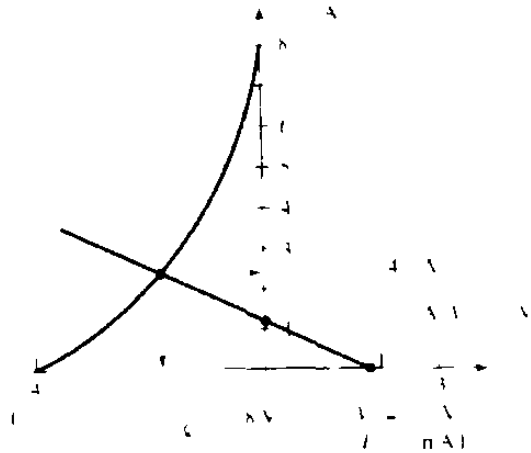


Figura 8.22 Punto Q para la figura 8.21

La recta de polarizacion que se obtuvo aparece en la figura 8.22 con los valores del punto de operacion los cuales son

$$I_{DQ} = 2.4 mA$$

$$V_{GSQ} = -1.8 V$$

b) $V_D = V_{DD} - I_D R_D$

$V_D = 16V - (2.4 mA)(2.4k\Omega)$

$V_D = 10.24 V$

c) $V_S = I_D R_S = (2.4 mA)(1.5k\Omega)$

$V_S = 3.6 V$

d) $V_S = V_{DD} - I_D (R_D + R_S)$

$V_S = 16V - (2.4\ mA)(2.4k\Omega + 1.5k\Omega)$

$V_S = 6.64\ V$

e) $V_{DS} = V_D - V_G$

$V_{DS} = 10.24\ V - 1.82\ V$

$V_{DS} = 8.42\ V$

Ejemplo 8.6.- Determinar los siguientes incisos para la red de la figura 8.23

a) I_D y V_{GS} b) V_{DS}

c) V_D d) V_S

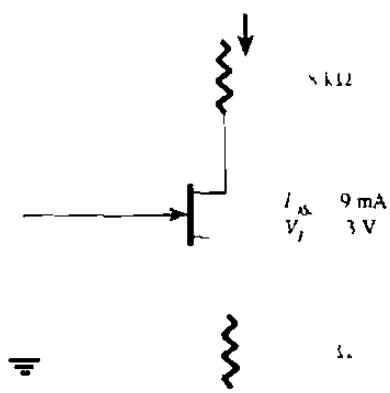


Figura 8.23 Circuito para el ejemplo 8.6

Solución:

a) Se obtiene una ecuación para V_{GS} en términos de I_D al aplicar la ley de voltaje de Kirchhoff a la sección de entrada a la red como es redibujada en la figura 8.24

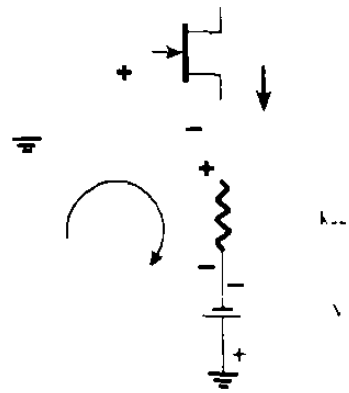


Figura 8.24 Red redibujada de la figura 8.23

$$-V_{GS} - I_S R_S + V_{SS} = 0$$

$$V_{GS} = V_{SS} - I_S R_S$$

$$V_{GS} = V_{SS} - I_D R_S$$

El resultado es una ecuacion muy similar en su formato a la ecuacion que puede sobreponerse a las caracteristicas de transferencia.

$$V_{GS} = 10V - I_D (1.5k\Omega)$$

Para $I_D = 0$ mA

$$V_{GS} = V_{SS} = 10\ V$$

Para $V_{GS} = 0$ V:

$$0 = 10\ V - I_D (1.5k\Omega)$$

$$I_D = \frac{10V}{1.5k\Omega} = 6.67mA$$

Los puntos que se obtienen para la grafica se muestran en la figura 8.25

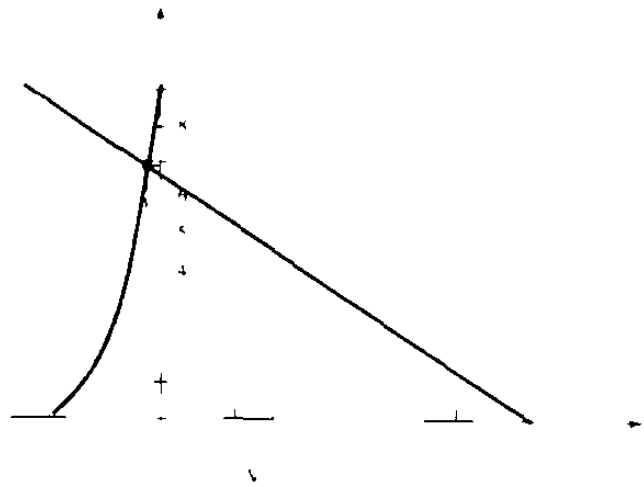


Figura 8.25 Determinacion del punto Q Para la figura 8.23

Se graficaron las caracteristicas de transferencia utilizando el punto de la grafica establecido por: $V_{GS} = V_P/2 = -3V/2 = -1.5\ V$

$$I_D = I_{DSS}/4 = 9mA/4 = 2.25mA$$

El punto de operacion establece los siguientes niveles de estabilidad:

$$I_{CQ} = 6.9\ mA$$

$$V_{CEQ} = -0.35\ V$$

b) Al aplicar la ley de voltaje de Kirchhoff en la malla de salida de la figura 8.23 se obtiene :

$$-V_{SS} + I_S R_S + V_{DS} + I_D R_D - V_{DD} = 0$$

sustituyendo $I_S = I_D$ y reorganizando los terminos se obtiene:

$$V_{DS} = V_{DD} + V_{SS} - I_D (R_D + R_S)$$

$$V_{DS} = 20V + 10V - (6.9mA)(1.8k\Omega + 1.5k\Omega)$$

$V_{DS} = 30V - 22.77V$

$V_S = 7.23V$

c) $V_S = V_{DD} - I_D R_S$

$V_D = 20V - (6.9mA)(1.8k\Omega) = 20V - 12.42V$

$V_D = 7.58V$

d) $V_{DS} = V_D - V_S$

$V_{DS} = V_D - V_S$

$V_S = V_D - V_{DS}$

$V_S = 7.58V - 7.23V$

$V_S = 0.35V$

8.5 MOSFET DE TIPO DECREMENTAL

Las similitudes que hay en la apariencia entre las curvas de transferencia de los JFET y de los MOSFET de tipo decremental permiten un analisis similar de cada uno para ed. La diferencia mas importante entre los dos es el hecho de que el MOSFET de tipo decremental permite puntos de operacion con valores positivos de V_{GS} y niveles de I_D que exceden el I_{DSS}

Ejemplo 8.7 Para el MOSFET de tipo decremental de canal-n de la figura 8.26 determinar lo siguiente:

a) I_D y V_{GS} b) V_{DS}

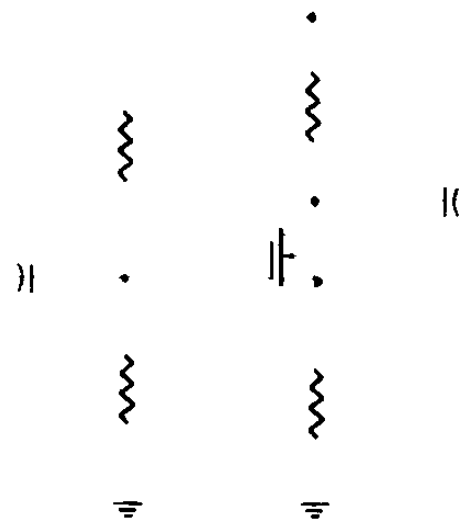


Figura 8.26 Circuito para el ejemplo 8.7

Solución:

a) Para las caracteristicas de transferencia se define un punto en la grafica de I_D

I_{DSS} 4 6m A 4 1.5m A

$$V_{GS} \quad V_P 2 \quad -3V 2 \quad -1.5 V$$

Al considerar el nivel de V_{GS} y el hecho de que la ecuacion de Shockley define una curva que se eleva con mayor rapidez a medida que V_{GS} se hace mas positivo, se detalla un punto de la grafica en V_{GS} +1 V, esto es.

$$I_D \quad I_{DSS} \quad 1 \quad \frac{V_{GS}}{V_P}$$

$$I_D \quad 6m A \quad 1 \quad \frac{+1V}{3V} \qquad 6m A \quad 1 + \frac{1V}{3V}$$

$$I_D \quad 10.67 m A$$

La curva de transferencia que resulto aparece en la figura 8.27

$$V_G = \frac{18V\,(10M\Omega)}{10M\Omega + 110M\Omega} = 1.5V$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1.5V - I_D\,(750\,\Omega)$$

Haciendo que la $I_D = 0mA$, obtenemos:

$$V_{GS} = V_G = 1.5\,V$$

Haciendo que el $V_{GS} = 0V$, otenemos.

$$I_D = \frac{I}{R} = \frac{1.5V}{750\Omega} = 2mA$$

En la figura 8.27 aparecen tanto los puntos de la grafica como la recta de polarizacion obtenida, el punto de operacion resultante es :

$$I_Q = 3.1mA$$

$$V_{GS} = -0.8V$$

b) $V_{DS} = V_{DD} - I_D\,(R_D + R_S)$

$$V_{DS} = 18V - (3.1mA)(1.8k\Omega + 750\,\Omega)$$

$$V_{DS} = 10.1\,V$$

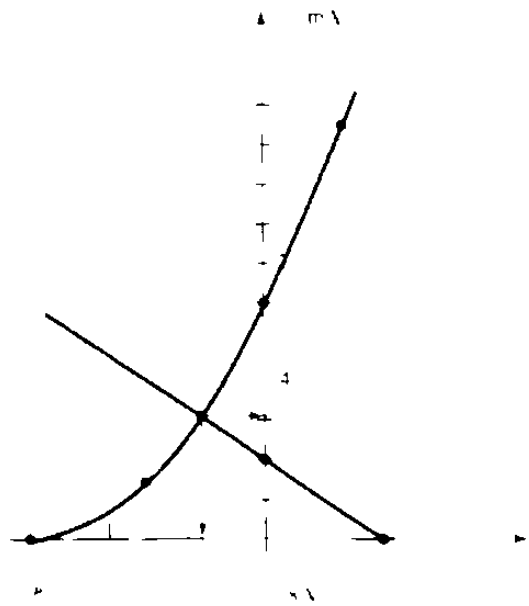


Figura 8.27 Calculo del punto Q para la figura 8.26

Ejemplo 8.8 En este ejemplo repetir el anterior con una $R_S = 150\ \Omega$

Solución:

a) Los puntos de la grafica son los mismos de la curva de transferencia como se muestra en la figura 8.28.

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1.5V - I_D (150\ \Omega)$$

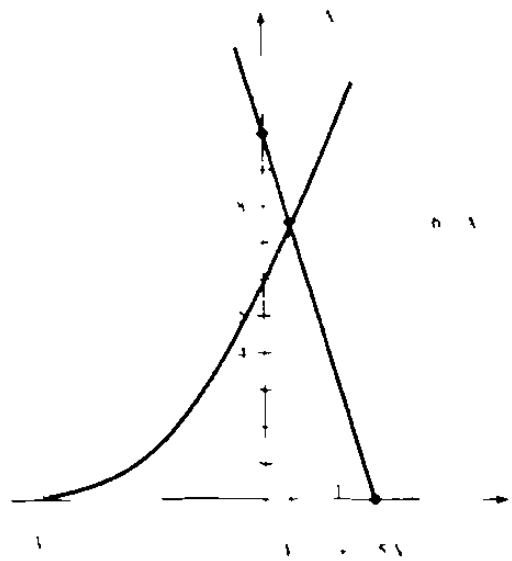


Figura 8.28 Grafica para el ejemplo 8.8

haciendo que la $I_D = 0$ mA se obtiene :

$$V_{GS} = 1.5\,V$$

haciendo que el $V_{GS} = 0$ V se obtiene:

$$I_D = \frac{V}{R_S} = \frac{1.5V}{150\Omega} = 10mA$$

La recta de polarizacion esta incluida en la figura 8.28 en este caso se observa que el punto de operacion da por resultado una corriente de drenador que excede el valor de I_{DSS} con un valor positivo de V_{GS}. El resultado sera

$$I_{DQ} = 7.6mA$$

$$V_{GSQ} = +0.35V$$

b) $V_{DS} = V_{DD} - I_D(R_D + R_S)$

$V_{DS} = 18V - (7.6m)(8k\Omega + 150\Omega)$

$V_{DS} = 3.18\,V$

Ejemplo 8.9 De la siguiente red de la figura 8.29 determinar.

a) I_{DQ} y V_{GSQ} b) V_D

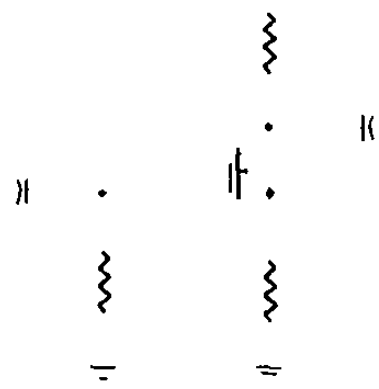


Figura 8.29 Circuito para el ejemplo 8.9

Solución:

a) Este tipo de polarizacion nos da por resultado:

$$V_{GS} = -I_D R_S$$

Un punto de la grafica para las caracteristicas de transferencia de $V_{GS} = 0$ V

$$I_D = \frac{I_{DSS}}{4} = \frac{8\text{mA}}{4} = 2\text{mA}$$

$$V_S = \frac{8\text{V}}{2} = 4\text{V}$$

puesto que $V_P = -8$ V, para $V_S = 0$V se seleccionara

$$V_{GS} = +2\,V$$

$$I_D = I_{DSS}\left(1 - \frac{V}{V}\right) = 8\,mA\left(1 - \frac{+2V}{8V}\right)$$

$$I_D = 12.5mA$$

En la figura 8.30 aparece la curva de transferencia que se obtuvo. Para la recta de polarizacion en $V_{GS} = 0V$, y la $I_D = 0\,mA$. Al elegir $V_{GS} = -6\,V$ se obtiene

$$I_D = \frac{V_s}{R_s} = \frac{6V}{2.4k\Omega} = 2.5mA$$

El punto resultante Q sera :

$$I_{DQ} = 1.7\,mA$$

$$V_{GSQ} = -4.3\,mA$$

b) $$V_D = V_{DD} - I_D R_D$$

$$V_D = 20V - (1.7mA)(6.2k\Omega)$$

$$V_D = 9.46\,V$$

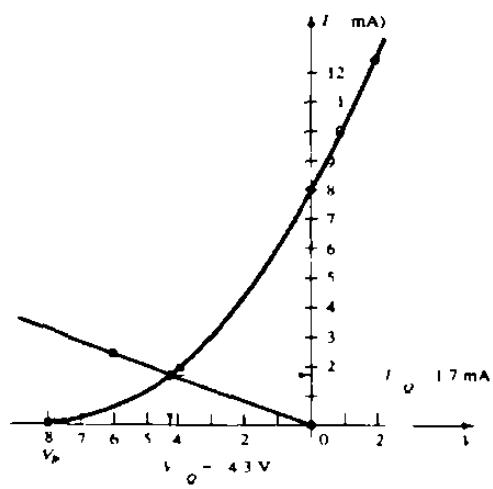


Figura 8.30 Calculo del punto Q para la figura 8.29

Ejemplo 8.10 Determinar V_s para la red de la figura 8.31

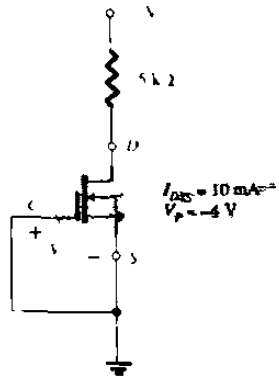


Figura 8.31 Circuito para el ejemplo 8.10

Solución:

La conexion directa entre las terminales de compuerta y fuente requiere que :

$$V_{GS} = 0V$$

Debido a que V_{GS} esta fija en 0 V la corriente de drenador I_D debe de ser I_{DSS}. esto es

$$V_{GS} = 0\ V$$

$$I_D = 10\ mA$$

por lo tanto no existe la necesidad de dibujar la curva de transferencia, esto es.

$$V_D = V_{DD} - I_D R_D = 20\ V - (10mA)(1.5k\Omega)$$

$$V_D = 20\ V - 15\ V$$

$$V_D = 5\ V$$

8.6 MOSFET DE TIPO INCREMENTAL

Las caracteristicas de transferencia del MOSFET de tipo incremental son muy diferentes de las encontradas para el JFET y los MOSFET de tipo decremental. En el MOSFET de tipo incremental de canal-n la corriente de drenador es cero para aquellos niveles de voltaje compuerta-fuente menores que el nivel de umbral V_{GS} como se muestra en la figura 8.32

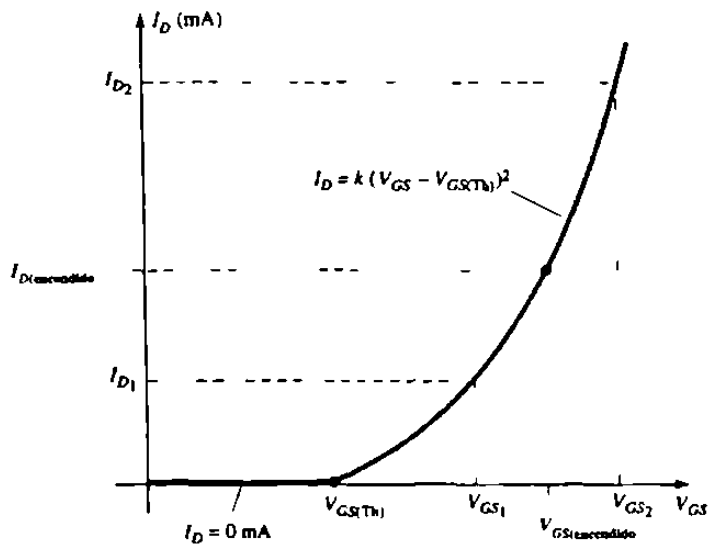


Figura 8.32 Caracteristicas de transferencia del MOSFET incremental

$$I_D = k(V_{GS} - V_{GS})$$

Ya que las hojas de especificaciones proporcionan el voltaje de umbral y un nivel de corriente de drenador I_D y V_{GS}, así como su nivel correspondiente de V_{GS}, pueden definirse dos puntos de inmediato como se muestra en la figura 8.32 para completar la curva. primero se tiene que determinar la k de la ecuacion anterior A partir de los datos de las hojas de especificaciones mediante la sustitucion de la ecuacion y resolviendo para k de la siguiente manera

$$I_D = k(V_{GS} - V_{GS(th)})$$

$$I_{D(encendido)} = k(V_{GS(encendido)} - V_{GS(th)})^2$$

$$k = \frac{I_{D(encendido)}}{(V_{GS(encendido)} - V_{GS(th)})^2}$$

Arreglo de polarizacion por retroalimentación

En la figura 8.33 se proporciona un arreglo comun de polarizacion para los MOSFET de tipo incremental. La resistencia R_G, proporciona un voltaje suficientemente grande a la compuerta para "encender" el MOSFET. Debido a que $I_G = 0$ mA y $V_{RG} = 0$ V, la red equivalente de cd aparece como se muestra en la figura 8.34.

Existe ahora una conexion directa entre el drenador y la compuerta esto es:

$$V_D = V_G$$

$$V_{DS} = V_{GS}$$

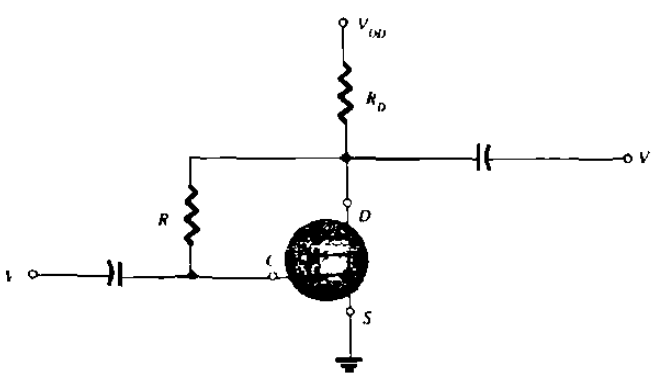


Figura 8.33 Circuito de polarizacion por retroalimentacion

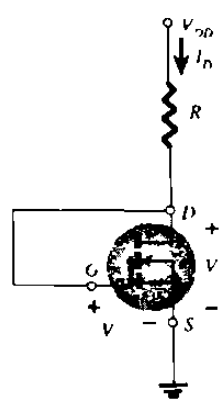


Figura 8.34 Circuito equivalente para la figura 8.33

para el circuito de salida, tenemos.

$$V_{\_} \quad V_{\_} - I_{\_}R$$

Para el cual se convierte en la siguiente ecuacion:

$$V_{\_} \quad V_{\_\_} - I_D R$$

sustituyendo $I_{\_} \quad 0$ m A en la ecuacion anterior se obtiene:

$$V_{\_\_} \quad V_{DD} \quad I_{\_} \quad \_$$

sustituyendo $V_{\_\_} \quad 0$ V, tambien en la ecuacion, obtenemos:

$$I_{\_} \quad V_{\_\_} \quad R_{\_} \quad V_{GS} \quad 0 \text{ V}$$

las graficas definidas por las ecuaciones anteriores aparecen en la figura 8.35 con el punto de operacion resultante

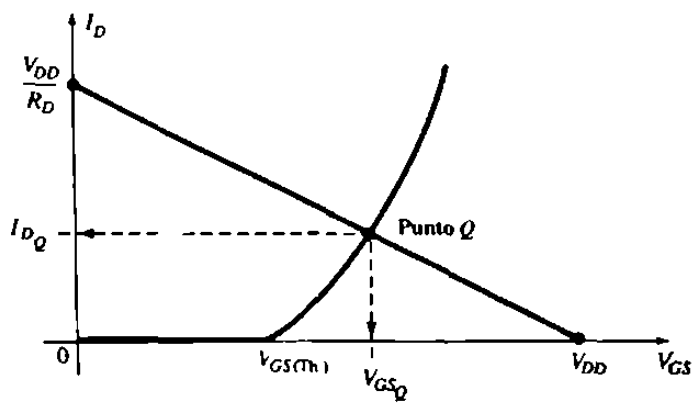


Figura 8.35 Calculo del punto Q para la figura 8.33

Ejemplo 8.11. Determinar I_{DQ} y V_{GS} para el MOSFET tipo incremental de la figura 8.36

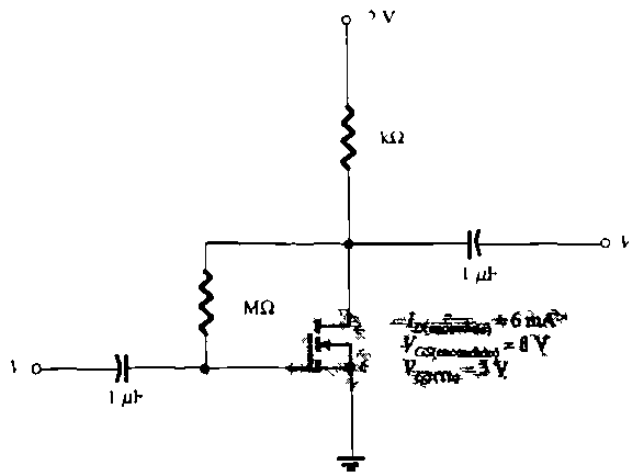


Figura 8.36 Circuito para el ejemplo 8.11

Solución:

Gráfica de la curva de transferencia. Se definen 2 puntos como se muestra en la figura 8.37 y resolviendo para k se tiene:

$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_{GS(th)})^2}$$

$$k = \frac{6\text{mA}}{(8\text{V} - 3\text{V})^2} = \frac{6 \times 10^{-3}}{25} = 0.24 \times 10^{-3}\ \text{A/V}^2$$

$$k = 0.24 \times 10^{-3}\ \text{A/V}^2$$

Para $V_{GS} = 6\text{ V}$ (entre 3V y 8V)

$$I_D = 0.24 \times 10^{-3}(6\text{V} - 3\text{V})^2 = 0.24 \times 10^{-3}(9)$$

$$I_D = 2.16\text{ mA}$$

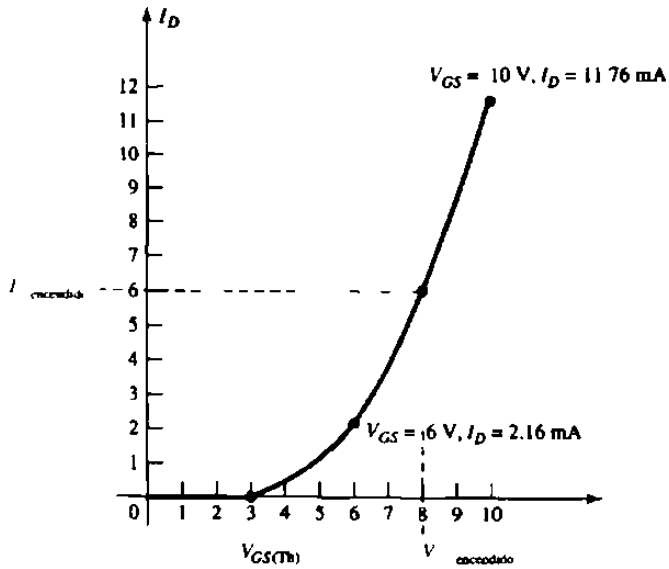


Figura 8.37 Curva de transferencia del MOSFET de la figura 8.36

como se muestra en la figura 8.36 para $V_{GS} = 10$ V. Esto es, ligeramente mayor que el $V_{GS(Th)}$:

$$I_D = 0.24 \times 10^{-3} (10\text{ V} - 3\text{ V})^2 = 0.24 \times 10^{-3} (49)$$

$$I_D = 11.76\text{ mA}$$

Los cuatro puntos son suficientes para graficar la curva total para el rango de interes como es mostrado en la figura 8.37

Para la red de la recta de polarización:

$$V_{GS} = V_{GG} - I_D R_D$$

$$V_{GS} = 12\text{V} - I_D (2\text{k}\Omega)$$

$$V_{GS} = V_D = 12\text{ V} - I_D$$

$$I = V_R / R = 12\text{ V} / 2\text{k}\Omega$$

$$I = 6\text{ mA} = V_{GS}$$

La recta de polarizacion que resulto aparece en la figura 8.38, esto es

$$I_{DQ} = 2.75\ mA$$

$$V_{GSQ} = 6.4\ V$$

$$V_{DS} = V_{GSQ} = 6.4\ V$$

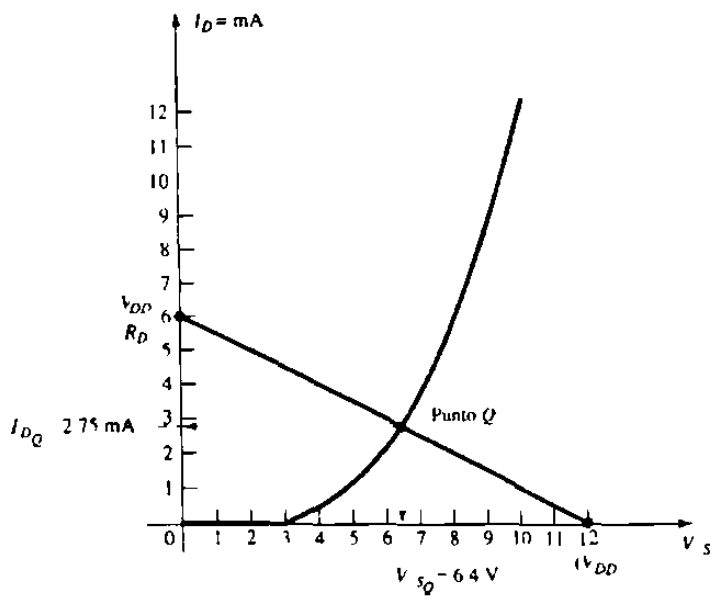


Figura 8.38 Calculo del punto Q para la figura 8.36

8.7 POLARIZACIÓN POR DIVISOR DE VOLTAJE

En la figura 8.39 aparece un segundo arreglo de polarizacion comun para el MOSFET de tipo incremental. Como que $I_G = 0$ mA da como resultado la siguiente ecuacion para V_G, aplicando la regla del divisor de voltaje, esto es

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$

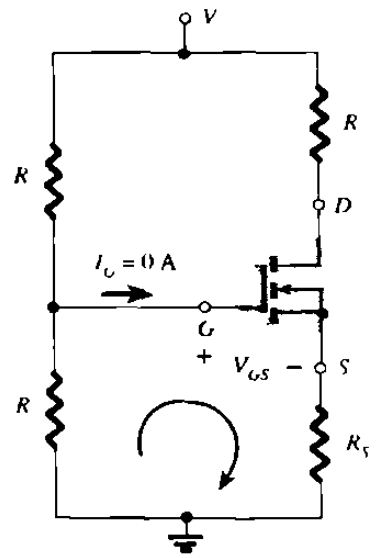


Figura 8.39 Polarizacion por divisor de voltaje del MOSFET incremental canal-n

Cuando se aplica la ley de voltaje de Kirchhoff alrededor de la malla indicada en la figura 8.39 resulta

$$+V_G - V_{GS} - V_{RS} = 0$$

$$V_{GS} = V_G - V_{RS}$$

$$V_{GS} = V_G - I_D R_S$$

Para la malla de salida

$$V_{RS} + V_{DS} + V_{R_D} - V_{DD} = 0$$

$$V_{DS} = V_{DD} - V_{RS} - V_{RD}$$

$$V_{DS} = V_{DD} - I_D(R_S + R_D)$$

EJEMPLO 8.12

Determinar I_{DQ}, V_{GSQ} así como V_{DS} para la red de la figura 8.40

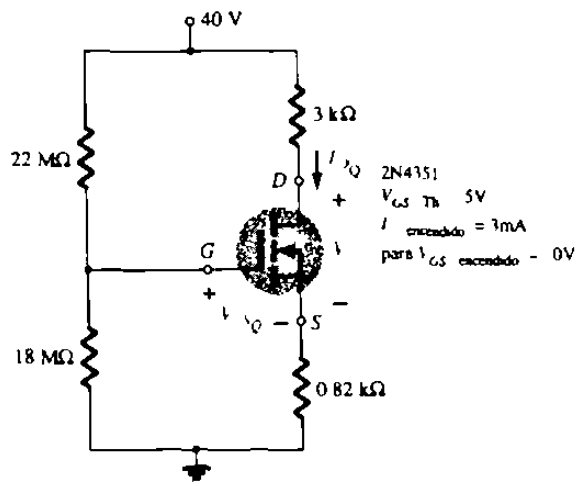


Figura 8.40 Circuito para el ejemplo 8.12

Solución:

$$V_G = \frac{R_2 E}{R_1 + R_2} = \frac{(18\,M\Omega)(40\,V)}{22\,M\Omega + 18\,M\Omega} = 18\,V$$

$$V_{GS} = V_G - I_D R_S = 18\,V - I_D(0.82\,K\Omega)$$

Cuando $I_D = 0\,mA$

$$V_{DS} = 18\,V - (0\,mA)(0.82K\Omega) = 18\,V$$

tal como aparece en la figura 8.41 Cuando $V_{DS} = 0\,V$

$$V_{DS} = 18\,V - I_D(0.82\,K\Omega)$$

$$0 = 18\,V - I_D(0.82\,K\Omega)$$

$$I_D = \frac{18V}{0.82K\Omega} = 21.95mA$$

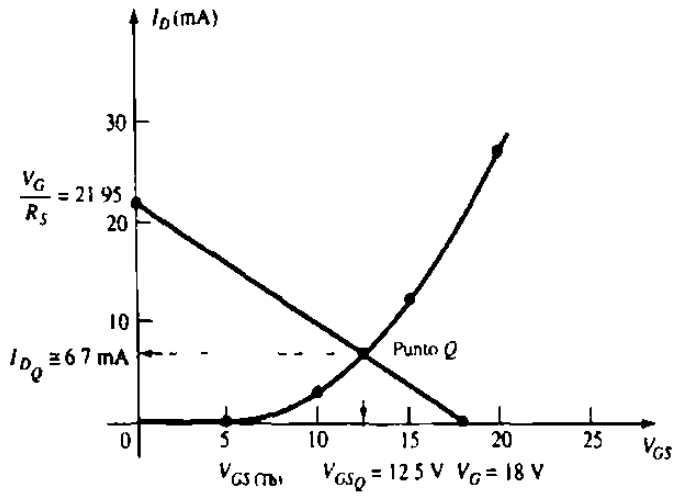


Figura 8.41 Determinacion del punto Q para el ejemplo 8 12

De las hojas de especificaciones

V_{GS} = 5 V, $I_{D\,encendido}$ = 3 mA ,con un $V_{GS(encendido)}$ = 10 V

$$k = \frac{I}{(I \quad I)} = \frac{3mA}{(10I \quad 5I)} = 0.12 \times 10 \quad 4 \; I$$

$I_D = k(V_{GS} - V_{GS(Th)})$

$I_D = 0.12 \times 10 \quad (V_{GS}-5\ V)$

la cual se traza sobre la misma grafica (figura 8 41).

I_{DQ} = 6 7 mA

V_G = 12 5 V

$V_{DS} = V \quad I_D(R_S+R_D)$

$V_{DS} = 4)\ V \quad (6\ 7mA)(0\ 82K\Omega + 3\ 0K\Omega)$

$V_{DS} = 4(\ V \quad 25\ 6\ V$

V_S = 14 4 V

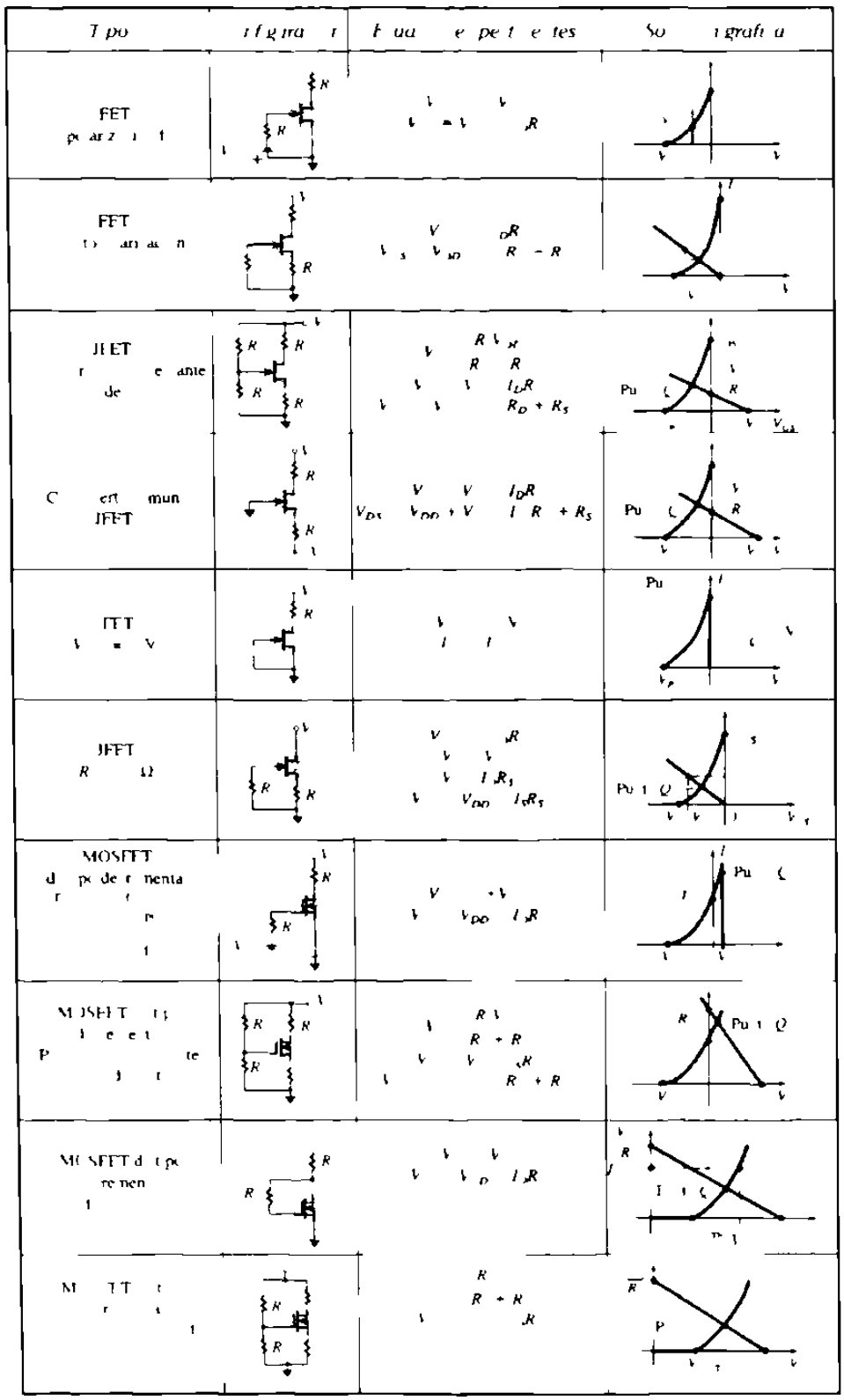
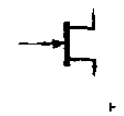


Tabla 7.2 Resumen de configuraciones de polarizaciones

2N5457



JFET DE USO GENERAL
CANAL-N AGOTAMIENTO

Refiérase al 2N4220 para graficas.

VALORES NOMINALES MAXIMOS

Clasificacion	Simbolo	Valor	Unidad
Voltaje drenaje fuente	V_{DS}	25	Vdc
Voltaje drenaje-compuerta	V_{GS}	25	Vdc
[illegible]			
Corriente de la compuerta	I_G	0	mAdc
Disipacion total de dispositivo @ T_A 25 °C	P	3.0	W
Pérdida de disipación arriba de 25 °C		2.82	mW/°C
[illegible]		[illegible]	
R[illegible]		[illegible]	

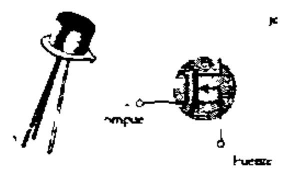
CARACTERISTICAS ELÉCTRICAS [illegible]

Caracteristica	Símbolo	Minimo	Tipo	Máximo	Unidad
CARACTERISTICAS "APAGADO"					
[illegible]	V_{GS}				Vdc
[illegible]				[illegible]	A
Voltaje de corte compuerta fuente V_{DS} 5 Vdc [illegible] nAdc) N5457	$V_{GS(apagado)}$	.5		6.0	Vdc
[illegible] N54[illegible]			[illegible]		Vdc
CARACTERISTICAS "ENCENDIDO"					
Corriente de drenaje con voltaje de cero en la entrada* V_{DS} 5 V V_{GS} 2N5457	I_{DSS}		3.0	5.0	mAdc
CARACTERISTICAS EN PEQUEÑA SEÑAL					
[illegible]		[illegible]		[illegible]	μ
[illegible] kH				[illegible]	μ
[illegible] MH			[illegible]	[illegible]	F
[illegible] MH					[illegible]

Tabla 7.3 Hoja de especificaciones JFET canal-n 2N5457

2N3797

N PS A E TIL
8 6AA



MOSFET DE AUDIO DE BAJA POTENCIA

CANAL N – AGOTAMIENTO

VALORES NOMINALES MAXIMOS

Clasificación	Símbolo	Valor	Unidad
Voltaje drenaje-fuente 2N3797	V_{DS}	20	Vdc
fue		±	V
Corriente del drenaje	I_D	20	mAdc
Disipación total del dispositivo @ $T_A = 25\,°C$ Pérdida de disipación arriba de 25 °C	P_D	200 1.14	mW mW/°C
R pe a		+	°C
Ra ma e ent pe a de ai	T	−65 a +200	C

CARACTERÍSTICAS ELÉCTRICAS T pe ique

Característica	Símbolo	Mínimo	Tipo	Máximo	Unidad
CARACTERÍSTICAS "APAGADO"					
t je f N 7	V DSX		5		V
u e puerta V V				8	Adc
Voltaje de corte compuerta fuente (I_D μA V_{DS} V) 2N3797	$V_{GS(apagado)}$		5.0	0	Vdc
erta dre puerta	I_{GSO}				Adc
CARACTERÍSTICAS "ENCENDIDO"					
Corriente de drenaje con voltaje de cero en la entrada V = 0 V V_{GS} 0 2N3797	I_{DSS}	2.0	2.9	6.0	mAdc
Corriente de drenaje e el estado encendido V 0 V V = +3.5 V) 2N 797	$I_{D(encendido)}$	9.0	4	18	mAdc
CARACTERÍSTICAS EN PEQUEÑA SEÑAL					
t a V kH N 797		8	8	00	μ
V f kH N 9		8			
m e k Hz N					μ
V V V MHz N 9			f	8	F
e a f V MI				5	F
CARACTERÍSTICAS FUNCIONALES					
V k Hz R ms umento T	N		k		t

Tabla 7.4 Hoja de especificaciones MOSFET tipo decremental canal-n 2N3797

2N4351

CONMUTACION DEL MOSFET
CANAL N– INCREMENTAL

VALORES NOMINALES MAXIMOS

Clasificacion	Símbolo	Valor	Unidad
Voltaje drenaje-fuente	V_{DS}	25	Vdc
Corriente del drenaje	I_D	30	mAdc
Disipación total del dispositivo $T_A = 25°C$ Pérdida de disipacion arriba de 25 °C	P	300 7	W mW/°C

CARACTERÍSTICAS ELÉCTRICAS

Característica	Símbolo	Mínimo	Máximo	Unidad
CARACTERÍSTICAS "APAGADO"				
CARACTERISTICAS "ENCENDIDO"				
Voltaje de umbral de la compuerta $V_{DS} = 1$ V I_D 0 µA)	$V_{GS(th)}$	1	5	Vdc
Corriente de drenaje en encendido ($V_{GS} = 1$ V $V_{DS} = 10$ V)	$I_{D(on)}$	30		mAdc
CARACTERISTICAS EN PEQUEÑA SEÑAL				
CARACTERÍSTICAS DE CONMUTACIÓN				

Tabla 7.5 Hoja de especificaciones MOSFET tipo incremental canal-n 2N4351

CAPITULO 9

SPICE

9.1 INTRODUCCIÓN.-

SPICE es el acronimo de **Simulatión Program with Integrated Emphasis**. Este programa ha sido escrito en varios lenguajes de programacion y ha sido modificado y actualizado para expandir sus capacidades de simulacion El SPICE lee datos de entrada, los procesa en un computador central y presenta los resultados en forma tabular o grafica en cualquier impresora comun

El SPICE es un programa de simulacion apoyado en una computadora, esto es, el ingeniero disena el circuito y luego lo proporciona al SPICE para su simulacion. Con la simulacion no es necesario implementar y probar el circuito antes de completar el diseno Se pueden cambiar los componentes del circuito y observar los resultados de esos cambios en el desempeño del circuito

El programa SPICE se diseno para determinar los parametros desconocidos utilizando las ecuaciones de corriente de Kirchhoff (analisis de nodos) Este tipo de analisis requiere que los transistores y diodos sean caracterizados por un circuito equivalente El tipo de circuito equivalente por utilizar se construye en el programa y se determina por el tipo de transistor o diodo especificado en los archivos del programa.

Una de las primeras operaciones que efectua el programa SPICE es determinar el punto de operacion de cd o el punto Q Una vez realizado esto el programa toma en consideracion la entrada de ca y efectua los calculos para una sola frecuencia

Si se requieren de mas frecuencias el programa lo hace para cada una de ellas y el programa termina al haber realizado toda la inspeccion de las frecuencias deseadas.

Como el SPICE utiliza el analisis nodal como metodo de solucion, posee ciertas limitaciones las cuales son

1 - Solo se pueden utilizar fuentes de corriente controladas por voltaje. Si existen otras fuentes hay que convertirlas a fuentes controladas de voltaje ya sea internamente o externamente.

2 - Como el analisis de SPICE se basa en operaciones sobre matrices utilizando las funciones de admitancia, no se pueden incluir resistencias de valor cero, o la matriz tendra determinante cero y no se encontraran soluciones.

3.- Los elementos multiterminales que no tienen una representacion de matriz de admitancia (por ejemplo un transformador ideal) se deben convertir para permitir que exista una matriz de admitancia.

4 - Solo se pueden incluir en el circuito resistencias no lineales controladas por voltaje; los elementos como lamparas de neon y SCR no se pueden evaluar utilizando el analisis nodal.

El comportamiento del circuito se puede simular con respecto al tiempo, la frecuencia y las variaciones de voltaje. Esto se puede realizar especificando la forma en que SPICE analizara el circuito por medio de **proposiciones de análisis**.

El SPICE puede simular las siguientes formas de analisis:

- cd no lineal
- transitorio no lineal
- ca lineal de pequena senal

El analisis de cd determina los voltajes de nodo en el circuito con los inductores en corto-circuito y los capacitores abiertos, esto para cd. Este analisis se realiza antes del analisis transitorio o de ca, y determina las condiciones iniciales necesarias para el analisis transitorio. El analisis de cd determina los modelos de pequeña senal linealizados de los dispositivos no lineales que se usaran en el analisis de ca.

Tambien se puede utilizar un analisis de cd para determinar el valor en pequeña senal de la funcion de transferencia, las curvas de transferencia de cd y las sensibilidades en pequeña señal de variables de salida especificas. Estas opciones de analisis de cd se especifican por medio de las proposiciones de control

.DC .TF .OP .SENS

Las variables de voltaje y corriente de salida se computan como funcion del tiempo sobre un intervalo de tiempo especificado utilizando un analisis transitorio. Todas las fuentes que no dependan del tiempo se colocan en sus valores de cd. Las opciones para el intervalo transitorio y el analisis de Fourier se definen por medio de las proporciones:

.TRAN .FOURIER

Las variables de voltaje y corriente como funcion de la frecuencia se computan utilizando analisis de ca a pequena senal. El que diseña el circuito especifica el intervalo de frecuencias para el cual se debe llevar a cabo este analisis. La salida del analisis de ca es una funcion de transferencia (ejemplo: ganancia de voltaje, transimpedancia). Si el circuito solo tiene una entrada de ca, es conveniente fijar la entrada a una magnitud unitaria y de fase cero. De esta forma las variables de salida tienen el mismo valor como funcion de transferencia de la variable de salida con respecto a la entrada.

Cuando se trabaja en el analisis de ca, se puede analizar tambien el ruido generado por las resistencias y dispositivos semiconductores y las distorsiones caracteristicas del circuito en pequeña senal. Estas opciones se especifican por medio de las siguientes proposiciones de control

.AC .NOISE .DISTO

Una vez creado el archivo del circuito por proposiciones que describen el circuito, y definido el tipo de analisis, se puede llevar a cabo la simulacion del circuito.

9.2 INFORMACIÓN SOBRE PROGRAMACIÓN

Cada computadora tiene un conjunto unico de instrucciones para editar programas. Estas instrucciones deben conocerse antes de intentar simulaciones con el programa. Existe un apendice donde se describen circuitos que contienen resistencias, capacitores, inductores, fuentes independientes de tension y corriente, cuatro tipos de fuentes dependientes, y los cuatro dispositivos mas comunes: diodos, BJT, JFET, MOSFET.

El programa SPICE fija los valores para los parametros no definidos por el usuario en las proposiciones del modelo del transistor. Estos valores por omision deben estar disponibles para su revision en las instrucciones de la version particular del programa SPICE que se este utilizando. Las cinco areas de programacion se introducen en la siguiente secuencia

1. Descripcion de elementos
2. Descripcion de fuente
3. Subcircuitos
4. Analisis requerido
5. Salida requerida

9.3 FORMATO

SPICE utiliza formato libre para las entradas. Los campos de dato se encuentran separados por uno o mas delimitadores (un bloque, un coma, un signo igual o un parentesis izquierdo o derecho). Una proposicion se puede continuar si se coloca un signo mas (+) en la columna 1 de la siguiente linea de la proposicion. Un campo de nombre debe iniciar con una letra y no debe contener delimitadores. Solo se toman en cuenta las primeras ocho letras del nombre para la identificacion. Todo campo de numero puede contener un entero (por ejemplo 2, -35, 77) un numero en punto flotante (por ejemplo 3.1416, 5.3) un entero o un numero en punto flotante seguido por un exponencial entero (1E3, 3.2E-4), o un entero o un numero en punto flotante seguido por uno de los factores de escala siguientes.

Factores de Escala

MIL 2.54E-6	M 1E-3
K 1E3	U 1E-6
MEG 1E6	N 1E-9
G 1E9	P 1E-12
T 1E12	F 1E-15

Se ignoran la letras inmediatas a un numero (que no sean factores de escala) y las letras inmediatas a un factor de escala. Esto es, 10, 10V, 10 VOLTS y 10 HD representan el mismo numero. Ademas, M, MV, MSEC y MMHOS representan el mismo factor de escala, 10^{-3}. Una proposicion de comentario se debe indicar colocando un asterisco en la primera columna.

9.4 Descripción del circuito

Cada elemento en el circuito por analizar debe estar definido por numeros de nodo. Todos los nodos del circuito se numeran. Los numeros de nodo no necesitan ser consecutivos. El nodo 0 es tierra o nodo de referencia. El circuito es descrito a SPICE por un archivo de proposiciones de elementos, el cual define la topologia del circuito y los valores de los elementos, asi como un conjunto de proposiciones de control que definen los parametros de modelos y los controles de ejecucion. La primera proposicion en el archivo debe ser de titulo, mientras que la ultima debe ser una proposicion de fin (.END). Las proposiciones intermedias, excepto las de continuacion, pueden estar en cualquier orden.

Cada elemento del circuito es especificado por una proposicion de elemento que contiene el nombre del elemento, los nodos del circuito a los cuales se conecta este, y el valor de los parametros que determinan las caracteristicas electricas del elemento. La primera letra en el nombre del elemento especifica el tipo de este. Las cadenas xxxxxxx e yyyyyyy denotan un nombre de referencia alfanumerico especificado por el usuario para le elemento correspondiente. Por ejemplo, un resistor, un capacitor y un inductor se pueden definir como RLOAD, C3811 y L3812, respectivamente. Los campos de datos encerrados entre son opcionales. Los nodos de elementos deben ser nodo de tierra siempre debe numerarse con 0. Cada nodo debe tener al menos dos conexiones y una trayectoria de cd hacia tierra cuando los capacitores se abren y los inductores se llevan a cortocircuito. Con respecto a las tensiones y corrientes de ramas, SPICE utiliza los sumideros como referencia (es decir, los flujos de corriente en direccion de la caida de tension).

9.5 DATOS DE ENTRADA.

En esta seccion, se define la manera como se forman los datos de entrada para que los acepte el programa SPICE

Descripcion de elementos.

Cada elemento requiere una definicion de las caracteristicas del dispositivo de modo que SPICE pueda analizar el circuito en forma apropiada

Elementos pasivos las descripciones de los elementos y los formatos asociados se muestran en la siguiente lista

Tipo	formato			
Resistor	Rxxxxxxx	n1	n2	valor
Capacitor	Cxxxxxxx	n+	n-	valor
Inductor	Lxxxxxxx	n+	n-	valor
Diodo	Dxxxxxxx	n+	n-	valor

Las designaciones de los elementos se muestran en la figura 9.1

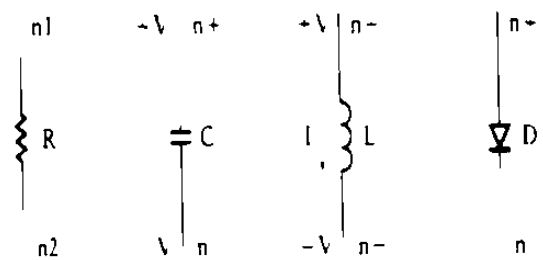


Figura 9.1 Designaciones de los elementos

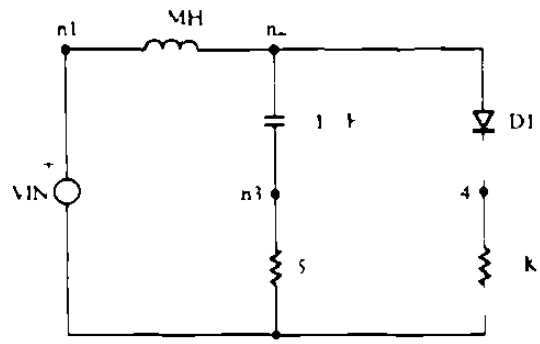


Figura 9 2 Ejemplo de un circuito con componentes pasivos

El nombre del modelo (NOMMOD) se introduce para referirse a la proposicion MODELO correspondiente

Se ilustra el procedimiento para el ejemplo de un circuito pasivo, como se muestra en la figura 9 2 Notese que los nodos han sido numerados de n0 a n4 El formato utilizado en la introduccion de las descripciones de los elementos para una evaluacion por SPICE se muestra en seguida (se imprimen los nombres de los elementos sin subindices ya que asi es como aparecen en los computadores, por ejemplo L se lista como LIN)

```
RC1 SETUP
* DESCRIPCION DE LOS ELEMENTOS
R1              3       0       500
RD              4       0       1K
LIN             1       2       10MH
CBATERIA        2       3       1UF
D1              2       4       MOD1
MODELO          MOD1    D       (VJ  0.7)
*DESCRIPCION DE LA FUENTE
VIN             1       0 DC    5
.END
```

Componentes activos la identificacion del transistor en el formato para dispositivos activos es como sigue el colector (o drenador) va en primer lugar

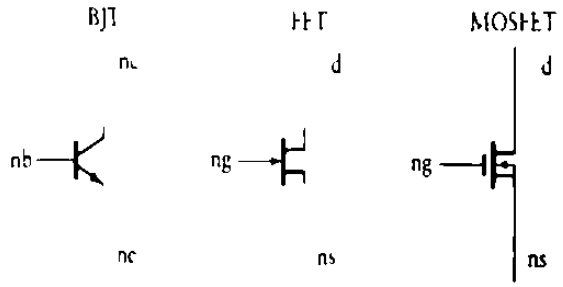


Figura 9.3 Designaciones de los elementos activos

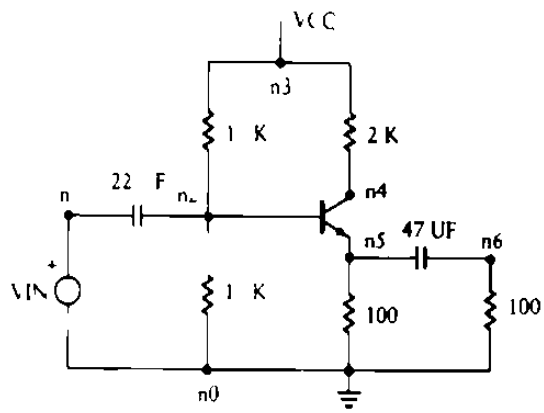


Figura 9.4 Ejemplo de un amplificador con transistor

La base (o compuerta) en segundo y el emisor (o fuente) al final Esto se ilustra como sigue.

Tipo	Formato				
BJT	Qxxxxxxx	nc	nb	ne	nommod
JFET	Jxxxxxxx	nd	ng	ns	nommod
MOSFET	Mxxxxxxx	nd	ng	ns	nommod

Las designaciones de los elementos activos se muestran en la figura 9.3. El nombre de un modelo se introduce junto con la correspondiente proposicion MODEL para especificar el tipo de transistor (**npn, pnp** canal **n** o canal **p**). La proposicion MODEL tambien se puede utilizar para establecer el maximo valor de beta, o de la tension de ruptura base-emisor en el BJT, y para establecer la tension de umbral o la transconductancia de los dispositivos FET. Existen otros parametros que se pueden establecer, dependiendo del analisis por realizar.

En la figura 9.4 se presenta un ejemplo de amplificador con transistor. Notese que los nodos han sido numerados de n0 a n6. El formato para introducir las descripciones de los elementos para la evaluacion por SPICE se muestra en seguida

```
EMITTER FOLLOWER SETUP
* DESCRIPCION DE ELEMENTOS
R1                      2       0       10K
R2                      2       3       10k
RC                      3       4       2K
RE                      5       0       100
RE                      6       0       100
CIN                     2       1       22UF
CO                      5       6       47UF
Q1                      4       2       SELAMI
* MODELO DE AMI NPN ( BF = 75 )
* DESCRIPCION DE FUENTE
VCC                     3       0       DC 12
VIN                     1       0       AC
.END
```

Dispositivos semiconductores Existen muchos parametros que se pueden definir en las proposiciones MODEL de SPICE aproximadamente 40 parametros para BJT, 12 para JFET y 38 para MOSFET La version particular de la instrucciones del programa SPICE identifica los parametros que se pueden utilizar y los valores de omision tipicos asignados por el programa Las abreviaturas de la proposicion MODEL se muestran en seguida.

FORMATO DE MODELO

.MODEL nommod tipo pnom1 pval1 pnom2 pval2 pnom3 pval3

Tipo	Dispositivo de aplicación
NPN	BJT npn
PNP	BJT pnp
D	Diodo
NJ	JFET canal n
PJ	JFET canal p
NMOS	MOSFET canal n
PMOS	MOSFET canal p

LISTA DE OPCIONES DE PARÁMETROS DE MODELO
(parametros principales)

Parámetro	pnom	MODELO	pval por omisión
Potencial de union	VJ	Diodo	1V
Tension de ruptura inversa	BV	Diodo	Infinito
Resistencia ohmica	RS	Diodo	0 ohms
Inversa de tension	VAR	BJT	Infinita
Beta directa maxima	BF	BJT	100
Tension base-emisor	VJE	BJT	.75V
Capacitancia colector-base	CJC	BJT	0

Capacitancia base-emisor	CJE	BJT	0
Tiempo de transito directo	TF	BJT	0
Tension de umbral	VTO	JFET	-2
Transconductancia	BETA	JFET	1E-4 A/V
Capacitancia de union G-S	CGS	JFET	0
Capacitancia de union G-D	CGD	JFET	0
Tension de umbral	VTO	MOSFET	0
Transconductancia	KP	MOSFET	2 A/V
Capacitancia de union Sust-DJ	CBD	MOSFET	0
Capacitancia de union Sust-SJ	CBS	MOSFET	0

El nombre de modelo (nommod) incluido en la proposicion MODEL corresponde al nombre de modelo especificado en las proposiciones de componentes activos y de descripcion del diodo. Se puede utilizar una proposicion MODEL para referirse a todos los dispositivos con el mismo nombre de modelo siempre que las especificaciones del dispositivo sean identicas. Como ejemplo de las proposiciones MODEL se muestran en la figura 9.5

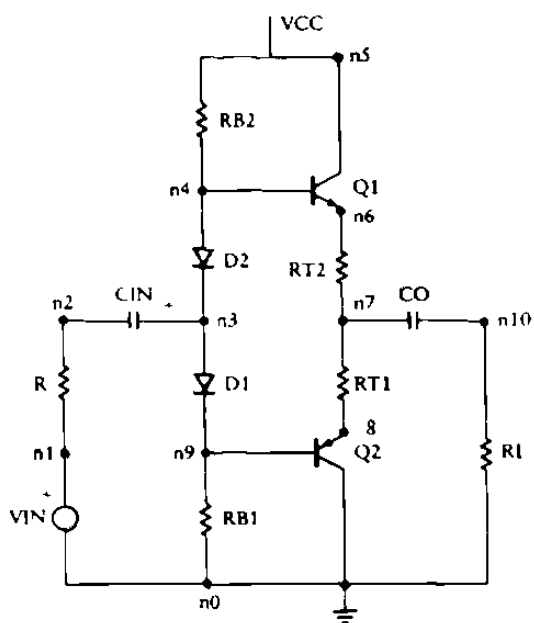


Figura 9.5 Utilizacion de las proposiciones MODEL

```
CSDC SETUP
*DESCRIPCION DE ELEMENTOS
R1          2          1          50
R11         7          8          1
R12         6          7          1
RB1         9          0          700
RB2         4          5          700
CIN         3          2          327U
C0          7          10         995U
D1          3          9          MOD1
D2          4          3          MOD1
Q1          5          4          6 MODIOP
Q2          0          9          8 MODBOT
.MODEL      MOD1                  D(VJ=.7 RS=10)
.MODEL      MODIOP                NPN(BF=75 VJE=.7)
.MODEL      MODIOP                PNP(BF=75 VJE=.7)
*DESCRIPCION DE FUENTE
VCC         5          0          DC 12
VIN         1          0          AC 1M 90 DEGREES
.END
```

Descripción de fuente

Las fuentes que se encuentran en circuitos electronicos son de tension y de corriente. Ahora analizaremos como se introducen en el programa SPICE las fuentes de tension y de corriente lineales tanto independientes como dependientes.

Fuentes lineales dependientes. Los cuatro tipos de fuentes dependientes de tension y de corrientes se listan en seguida

Tipo de fuente	Formato	
De corriente cont por tension	Gxxxxxxx	n+ n- nc+ nc- valor
De tension cont por tension	Exxxxxxx	n+ n- nc+ nc- valor
De corriente cont. por corriente	Fxxxxxxx	n+ n- vnom valor
De tension cont por corriente	Hxxxxxxx	n+ n- vnom valor

La fuente de control es definida por las tensiones en los nodos de control (nc+ y nc-) o el nombre de las fuentes de tension a traves de las cuales fluye la corriente de control (vnom). Si ninguna fuente de tension esta contenida en el lazo de corriente, se puede utilizar una fuente de cd de valor cero para medir la corriente de control. La direccion positiva para el flujo de corriente de control va del nodo positivo, a traves de la fuente, al nodo negativo de la fuente de tension aplicable. Una fuente de corriente de valor positivo fuerza a la corriente a fluir del nodo positivo al negativo a traves de la fuente. Los valores de salida se refieren a la transconductancia, la ganancia de tension, la ganancia de corriente o la transresistencia, respectivamente.

En la siguiente figura 9.6 se muestra como se forma una fuente de corriente dependiente para introducirla al SPICE, esto es

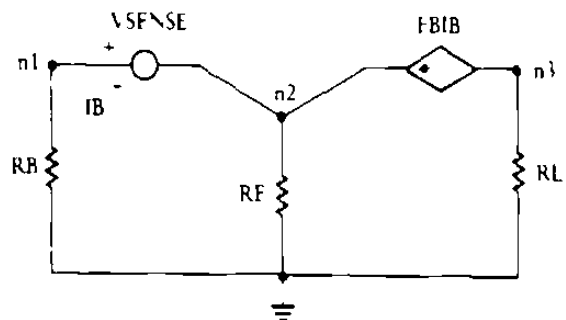


figura 9-6 Ejemplo de una fuente de corriente dependiente

```
DEPENDENT SOURCE SETUP
RB      1       0       20K
RE      2       0       100
RI      3       0       2K
EBIB    3       2       VSENSE 100
VSENSE  1       2
END
```

Fuentes lineales independientes: Existen dos fuentes lineales, de tension y de corriente, las cuales son de cd o de ca. El formato es el siguiente.

Tipo de fuente	**Entrada de la fuente**				
Tension	Vxxxxxxx n+ n-	DC	d t	AC	mag fase
Corriente	Ixxxxxxx n+n-	DC	d t	AC	mag fase

A una fuente independiente se le asigna una magnitud de ca y una fase (mag. fase) que se excita solo durante el analisis en ca, un valor de cd (d t) para determinar la solucion de polarizacion a pequena senal para analisis en ca y transitorio, o una funcion dependiente del tiempo (d/t) para el analisis transitorio y de cd (utilizando un valor de tiempo cero) o todos estos simultaneamente. Si se omite la magnitud de ca luego de la palabra clave AC , se supone un valor uno. Si se omite la fase de ca, se supone un valor cero.

Las funciones dependientes del tiempo pueden ser senoidales o trenes de pulsos. Se supone que fluye corriente positiva del nodo positivo hacia el negativo a traves de la fuente. Una fuente de corriente de valor positivo fuerza a la corriente a salir del nodo positivo, y entrar al nodo negativo a traves de la fuente. Las fuentes de tension, ademas de excitar al circuito, se pueden utilizar como amperimetros en SPICE. Esto es, se puede insertar una fuente de tension de valor cero con el fin de medir corriente.

E emplos de fuentes dependientes del tiempo y fuentes de pulso

Formato senoidal

SIN (vo va fre td theta)

Parámetro	**valores por omisión**
vo (desplazamiento)	0
va (amplitud)	1
frec (frecuencia)	1 tstop
td (tiempo de retardo)	0
theta (factor de amotiguamiento)	0

Formato de pulsos

PULSE (v1 v2 td tr tf pw periodo)

Parametro	**valores por omisión**
v1 (valor inicial)	-
v2 (valor de pulso)	-
td (tiempo de retardo)	0
tr (tiempo de subida)	tstep
tf (tiempo de bajada)	tstep
pw (ancho de pulso)	tstop
periodo	tstop

Despues de presentar las tecnicas para describir al circuito, ya es posible hacer uso del programa para realizar el analisis, este puede ser de tres tipos analisis de cd, analisis en ca y analisis transitorio Cada uno de ellos se analiza por separado

El Pspice se puede ejecutar en un sistema compatible con IBM adecuadamente configurado Las versiones superiores a la 6 0 se ejecutaran en un sistema 486 de cualquier velocidad y con 4MB de RAM o mas La mas reciente version para evaluacion viene en siete discos de 3 5" o en un CD-ROM

9.6 OPERACIÓN GENERAL PARA EL USO DE PSPICE

Para efectuar un analisis Pspice se debe proceder de la siguiente manera

1 - Seleccione Files en la linea de menu superior Escoja New para un circuito nuevo u Open para obtener un archivo de circuito previamente creado.

2 - Seleccione y coloque componentes en el area de trabajo usando Draw-Get New Part desde la barra de menu

3 - Conecte el circuito usando Draw-wire desde la barra de menu

4.- Despues de que el circuito este terminado y se hayan dado los valores de todos los componentes deseados, incluya los valores de la alimentacion de cd o de ca

5 - Se selecciona el analisis deseado usando Analysis-Setup Si se desea esto puede incluir el uso de PROBE para obtener las formas de onda de entrada y salida

Nombres de archivo

Los archivos que se usan con Pspice tienen extensiones de tres letras estandar

ALS	archivo que contiene nombres de alias e informacion de circuito
CIR	archivo de texto que describe el circuito
.DAT	archivo que contiene datos PROBE
LIB	archivo que contiene informacion de biblioteca sobre componentes de circuito especiales
NET	archivos que contienen listas de redes esquematicas
OUT	archivo que contiene informacion de texto de salida
SCH	archivo grafico que describe el circuito

9.7 ANÁLISIS POR COMPUTADORA

PSpice (version DOS)

La descripcion en el manual de PSpice comprende un total de 14 parametros para definir sus caracteristicas terminales. Estas incluyen la corriente de saturacion, la resistencia serie, la capacitancia terminal, el voltaje de rompimiento inverso, la corriente de rompimiento inverso y otro factores que se pueden especificar si se necesita para un diseno o analisis por realizar

La especificacion de un diodo en una red tiene dos componentes La primera especifica la ubicacion y nombre del modelo y la otra incluye los parametros mencionados. El formato para definir la ubicacion y el nombre del modelo es el siguiente

D1	2	3	D1
↓	↓	↓	↓
nombre	+	-	nombre
	nodo	nodo	del modelo

Un diodo se especifica por la letra mayuscula D al principio de la linea, seguida por la etiqueta aplicada al diodo en el diagrama o esquema La secuencia de los nodos define el potencial en cada nodo y la direccion de conduccion para el diodo, en otras palabras, la conduccion se especifica en direccion del nodo positivo al negativo El nombre del modelo es asignado a la descripcion del parametro a seguir

El mismo nombre del modelo puede aplicarse a cualquier numero de otros diodos en la red , tales como D2, D3

Los parametros se especifican por medio de la instruccion MODEL que tiene el siguiente formato para un diodo.

MODEL DI D(IS 2E - 15)

↓ ∨

nombre especificaciones

del modelo del parametro

La especificacion comienza con la entrada MODEL seguida por el nombre del modelo como se especifico en la descripcion de la ubicacion, y la letra mayuscula D para especificar un diodo. Las especificaciones del parametro aparecen entre parentesis y debe usarse la notacion especificada en el manual de PSpice. La corriente de saturacion inversa se inserta como IS y se le asigna el valor de 2 x 10 A. Este valor se escogio porque resulta tipicamente en un voltaje de diodo de alrededor de 0.7 V.

Ejemplo de analisis de un circuito con diodo

El primer paso seria volver a trazar la red como se ilustra en la figura 9.7, identificando los nodos y numerandolos en un orden logico. La tierra se elige como el nivel de referencia y se le asigna el numero 0. El diodo de silicio se localiza entre los nodos 2 y 3. El voltaje de salida del ejemplo 3.4 se halla del nodo 3 a tierra. El voltaje V_1 esta entre los nodos 1 y 2, y V_2 se encuentra entre los nodos 3 y 4.

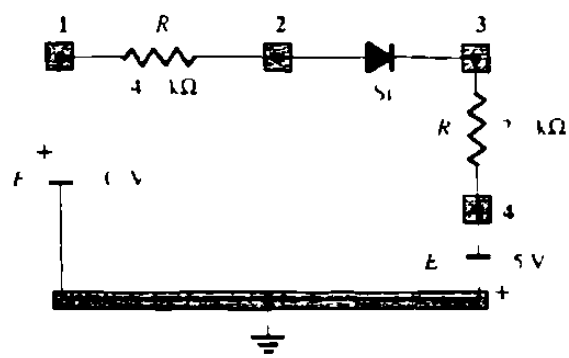


Figura 9.7 Circuito para el ejemplo con diodo

La informacion de la red se introduce a la computadora en un archivo de entrada La primera entrada debe ser una linea de titulo para identificar el analisis por realizarse El siguiente conjunto de datos (o serie de entradas) es una descripcion de la red utilizando los nodos seleccionados y el formato especifico requerido por Pspice para cada elemento

La ultima entrada debe ser la instruccion END exactamente en la forma indicada Ignorar el punto que antecede a la instruccion invalidara el archivo de entrada por completo

El archivo de entrada para la red de la figura 9 7 se proporciona en la figura 9 8 La linea de titulo especifica el "circuito de diodo para la red de la figura 9 7" como el circuito por analizarse La primera linea de la descripcion de la red especifica la fuente de cd de 10V Para todas las fuentes de cd. la primera letra de la linea debe ser la letra mayuscula V seguida del nombre de la fuente

A continuacion se introduce el nodo del lado positivo de la fuente seguido de la polaridad negativa La magnitud de la fuente se introduce luego tal como se indica.

```
Circuito de diodo para la red de la figura 9.7
VE1     1       0               10V
R1      1       2               4.7K
D1      2       3               D1
R2      3       4               2.2K
VE2     0       4               5 V
.MODELO D1 D (IS    2E-15)
.DC VE1 10V 10V 1V
PRINT DC    V(3)    I(D1)    V(1,2)    V(3,4)    V(2,3)
.OPTIONS NOPAGE
END
```

Figura 9 8 Archivo de entrada para la red de la figura 9 7

El siguiente registro de entrada es una resistencia que requiere una letra mayuscula R a comenzar la linea, seguida por su nombre elegido. La "presion" de la fuente de 10V sugiere que la corriente resultante establecera al nodo 1 como positivo respecto del nodo 2, de aqui viene el orden de los nodos en el archivo de entrada. La magnitud del resistor se especifica como de 4.7 kΩ.

La linea 3 de la descripcion de la red y la descripcion del modelo del diodo en la linea 6. Recuerdese que IS se especifico como 2E-15 para obtener una caida de 0.7V.

Las dos siguientes entradas de registro son las correspondientes al segundo resistor y a la otra fuente de cd. Adviertase en cada caso un intento de definir los nodos positivo y negativo en el orden de las entradas de los nodos. Sin embargo, una suposicion incorrecta resultaria simplemente en un signo negativo para el voltaje a traves de un elemento particular.

La entrada .DC especifica un analisis de cd con una fuente de 10 V. El analisis .DC puede especificarse para un intervalo de valores, de aqui la repeticion del nivel de 10V en la linea de entrada. Si se repite el nivel, como en este caso, el analisis solo puede realizarse para el nivel indicado.

Si el segundo nivel fuera diferente, el analisis se realizaria del primero al segundo nivel a los niveles definidos por el incremento especificado como la siguiente entrada de la linea. Aun cuando nuestro analisis es solamente a un nivel, se requiere una entrada para el incremento como se indica por la cantidad de 1V tipicamente utilizada para este proposito. Por tanto, el programa, una vez que esta en ejecucion y que el sistema de computadora advierte la repeticion del nivel de 10V, efectuara el analisis a un nivel de solamente (-10V) y hara caso omiso de la entrada que define el incremento. No es necesario incluir la segunda fuente de cd en esta instruccion.

La instruccion PRINT define aquel as cantidades que se incluiran en los datos de salida. La cantidad V(3) es el voltaje desde el nodo 3 hasta el nivel de tierra, el voltaje de salida de la figura 9 7 La siguiente es la corriente a traves del diodo seguida por los voltajes entre los nodos indicados

La entrada OPTIONS NOPAGE es un mandato para "ahorrar papel"

Una vez que el archivo de entrada se introduce correctamente, la informacion deseada en el formato del archivo de salida que aparece en la figura 9 9 A continuacion se muestran los parametros del modelo especificado seguidos de los resultados deseados estos son

V(3) V -4 4551 01 -0 4455 V, corriente de diodo I(D1) I_D 2 07mA, el voltaje V(1,2)V 9 73V y V(3,4) V 4 554V

Estos resultados son comparados con los del ejemplo 3 4 y concuerdan El ultimo archivo de salida para la red de la figura 9 7 y observado en la figura 9 9 es el voltaje a traves del diodo, el cual es para el nivel de corriente IS elegido de 0 715 V, comparado con el de 0 7 V utilizado en el ejemplo 3 4

Circuito de diodo para la red de la figura 9 7

```
VF1    1     0     10V
R1     1     2     4 7K
D1     2     3     DI
VE2    0     4     5V
MODI L DI D(IS  2E-15)
DC VE1  10V  10V  1V
.PRINT DC V(3)    I(D1)    V(1.2)    V(3,4)    V(2,3)
OPTIONS NOPAGE
.END
```

**** PARAMETROS DEL MODELO DEL DIODO

DI

IS 2.000000E-15

**** DI CURVAS DE CD TEMPLRATURA 27 000 DFG C

VF1	V(3)	I(D1)	V(1,2)	V(3,4)	V(2,3)
1 000E+01	-4.455E-01	2.070E-03	9.730E+00	4 554E+00	7 155E-01

I igura 9 9 Archivo de salida para la red de la figura 9 7

Ejemplo de análisis de un circuito con transistor BJT

I a instruccion de Pspice para introducir los elementos del transistor tiene el siguiente formato.

Q1 3 1 4 QN

nombre C B I nombre del modelo

I a Q se requiere para identificar el dispositivo como un transistor I l numero 1 es el nombre escogido para el transistor, aunque puede incluir siete caracteres (entre numeros y letras) I as terminales se introducen en el orden antes mencionado.

la ultima entrada es el nombre del modelo para dirigir el paquete de programacion al sitio de los parametros que definen al transistor, esto es

.MODEL QN NPN (BF 140 IS 2E-15)

nombre del modelo — tipo — paramteros para especificarse

La lista de parametros que aparece en el manual de Pspice es bastante extensa y de hecho incluye 40 terminos, para nuestras necesidades hay dos parametros que requieren especificarse estos son el valor de Beta, referido como BF, y la corriente de saturacion inversa IS.

La red del ejemplo 6.3 se ha vuelto a dibujar en la figura 9.10 con la seleccion de los nodos para el analisis con el programa Pspice. El archivo de entrada para la red aparece en la figura 9.11. Si se requieren cantidades especificas tales como I(RC) I_C y V(3,4) V_{CE} en vez de un simple listado de todos los voltajes en los nodos, se puede agregar una proposicion de control DC como se indica en la figura 9.11.

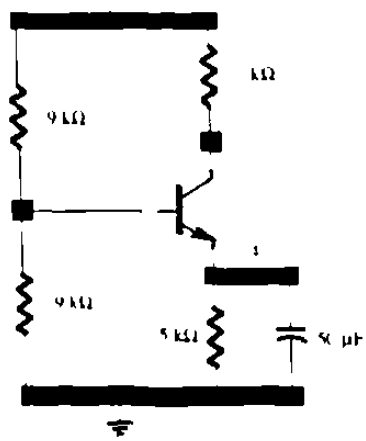


Figura 9.10 Red para analisis mediante el programa Pspice

```
Polarizacion de cd del BJT de la figura 9.10
VCC   2     0     22V
R1    2     1     39K
R2    1     0     3 9K
RC    2     3     10K
RE    4     0     1 5K
CE    0     4     50UF
Q1    3     1     4QN
 MODEL      QN    NPN   (BF   140  IS   2E-15)
.DC    VCC  22    22    1
 PRINT      DC    I(RC)  V(3,4)
.OPTIONS NOPAGE
 END
```

Figura 9 11 Archivo de entrada para la red de la figura 9 10

La proposicion PRINT puede escribirse despues para especificar las cantidades en el listado del archivo de salida, este aparece en la figura 9 12 con la lista de parametros del modelo especificados y los niveles de salida deseados tanto I_{CQ} como V_{CEQ}. Los resultados obtenidos utilizando el Pspice coinciden con las soluciones del ejemplo 6 3 , esto es I_{CQ} 8 5121 -04 0 8512m A y V_{CEQ} 1 2201 +01 12 2 V.

```
Polarización de cd del BJT de la figura 9 10
VCC   2     0     22V
R1    2     1     39K
R2    1     0     3.9K
RC    2     3     -10K
RE    4     0     1 5K
CE    4     0     50UF
Q1    3     1     4QN
```

```
MODEL     QN    NPN  (BF   140 IS   2E-15)
DC   VCC  22    22    1
PRINT     DC    I(RC)  V(3,4)
OPTIONS NOPAGE
END

****  PARAMTEROS DEL MODELO BJT
            QN
            NPN
      IS          2 00000E-15
      BF          140

****  CURVAS DE TRANSFERENCIA DE DC
VCC               I(RC)           V(3,4)
2 200E+1          8.51E-04        1 220E+01

****  TEMPERATURA   27 000 DEG C
```

Figura 9.12 Archivo de salida para el analisis de Pspice de la red de la figura 9.10

Ejemplo de análisis de un circuito con JFET

El analisis por computadora de un JFET en el programa Pspice existe un formato especifico que debe emplearse para introducir con propiedad los parametros de JFET. Para un dispositivo canal-n o canal p el formato es el siguiente

```
J1      3      1      4      JN
nombre  D      G      S      nombre
                             del modelo
```

La J es una designacion del JFET con el numero 1 como el nombre escogido, el nombre del modelo debe introducirse para proporcionar un sitio que definira los parametros del JFET, este seria el siguiente

.MODEL JN NJF(VTO -4V,BETA 5E-3)

La NJF especifica un JFET de canal-n, mientras que PJF un JFET de canal-p La eleccion de los parametros pueden enumerarse hasta 14, en nuestro caso de analisis bastara con solamente dos los cuales son: VTO que es el voltaje de umbral que se especifica como V_P y BETA que no es la β definida para los transistores BJT sino que se determina mediante la siguiente ecuacion:

$$BETA = \frac{I}{V}$$

Por ejemplo, si V_P -4 V e I_{DSS} 8 mA se obtendrian VTO -4 V y BETA 0.5×10^{-3} V , ambas proposiciones apareceran en un analisis de Pspice.

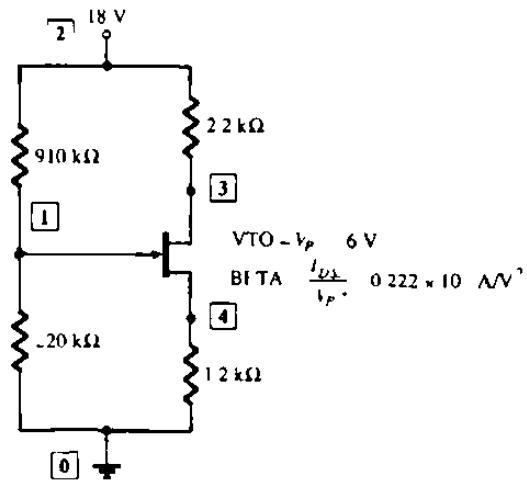


Figura 9.13 Circuito del ejemplo con JFET con los nodos definidos

El siguiente circuito de la figura 9.13 contiene un JFET en la configuracion de divisor de voltaje. El enfoque con Pspice es similar al empleado para en el BJT En la figura 9.13 se tienen los nodos definidos, en la figura 9.14 se describe el analisis Pspice

para la configuracion JFET de la figura 9 13 El voltaje especificado como V(1,4) es V_{GS} y la corriente I(RD) es I_D, esto es V_{GS} = -1 57 V y la I_D = 4 23 mA

```
Polarizacion de cd del JFET de la figura 9 13
VDD  2     0     18V
R1   2     1     910K
R2   1     0     220K
RD   2     3     2 2K
RS   4     0     1.2K
J1   3     1     4JN
.MODEL     JN    NJF(VTO   6V      BETA   222E-3)
.DC   VDD  18    18    1
.PRINT     DC    V(1,4)        I(RD)
.OPTIONS NOPAGE
 END

****  PARAMETROS DEL MODELO JFET
          JN
          NJF
      VTO          -6
      BETA         222.000000E-6

****  CURVAS DE TRANFERENCIA DE CD

VDD                V(1,4)              I(RD)

1.80E+01           157E  01            423E-2

****  TEMPERATURA          27 000  DEG C
```

Figura 9 4 Archivo de salida para la red de la figura 9 13

CAPITULO 10

CONCLUSIONES Y RECOMENDACIONES

10.1 CONCLUSIONES

El desarrollo de este trabajo tuvo su origen en una problematica existente en instituciones de educacion superior en las areas de ingenieria en electronica y comunicaciones

Ellas tienen el compromiso de crear profesionales egresados de las carreras relacionadas con la ingenieria electronica que sean capaces no solo de contar con los conocimientos mas nuevos sobre su especialidad, sino reafirmar bases establecidas y poder adaptarse a los cambios tan rapidos en estas disciplinas.

Para satisfacer los perfiles ideales de los egresados, las universidades deben de invertir demasiado dinero en infraestructura para las carreras en esta area

Con el proposito de contribuir en algo a la solucion parcial de la problematica planteada, se propuso en este trabajo la simplificacion de las actividades de analisis y solucion de algunos circuitos electronicos

Se establecieron los aspectos mas basicos del analisis de circuitos electronicopor computadora usando un paquete de software (Pspice)

10.2 RECOMENDACIONES

El campo de la electronica analogica es muy amplio Este trabajo se limito al analisis de circuitos electronicos con diodos con entradas de cd y ca, transistores bipolares y transistores de efecto de campo en un analisis de corriente directa, por lo que es factible extenderse en los siguientes topicos

- Analisis de senal de circuitos con transistores bipolares y de efecto de campo y sus respuestas en frecuencia
- Circuitos amplificadores multietapa
- Circuitos amplificadores operacionales
- Simulacion de circuitos electronicos en su analisis transitorio con Pspice

Nota:

Los autores de esta tesis cuentan con un formato de preguntas y problemas propuestos asi como sus respuestas, si el interesado requiere de mas informacion comunicarse a jsilva@gama.fime.uanl.mx

hfiguero@gama.fime.uanl.mx

BIBLIOGRAFIA

- Albert Paul Malvino

  Principios de Electronica

  Mc Graw Hill, 1989

- Boylestad - Nashelsky

  Electronica teoria de circuitos

  Prentice Hall, 1996

- David Baes Lopez

  Pspice, analisis de circuitos por computadora

  Alfaomega,1995

- Savant - Carpenter - Roden

  Diseno Electronico

  Addison-Wesley, Iberoamericana, 1991

- Schilling Belove

  Circuitos Electronicos Discretos e Intergrados

  Mc Graw Hill, 1989

LISTADO DE TABLAS

Tabla 2.1	Niveles de resistencia	23
Tabla 3.1	Hoja de especificaciones del diodo	59
Tabla 6.1	Hoja de especificaciones del transistor bipolar BJT 2N4123	122
Tabla 7.1	Relacion de V_{GS} en funcion de I_D	132
Tabla 7.2	Resumen de configuracion de polarizaciones	193
Tabla 7.3	Hoja de especificaciones JFET canal-n 2N5457	194
Tabla 7.4	Hoja de especificaciones MOSFET tipo decremental canal-n 2N3797	195
Tabla 7.5	Hoja de especificaciones MOSFET tipo incremental canal-n 2N4351	196

LISTADO DE FIGURAS

Figura 2.1-	Definicion de las unidades metricas de resistividad	4
Figura 2.2-	Estructura de un solo cristal de germanio y silicio	5
Figura 2.3-	Estructura atomica de germanio y silicio	6
Figura 2.4-	Union covalente del atomo de silicio	6
Figura 2.5-	Niveles de energia	7
Figura 2.6-	Impurezas de boro en el materia tipo-p	9
Figura 2.7-	Impurezas de antimonio en el material tipo-n	9
Figura 2.8-	Flujo de electrones en funcion del flujo de huecos	10
Figura 2.9a-	Material tipo-n	11
Figura 2.9b-	Material tipo-p	11
Figura 2.10-	Union p-n sin polarizacion externa	12
Figura 2.11 -	Diodo semiconductor sin polarizacion	12
Figura 2.12.-	Union p-n con polarizacion inversa	13
Figura 2.13.-	Union p-n con polarizacion directa	13
Figura 2.14 -	Caracteristicas del diodo semiconductor de silicio	14
Figura 2.15 -	Comparacion de diodos semiconductores Si y Ge	15
Figura 2.16 -	Determinacion de la resistencia estatica	16
Figura 2.17 -	Grafica del ejemplo 2.1	17
Figura 2.18 -	Definicion de la resistencia dinamica o en ac	18
Figura 21 9.-	Determinacion de la resistencia en ac en un punto Q	18
Figura 2.20 -	Grafica del ejemplo 2.2	19
Figura 2.21 -	Determinacion de la resistencia en ac promedio entre los limites indicados	22
Figura 3.1 -	Configuracion de diodo en serie, circuito y caracteristica	24
Figura 3.2 -	Recta de carga y seleccion de punto de operacion	25

Figura 3.3a -	Circuito del ejemplo3.1	26
Figura 3.3b.-	Caracteristicas del ejemplo 3.1	26
Figura 3.4 -	Solucion del ejemplo 3.1	27
Figura 3.5-	Circuito para el ejemplo 3.2	28
Figura 3.6-	Circuito para el ejemplo 3.3	28
Figura 3.7-	Determinacion de las cantidades desconocidas para el ejemplo 3.3	29
Figura 3.8 -	Circuito para el ejemplo 3.4	29
Figura 3.9 -	Estado del diodo para la red de la figura 3.8	30
Figura 3.10.-	Cantidades desconocidas para la red de la figura 3.8	30
Figura 3.11 -	Red para el ejemplo 3.3	31
Figura 3.12.-	Determinacion de las cantidades desconocidas para el ejemplo3.3	31
Figura 3.13 -	Circuito para el ejemplo 3.6	32
Figura 3.14 -	Determinacion de las cantidades desconocidas del ejemplo 3.6	32
Figura 3.15.-	Circuito rectificador de media onda	33
Figura 3.16 -	Region de conduccion ($0 \rightarrow T/2$)	33
Figura 3.17 -	Region de no conduccion ($T/2 \rightarrow T$)	34
Figura 3.18.-	Senal rectificada de media onda	34
Figura 3.19 -	Efecto de V_γ sobre la senal rectificada de media onda	35
Figura 3.20.-	Circuito para el ejemplo 3.7	36
Figura 3.21.-	Vo resultante para el circuito del ejemplo 3.7	36
Figura 3.22 -	Efecto de V_T sobre la salida de la figura 3.21	37
Figura 3.23 -	Determinacion del PIV	38
Figura 3.24 -	Circuito rectificador de onda completa	39
Figura 3.25 -	Red para el periodo de ($0 \rightarrow T/2$)	39
Figura 3.26.-	Red de conduccion para la region positiva	39
Figura 3.27 -	Red de conduccion para la region negativa	40
Figura 3.28 -	Forma de onda de entrada y salida	40
Figura 3.29.-	Determinacion de V_{R_1} para la configuracion puente	41
Figura 3.30 -	Determinacion del PIV	41
Figura 3.31 -	Circuito rectificador con derivacion central	42
Figura 3.32 -	Condiciones de la red para la region positiva	43

Figura 3.33.- Condiciones de la red para region negativa 43

Figura 3.34 - Red puente para el e emp 3.8 44

Figura 3.35.- Red de la figura 3.34 para la region pos tiva 44

Figura 3.36.- Red redibujada de la figura 3.35 44

Figura 3.37.- Grafica de salida del ejemp o 3.38 45

Figura 3.38 - Circuitos recortadores en serie 46

Figura 3.39.- Circuito recortador en serie con una fuente de cd 47

Figura 3.40.- Determinacion de v 47

Figura 3.41.- Determinacion de los niveles de v 47

Figura 3.42.- Determinacion de v cuand v V 48

Figura 3.43 - Dibujo para v 48

Figura 3.44.- Recortador en serie para el ejemplo 3.9 49

Figura 3.45.- v con el diodo encendido 49

Figura 3.46.- Determinacion del nivel de transicion de la figura 3.43 49

Figura 3.47.- Dibujo de v para el ejemplo 3.9 50

Figura 3.48.- Señal aplicada para el ejen plo 3.10 50

Figura 3.49 - v a v +20 V 51

Figura 3.50.- v a v -10 V 51

Figura 3.51.- Dibujo de v 51

Figura 3.52.- Respuesta de un recortador en paralelo 51

Figura 3.53.- Señal de entrada y circuito del ejemplo 3.11 52

Figura 3.54.- v para la region negativa de v 52

Figura 3.55.- Determinacion del nivel de tran icion del ejemplo 3.11 53

Figura 3.56 - Determinacion de v para e circu to abierto del diodo 53

Figura 3.57 - Dibujo de v para el ejen plo 3.11 53

Figura 3.58.- Circuito cambiador de nive 54

Figura 3.59.- Diodo en encendido capac tor cargando a V volts 55

Figura 3.60 - Determinacion de v para el diodo en apagado 55

Figura 3.61.- Grafica de v para la red de a figura 3.57 55

Figura 3.62 - Señal de entrada circuito para el e emp o v 12 57

Figura 3.63.- Determinacion de v y V con el diodo encend do 58

Figura 3.64.-	Determinacion de v_o con el diodo apagado	58
Figura 3.65.-	v_i y v_o para el cambiador de nivel de la figura 3.64	58
Figura 4.1.-	Diodo ideal, simbolo curva caracteristica	60
Figura 4.2.-	Estados de conduccion y no-conduccion del diodo ideal	61
Figura 4.3a.-	Circuito equivalente simplificado para el diodo semiconductor de silicio	63
Figura 4.3b.-	Diodo ideal y sus caracteristicas	63
Figura 4.4a.-	Diodo zener encendido	63
Figura 4.4b.-	Diodo zener apagado	63
Figura 4.5.-	Region zener	64
Figura 4.6.-	Regulador zener basico	65
Figura 4.7.-	Determinacion del estado del diodo zener	65
Figura 4.8.-	Circuito equivalente zener cuando esta encendido	66
Figura 4.9.-	Circuito del ejemplo 4.1	67
Figura 4.10.-	Circuito equivalente del ejemplo 4.1	67
Figura 4.11.-	Punto de operacion resultante de la figura 4.10	69
Figura 4.12.-	Determinacion de V para el regulador de la figura 4.10	69
Figura 4.13.-	Diodo de portadores calientes o de barrera de superficie	69
Figura 4.14.-	Comparacion de curvas caracteristicas del diodo Schottky y de union p-n	69
Figura 4.15.-	Circuito equivalente diodo Schottky	71
Figura 4.16.-	Circuito equivalente aproximado	71
Figura 4.17.-	Caracteristica del varicap	72
Figura 4.18.-	Circuito equivalente en la region de polarizacion inversa y simbolos	73
Figura 4.19.-	Caracteristica del diodo tunel	74
Figura 4.20.-	Circuito equivalente y simbolos del diodo tunel	75
Figura 4.21	Arreglo de polarizacion basico construccion y simbolo fotodiodo	75
Figura 4.22.-	Caracteristicas del fotodiodo	76
Figura 4.23.-	Caracteristicas de I_C para el fotodiodo	76
Figura 5.1a.-	Transistor tipo pnp	77

Figura 5.1b	Transistor tipo npn	77
Figura 5.2.-	Union con polarizacion directa de un transistor pnp	78
Figura 5.3	Union con polarizacion inversa de un transistor pnp	79
Figura 5.4 -	Flujo de portadores mayoritarios y minoritarios	79
Figura 5.5a.-	Circuito de configuracion pnp	81
Figura 5.5b	Circuito de configuracion npn	81
Figura 5.6.-	Caracteristicas de entrada de base-comun	81
Figura 5.7.-	Caracteristicas de salida del base-comun	81
Figura 5.8.-	Polarizacion del transistor pnp en base-comun	83
Figura 5.9.-	Accion basica de amplificacion de voltaje de base comun	84
Figura 5.10.-	Notacion y simbolos de la configuracion emisor-comun en un npn y pnp	85
Figura 5.11a	Caracteristica de salida para emisor-comun	86
Figura 5.11b	Caracteristica de entrada para emisor-comun	86
Figura 5.12 -	Notacion y simbolos de la configuracion colector comun	88
Figura 5.13.-	Grafica de la region lineal de operacion para un transistor	89
Figura 6.1.-	Puntos de operacion dentro de los limites de operacion del transistor	92
Figura 6.2 .-	Circuito de polarizacion fija	94
Figura 6.3.-	Equivalente del circuito de la figura 6.2	94
Figura 6.4 -	Circuito para la malla base emisor	94
Figura 6.5.-	Circuito de malla colector emisor	95
Figura 6.6.-	Circuito de polarizacion fija para el ejemplo 6.1	96
Figura 6.7a.-	Circuito para el analisis de la recta de carga	97
Figura 6.7b.-	Curvas caracteristicas de salida	98
Figura 6.8.-	Grafica de la recta de carga	98
Figura 6.9 -	Grafica del punto Q con niveles crecientes de I_B	99
Figura 6.10 -	Grafica de niveles crecientes de R	99
Figura 6.11 -	Grafica para niveles pequenos de V	100
Figura 6.12.-	Circuito de polarizacion con resistencia de emisor	100
Figura 6.13 -	Malla base emisor	100

Figura 6.14 -	Circuito equivalente para la corriente I_B	101
Figura 6.15 -	Circuito con reflexion de impedancia R_i	101
Figura 6.16 -	Malla de colector a emisor	102
Figura 6.17 -	Circuito para el ejemplo 6.2	103
Figura 6.18.-	Grafica de la recta de carga	105
Figura 6.19 -	Circuito de polarizacion por divisor de voltaje	106
Figura 6.20.-	Grafica del punto Q	106
Figura 6.21.-	Redibujo de la malla de entrada de la figura 6.19	106
Figura 6.22.-	Circuito para la R_{th}	107
Figura 6.23.-	Circuito para el V_{th}	107
Figura 6.24.-	Circuito equivalente Thevenin	108
Figura 6.25 -	Circuito para el ejemplo 6.3	109
Figura 6.26.-	Circuito para calcular el voltaje de base aproximado	109
Figura 6.27.-	Circuito con retroalimentacion de voltaje	112
Figura 6.28.-	Malla base emisor para la figura 6.27	113
Figura 6.29.-	Malla colector emisor para la figura 6.27	114
Figura 6.30.-	Circuito para el ejemplo 6.5	114
Figura 6.31.-	Circuito para el ejemplo 6.6	116
Figura 6.32.-	Circuito para el ejemplo 6.7	117
Figura 6.33.-	Circuito para el ejemplo 6.8	119
Figura 6.34.-	Determinacion de la R	119
Figura 6.35.-	Determinacion del V_i	119
Figura 6.36.-	Sustitucion del circuito equivalente Thevenin	121
Figura 7.1a -	Transistores controlados por corriente	123
Figura 7.1b -	Transistores controlados por voltaje	123
Figura 7.2 -	Transistor de efecto de campo de union (JFET)	125
Figura 7.3 -	JFET con $V_{GS} = 0$ V y $V_{DS} = 0$ V	125
Figura 7.4 -	Potenciales variables de polarizacion inversa	125
Figura 7.5 -	Grafica de I_D en funcion de V_{DS} para $V_{GS} = 0$ V	127
Figura 7.6 -	Estrechamiento del JFET ($V_{GS} = 0$ V , $V_{DS} = V_P$)	127
Figura 7.7.-	JFET con aplicacion de voltaje negativo a la entrada	128

Figura 7.8.-	Caracteristicas del JFET canal n	128
Figura 7 9 -	JFET canal p	129
Figura 7.10.-	Caracteristicas del JFET canal p	129
Figura 7.11.-	Simbolos de JFET canal en n y p	130
Figura 7 12.-	Curva de transferencia para las caracteristicas de drenador	132
Figura 7.13 -	Curva de transferencia para el ejemplo 7 1	136
Figura 7 14.-	MOSFET tipo decremental canal n	137
Figura 7 15 -	MOSFET tipo decremental con V_s = 0 V y V_GS = 0 V	137
Figura 7.16.-	Curvas de transferencia para las caracteristicas de drenaje	138
Figura 7.17 -	Reduccion de portadores libres en el canal por potencial negativo	139
Figura 7.18 -	Caracteristicas de transferencia del MOSFET	140
Figura 7.19 -	MOSFET tipo decremental canal p	141
Figura 7.20.-	Simbolos del MOSFET decremental tipo n y p	142
Figura 7 21.-	MOSFET tipo incremental canal n	143
Figura 7.22 -	Formacion del canal en el MOSFET incremental	144
Figura 7 23 -	Cambio de la region de agotamiento y el canal	145
Figura 7 24.-	Caracteristicas de drenador	146
Figura 7.25 -	Curva de transferencia para caracteristicas de drenador	148
Figura 7.26.-	MOSFET tipo incremental canal p	148
Figura 7.27.-	Simbolos del MOSFET incremental tipo p y tipo n	149
Figura 8 1 -	Configuracion de polarizacion fija	152
Figura 8.2.-	Malla de entrada	152
Figura 8 3 -	Circuito para el ejemplo 8 1	154
Figura 8.4.-	Solucion grafica para la figura 8 3	155
Figura 8.5.-	Configuracion de autopolarizacion	156
Figura 8 6 -	Malla de entrada	157
Figura 8.7 -	Definicion de un punto sobre la curva de transferencia	158
Figura 8 8 -	Trazo de la recta de autopolizacion	159
Figura 8 9 -	Circuito para el ejemplo 8 2	160
Figura 8 10 -	Trazo de la recta para la figura 8 9	161
Figura 8.11.-	Caracteristica para el JFET de la figura 8 9	162

Figura 8.12.-	Punto Q para la figura 8.9	162
Figura 8.13.-	Grafica de ejemplo 8.3	163
Figura 8.14 -	Circuito del ejemplo 8.4	164
Figura 8.15.-	Circuito equivalente de la figura 8.14	165
Figura 8.16.-	Punto Q para la figura 8.14	166
Figura 8.17.-	Polarizacion por divisor de voltaje	168
Figura 8.18.-	Redibujo de la figura 8.17	168
Figura 8.19 -	Trazo de la ecuacion de la red por divisor de voltaje	169
Figura 8.20.-	Efecto de Rs sobre el punto Q	170
Figura 8.21.-	Circuito para el ejemplo 8.5	171
Figura 8.22.-	Punto Q para al figura 8.21	172
Figura 8.23.-	Circuito para el ejemplo 8.6	173
Figura 8.24.-	Calculo de la ecuacion de la figura 8.23	174
Figura 8.25.-	Determinacion del punto Q para la figura 8.23	175
Figura 8.26.-	Circuito para el ejemplo 8.7	177
Figura 8.27.-	Calculo del punto Q para la figura 8.26	179
Figura 8.28.-	Grafica para el ejemplo 8.8	180
Figura 8.29.-	Circuito para el ejemplo 8.9	181
Figura 8.30.-	Calculo del punto Q para la figura 8.29	182
Figura 8.31	Circuito para el ejemplo 8.10	183
Figura 8.32.-	Caracteristica de transferencia del MOSFET incremental	184
Figura 8.33.-	Circuito de polarizacion por retroalimentacion	185
Figura 8.34.-	Circuito equivalente para la figura 8.33	185
Figura 8.35.-	Calculo del punto Q para la figura 8.33	186
Figura 8.36.-	Circuito para el ejemplo 8.11	187
Figura 8.37 -	Curva de transferencia del MOSFET de la figura 8.36	188
Figura 8.38.-	Calculo del punto Q para la figura 8.36	189
Figura 8.39 -	Polarizacion por divisor de voltaje del MOSFET incremental canal- n	190
Figura 8.40 -	Circuito para el ejemplo 8.12	191
Figura 8.41 -	Determinacion del punto Q para el ejemplo 8.12	192

Figura 9.1.-	Designaciones de los elementos	203
Figura 9.2.-	Ejemplo de un circuito con componentes pasivos	204
Figura 9.3.-	Designaciones de los elementos activos	2 5
Figura 9.4.-	Ejemplo de un amplificador con transistor	205
Figura 9.5.-	Utilizacion de las proposiciones MODEL	208
Figura 9.6.-	Ejemplo de una fuente de corriente dependiente	210
Figura 9.7.-	Circuito para el ejemplo con diodo	215
Figura 9.8.-	Archivo de entrada para la red de la figura 9.7	216
Figura 9.9.-	Archivo de salida para la red de la figura 9.7	218
Figura 9.10.-	Red para analisis mediante el programa Pspice	220
Figura 9.11.-	Archivo de entrada para la red de la figura 9.10	221
Figura 9.12.-	Archivo de salida de la red de la figura 9.10	221
Figura 9.13.-	Circuito del ejemplo con JFET con nodos definidos	223
Figura 9.14.-	Archivo de salida de la red de la figura 9.13	224

GLOSARIO

GL	Germanio
SI	Silicio
PIV	Voltaje de pico inverso
CD	Corriente directa
CA	Corriente alterna
BJT	Transistor bipolar de union
JFET	Transistor de efecto de campo de union
MOSFET	Transistor de efecto de campo metal oxido silicio
IGFET	Transistor de efecto de campo de compuerta aislada
PSPICE	Programa de Simulacion con Enfasis en Circuitos Integrados
THRESHOLD	Voltaje de umbral

RESUMEN AUTOBIOGRÁFICO

José Florencio Silva García, nació el 15 de Abril de 1955 en Monterrey, N.L., Mexico, tiene nacionalidad mexicana, es egresado de la Universidad Autónoma de Nuevo León, de la Facultad de Ingeniería Mecanica y Electrica en el año de 1980 con título de Ingeniero en Electrónica y Comunicaciones. Labora como catedratico de tiempo completo en la Universidad Autonoma de Nuevo Leon, en la Facultad de Ingeniería Mecánica y Eléctrica, impartiendo materias del area de electrónica, su tesis: **AUTOEVALUACIÓN Y COMPROBACIÓN DE CALIDAD DE APRENDIZAJE EN ELECTRÓNICA** es en opcion al Grado de: **MAESTRO EN CIENCIAS DE LA INGENIERÍA ELÉCTRICA CON ESPECIALIDAD EN ELECTRÓNICA**, sus padres son Florencio Silva Silva y Blanca García de Silva, su esposa es María Guadalupe Guajardo de Silva y sus hijos son: Jose Jesus Eddy Silva Guajardo, Sendy Ahaní Silva Guajardo, Zaida Jackeline Silva Guajardo.