como en la configuración de base común, ésto indica que el voltaje del colector al emisor tendrá influencia sobre la magnitud de la corriente de colector. La región normal activa de la configuración de emisor común se emplea para la amplificación de voltaje, corriente ó potencia.

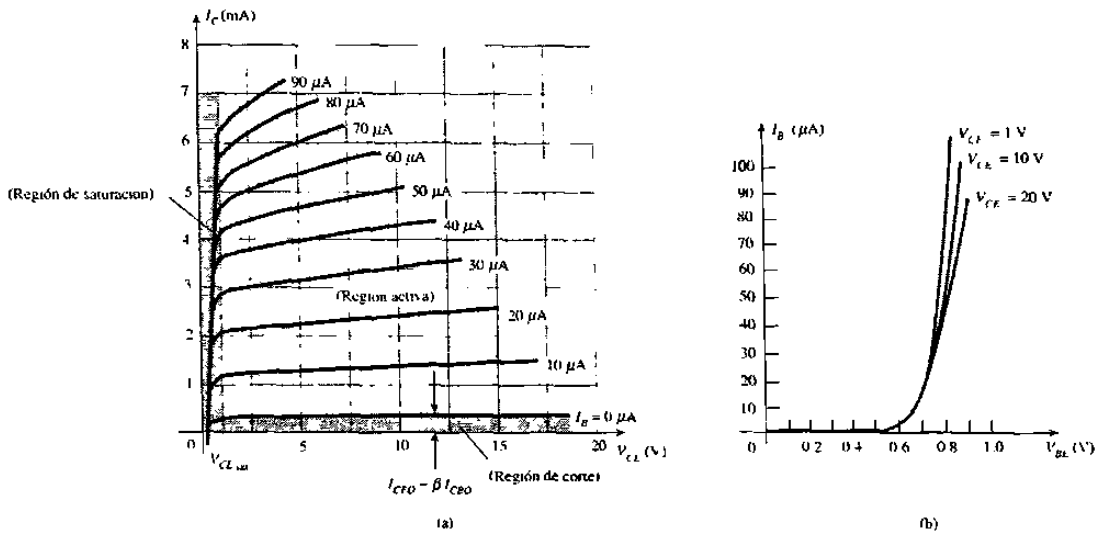


Figura 5.11a y b Características de salida y entrada para el emisor común

Beta (ß)

Los niveles de I_C e I_B se relacionan mediante una cantidad llamada **Beta** y se define mediante la siguiente ecuación:

$$ß = \frac{I_C}{I_B}$$

Para los dispositivos prácticos, el nivel de ß suele tener un rango entre 50 y 400 con la mayoría en el rango medio. Para un dispositivo con una ß = 200, la corriente del colector equivale a 200 veces la magnitud de la corriente de base.

En las hojas de especificaciones ß se incluye como h_{FE}. El nombre formal para ß es: **factor de amplificación de corriente directa de emisor común.**

Se puede desarrollar una relación entre ß y α empleando las relaciones básicas:

$ß = I_C/I_B$ $\quad I_B = I_C/ß$ $\quad \alpha = I_C/I_E$ $\quad$ se tiene que : $\quad I_E = I_C/\alpha$

sustituyendo en:

$$I_E = I_C + I_B$$

$$I_C/\alpha = I_C + I_C/ß$$

dividiendo ambos lados de la ecuación por I_C se obtiene:

$$1/\alpha = 1 + 1/ß$$

$$ß = \alpha ß + \alpha = (ß + 1)\alpha$$

$$\alpha = ß/ß + 1$$

$$ß = \alpha/1 - \alpha$$

$$I_C = ßI_B$$

$$I_E = (ß + 1) I_B$$

5.5 CONFIGURACIÓN DE COLECTOR COMÚN

La última configuración es la de colector común mostrada en la figura 5.12. Esta configuración es empleada para acoplamientos de impedancia ya que tiene una elevada impedancia de entrada y una baja impedancia de salida.

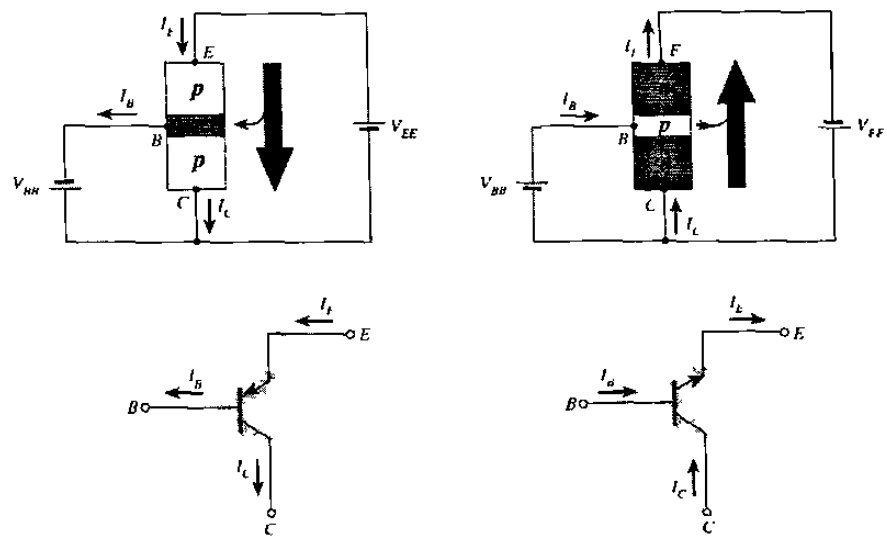


Figura 5.12 Notación y símbolos de la configuración colector común

Para propósitos prácticos las características de salida de la configuración de colector común son las mismas que las de la configuración de emisor común, ésto es que se va a graficar una corriente I_E contra un voltaje V_{EC} para un intervalo de valores de I_B.

5.6 LÍMITES DE OPERACIÓN

Para cada transistor existe una región de operación sobre las características, la cuál asegura que los valores nominales máximos no sean excedidos y la señal de salida exhibe una distorsión mínima, ésto se observa en la figura 5.13

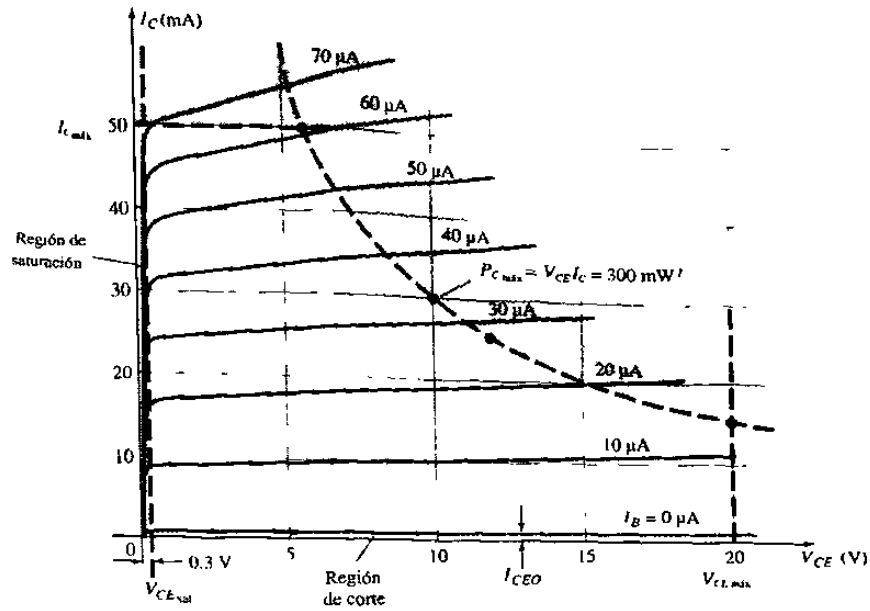


Figura 5.13 Gráfica de la región lineal de operación para un transistor

Para el transistor de ésta figura la $I_{Cmáx}$ es de 50mA. y el $V_{CEmáx}$ es de 20 volts.

El máximo nivel de disipación se define como $P_{Cmáx}$, por lo tanto:

$$P_{Cmáx} = V_{CE}\, I_C$$

$$P_{Cmáx} = V_{CE}\, I_C = 300 \text{ mW}$$

Esto ocurre en cualquier punto sobre las características, el producto de V_{CE} e I_C debe ser igual a 300 mW por lo tanto:

$$V_{CE}I_C = 300 \text{ mW}$$

$$V_{CE}\,(50\text{mA})\ 300 \text{ mW}$$

$$V_{CE} = 300 \text{ mW}/\ 50 \text{ mA}$$

$$V_{CE} = 6 \text{ V}$$

Como resultado encontramos que si I_C = 50 mA el voltaje V_{CE} = 6V sobre la curva de disipación de potencia. Si ahora elegimos para V_{CE} su valor máximo de 20 V tenemos:

$$(20V)I_C = 300\ mW$$

$$I_C = 300\ mW/20V$$

$$I_C = 15\ mA$$

si se escoge un valor intermedio de I_C = 25 mA obtenemos:

$$V_{CE}(25\ mA) = 300\ mW$$

$$V_{CE} = 300\ mW/25\ mA$$

$$V_{CE} = 12\ V$$

Si las curvas de características no están disponibles ó no aparecen en la hoja de especificaciones uno debe estar seguro de que I_C y V_{CE} y su producto caigan dentro de los valores máximos especificados por el fabricante.

CAPITULO 6

POLARIZACIÓN DE LOS TRANSISTORES BIPOLARES

6.1 INTRODUCCION

El análisis ó diseño de cualquier amplificador electrónico tiene dos componentes: la parte de cd. y la correspondiente a ca.

El nivel de cd de operación de un transistor se controla por varios factores, incluyendo el rango de posibles puntos de operación sobre las características del dispositivo.

Las relaciones básicas importantes para el transistor son:

$$V_{BE} = 0.7\ V$$

$$I_E = (\beta + 1)I_B = I_C$$

$$I_C = \beta I_B$$

En la mayoría de los casos la corriente de base I_B es la primera cantidad que se determina. Una vez que la I_B se conoce las relaciones anteriores pueden aplicarse para encontrar las restantes cantidades.

6.2 PUNTO DE OPERACIÓN

El término polarización se refiere a la aplicación de voltajes de cd para establecer un nivel fijo de corriente y voltaje, éstos establecen un **punto de operación** sobre las

características. El cuál define la región que se empleará para la amplificación de una señal aplicada.

También se le conoce como: **punto estable** (abreviado punto **Q**) y significa quieto, inmóvil, inactivo. La figura 6.1 muestra una característica general de salida de un dispositivo con cuatro puntos de operación indicados.

El circuito de polarización se puede diseñar para establecer la operación del dispositivo en cualquiera de éstos puntos dentro de la región normal activa. Los valores nominales máximos se indican en la figura 6.1

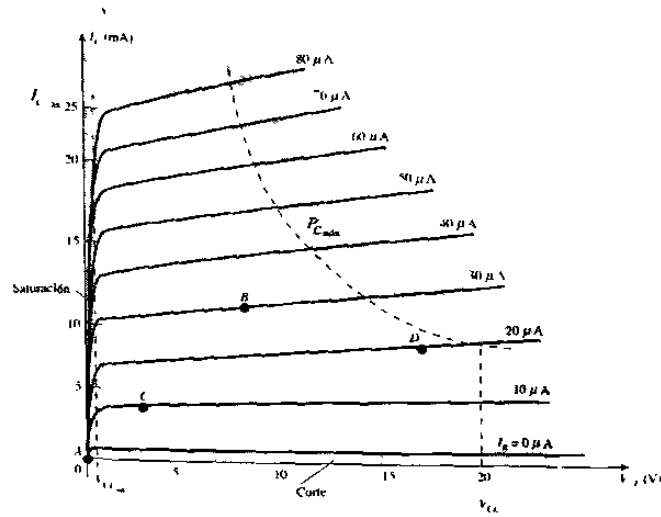


Figura 6.1 Puntos de operación dentro de los límites de operación del transistor

Por una línea horizontal para la corriente de colector máxima $I_{Cmáx}$ y por una línea vertical para el voltaje de colector-emisor máximo $V_{CEmáx}$, la máxima potencia de operación máxima se define por la curva $P_{Cmáx}$ En el extremo inferior se localizan la región de corte y la región de saturación.

Fuera de éstos puntos límites máximos causaría el acortamiento de la vida de servicio del dispositivo, ó bien su destrucción. El punto Q depende a menudo del uso que se dará al circuito.

6.3 REGIONES DE OPERACIÓN

Para que un BJT esté polarizado en la **región de operación lineal** ó **activa** debe cumplirse con lo siguiente:

1.- La unión de base a emisor debe estar polarizada directamente.

2.- La unión de base a colector debe estar polarizada inversamente

Para que un BJT opere en la **región de corte** será necesario:

1.- La unión de base a emisor debe estar polarizada inversamente

2.- La unión de base a colector debe estar polarizada inversamente

Para que un BJT opere en la **región de saturación** será necesario:

1.- La unión de base a emisor debe estar polarizada directamente

2.- La unión de base a colector debe estar polarizada directamente

6.4 DIFERENTES TIPOS DE POLARIZACIÓN

CIRCUITO DE POLARIZACIÓN FIJA

En la figura 6.2 se emplea una red con un transistor **npn**, las ecuaciones y los cálculos se aplican en forma correcta por igual a un transistor **pnp** con sólo cambiar todas las direcciones de corriente y polaridades de voltaje. Para el análisis de cd, la red puede aislarse de los niveles de ca indicados, remplazando los capacitores por un circuito abierto equivalente. Además, la fuente de cd V_{CC} puede dividirse en un par de fuentes como se observa en la figura 6.3 para permitir una separación de los circuitos de entrada y salida.

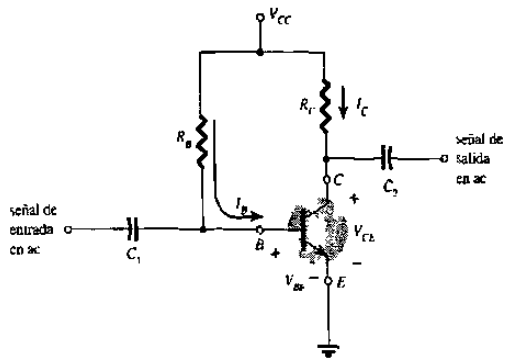


Figura 6.2 Circuito de polarizacion fija

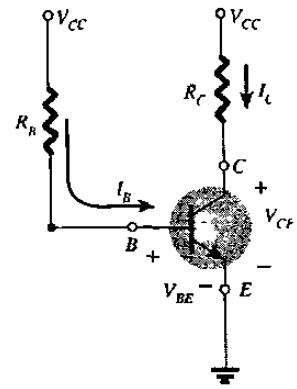


Figura 6.3 Equivalente del circuito de la figura 6.2

Polarización directa de base-emisor

Considerar primero la malla del circuito base-emisor mostrado en la figura 6.4 y al escribir la ecuación de voltaje de Kirchhoff para la malla se obtiene:

$$+ V_{CC} - I_B R_B - V_{BE} = 0$$

por lo tanto:

$$I_B = (V_{CC} - V_{BE}) / R_B$$

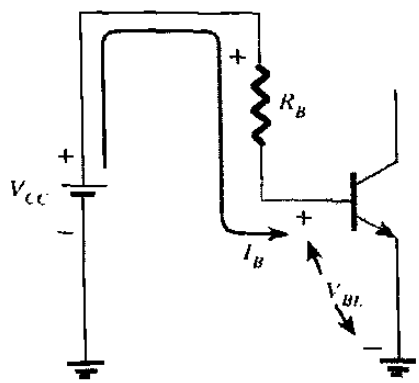


Figura 6.4 Circuito para la malla base emisor

Puesto que la fuente de voltaje V_{CC} y el voltaje de base a emisor V_{BE} son constantes, la selección de una resistencia de base R_B, establece el nivel de la corriente de base para el punto de operación.

Malla de colector-emisor

Observamos que la corriente de base se controla por el nivel de R_B e I_C se relaciona con I_B por una constante (β), la magnitud de I_C no es una función de la resistencia R_C El cambio de R_C a cualquier nivel no afectará el nivel de I_B ó I_C en tanto que se encuentre en la región activa del dispositivo, de cualquier manera el cambio de R_C determinará la magnitud de V_{CE} y el cuál es un parámetro importante. Aplicando la ley de Kirchhoff a la figura 6.5 obtenemos :

$$V_{CE} + I_C R_C - Vcc = 0$$

$$V_{CE} = V_{CC} - I_C R_C$$

$$V_{CE} = V_C - V_E$$

Donde V_{CE} es el voltaje de colector a emisor y V_C y V_E son los voltajes de colector a tierra y el voltaje de emisor a tierra.

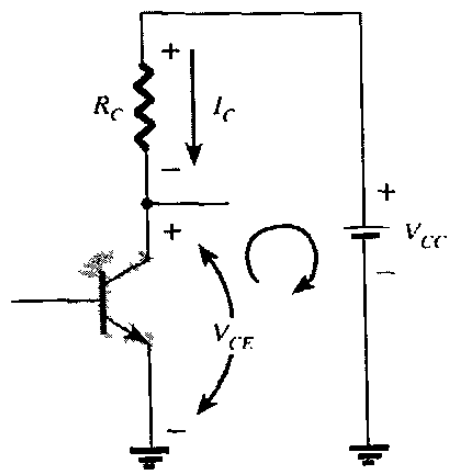


Figura 6.5 Circuito de malla colector emisor

Ejemplo 6.1

Determine las siguientes cantidades para la configuración de polarización fija de la figura 6.6

a) I_{BQ} e I_{CQ} b) V_{CEQ}

c) V_B y V_C d) V_{BC}

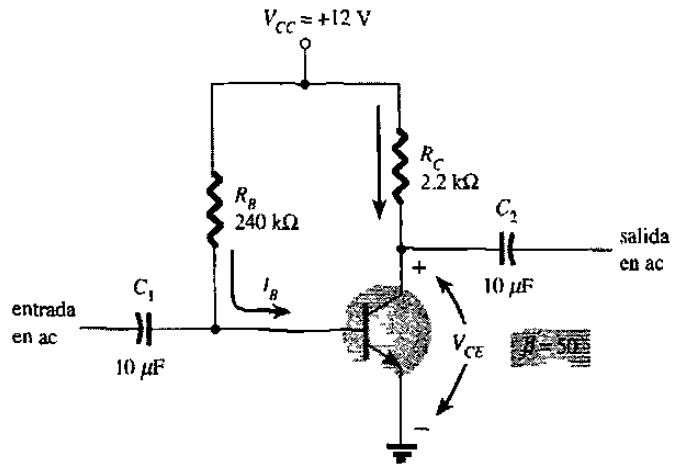


Figura 6.6 Circuito de polarización fija para el ejemplo 6.1

Solución:

a) $I_{BQ} = (V_{CC} - V_{BE}) / R_B = (12 V - 0.7 V) / 240 K\Omega$

$I_{BQ} = 47.08 \mu A$

$I_{CQ} = \beta I_{BQ} = (50)(47.08\mu A) = 2.35mA$

b) $V_{CEQ} = V_{CC} - I_C R_C = 12 V - (2.35mA)(2.2K\Omega)$

$V_{CEQ} = 6.83V$

c) $V_B = V_{BE} = 0.7 V$

$V_C = V_{CE} = 6.83 V$

d) $V_{BC} = V_B - V_C = 0.7V - 6.83\ V$

$V_{BC} = -\ 6.13\ V$

Análisis por recta de carga

La red de la figura 6.7a establece una ecuación para la salida que relaciona las variables I_C y V_{CE} de la siguiente manera :

$$V_{CE} = V_{CC} - I_C R_C$$

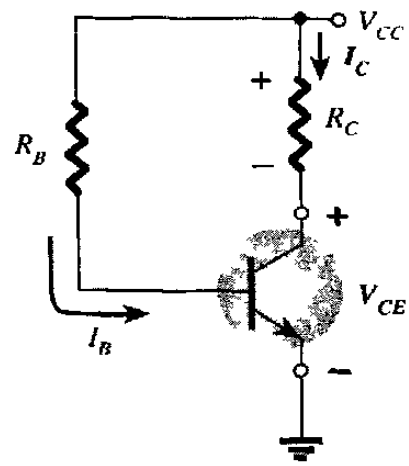


Figura 6.7a Circuito para el análisis de la recta de carga

Las características de salida del transistor también relacionan las mismas dos variables I_C y V_{CE} como se muestra en la figura 6.7b.

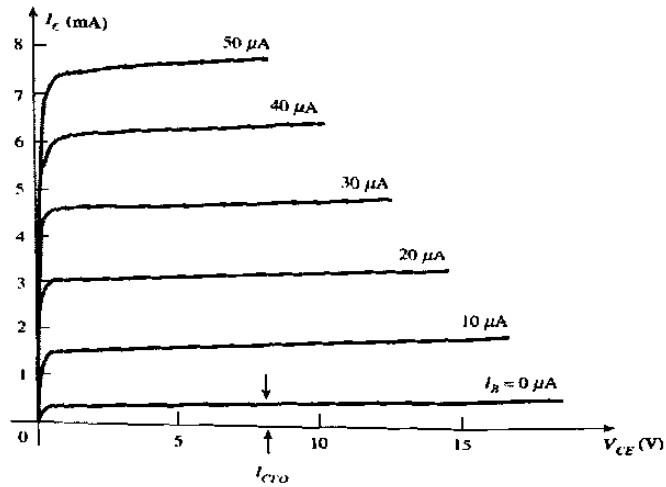


Figura 6.7b Curvas características de salida

Si se elige la I_C con un valor de 0mA, estaremos especificando en el eje horizontal como la línea sobre la cuál se localizará un punto. Al sustituir $I_C = 0$ mA en la ecuación anterior tendremos:

$$V_{CE} = V_{CC} - (0) R_C$$

definiendo un punto para la línea recta, como se ilustra en la figura 6.8

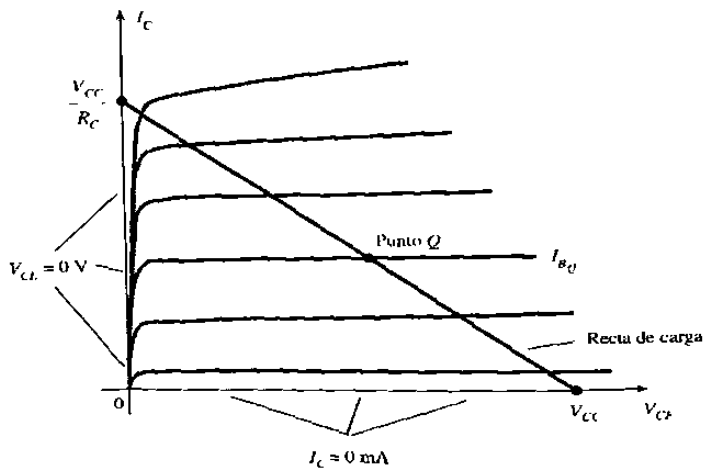


Figura 6.8 Gráfica de la recta de carga

Si ahora se escoge el valor de 0V para V_{CE} con el que se establece el eje vertical cómo la línea sobre la cuál se definirá un segundo punto, la I_C se determinará por la siguiente ecuación:

$$0 = V_{CC} - I_{Cmax} R_C$$

Al unir los dos puntos la línea resultante sobre la gráfica se denomina: **recta de carga.**

Puesto que está definida por la resistencia de carga R_C. Al resolver para el nivel resultante de I_B el punto Q real se puede establecer como el mostrado en la figura 6.8.

Si el nivel de I_B se modifica al variar el valor de R_B, el punto de operación Q se mueve hacia arriba y hacia debajo de la recta de carga figura 6.9. Si V_{CC} se mantiene fijo y R_C cambia, la recta de carga subirá, ésta se encuentra representada en la figura 6.10. Si la I_B se mantiene constante el punto Q se trasladará. Si R_C se fija y V_{CC} varía la recta de carga se desplazará mostrándose en la figura 6.11

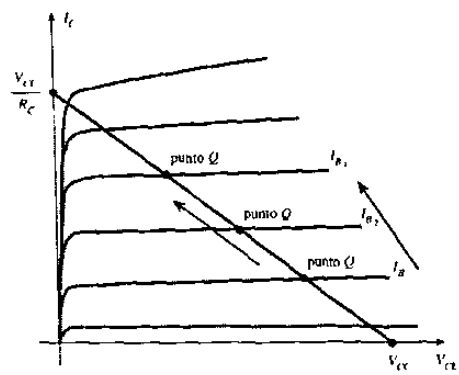


Figura 6.9 Gráfica del punto Q con niveles crecientes de I_B

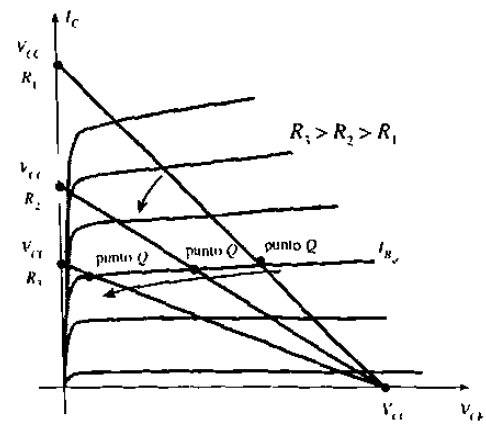


Figura 6.10 Gráfica de niveles crecientes de R_C

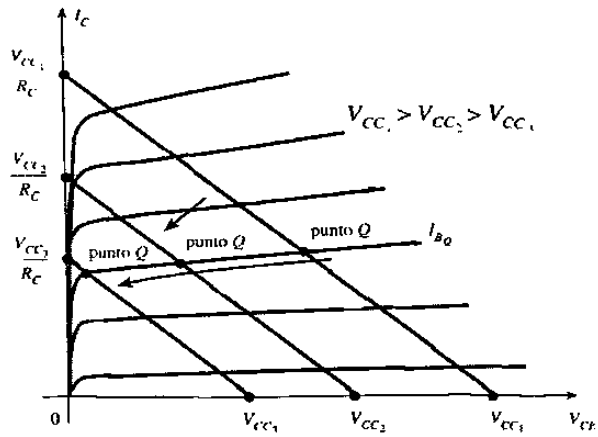


Figura 6.11 Gráfica para niveles pequeños de V_{CC}

Circuito de polarización estabilizada de emisor

La red de polarización de cd de la figura 6.12 contiene una resistencia en el emisor para mejorar el nivel de estabilidad sobre el de la configuración de polarización fija.

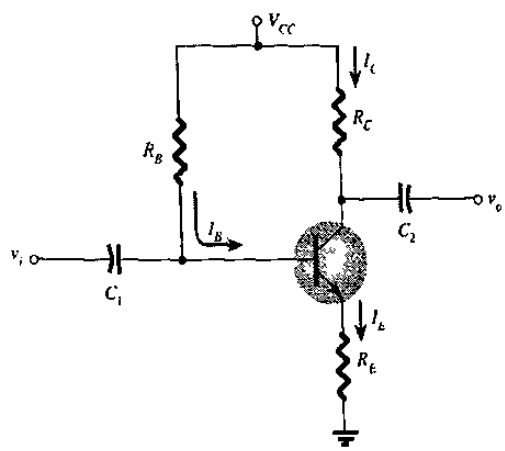


Figura 6.12 Circuito de polarización con resistor de emisor

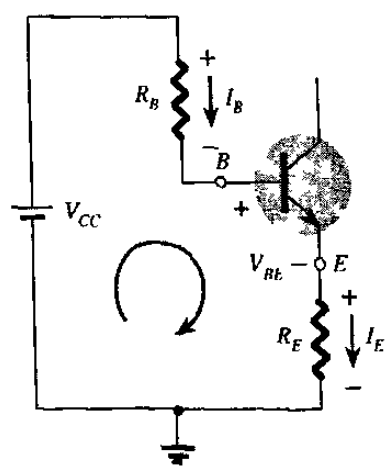


Figura 6.13 Malla de base-emisor

Malla de base- emisor.

Al aplicar la ley de voltaje de Kirchhoff alrededor de la malla de la figura 6.13 se obtiene como resultado la siguiente ecuación:

$$+ V_{CC} - I_B R_B - V_{BE} - I_E R_E = 0$$

$$I_E = I_B (\beta + 1)$$

$$+ V_{CC} - I_B R_B - V_{BE} - (\beta + 1) I_B R_E = 0$$

$$-I_B [R_B + (\beta + 1) R_E] + V_{CC} - V_{BE} = 0$$

$$I_B [R_B + (\beta + 1)R_E] = V_{CC} - V_{BE}$$

$$I_B = V_{CC} - V_{BE} / R_B + (\beta + 1) R_E$$

La única diferencia con respecto a la polarización fija es el término $(\beta + 1) R_E$. En la figura 6.14. La resistencia R_E es **reflejada** a la entrada del circuito de base por un factor $(\beta + 1)$ y por lo tanto un nivel de impedancia del circuito de entrada es mostrado en la figura 6.15.

$$R_i = (\beta + 1) R_E$$

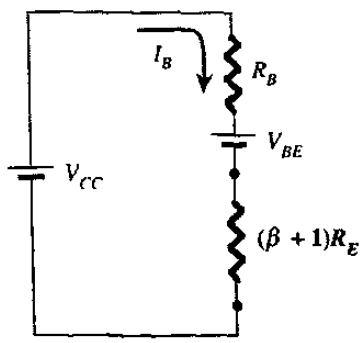


Figura 6.14 Circuito equivalente para la corriente I_B

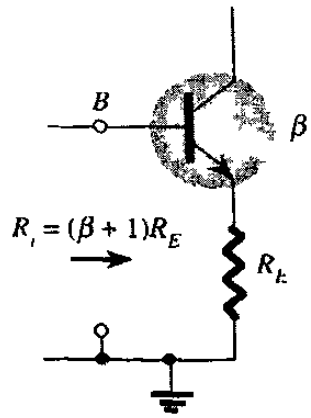


Figura 6.15 Circuito con reflexión de impedancia R_E

Malla de colector- emisor.

La malla de salida entre colector-emisor se dibuja en la figura 6.16 y aplicando la ley de voltaje de Kirchhoff a ésa malla se obtiene :

$$+ I_E R_E + V_{CE} + I_C R_C - V_{CC} = 0$$

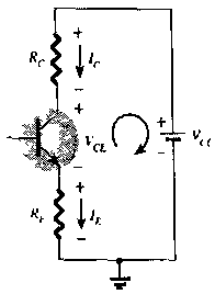


Figura 6.16
Malla de colector a emisor

como: $I_E = I_C$

$$V_{CE} - V_{CC} + I_C (R_C + R_E) = 0$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E) = 0$$

$V_E = I_E R_E$ por lo tanto:

$$V_{CE} = V_C - V_E$$

$$V_C = V_{CE} + V_E$$

$$V_C = V_{CC} - I_C R_C$$

El voltaje de base con respecto a tierra se puede determinar :

$$V_B = V_{CC} - I_B R_B$$

$$V_B = V_{BE} + V_E$$

La adición de la resistencia de emisor a la polarización de cd del BJT proporciona una mejor estabilidad, ésto es las corrientes y voltajes de polarización de cd se mantienen más cerca de los puntos dónde fueron fijados por el circuito aún cuando cambien las condiciones externas como el voltaje de alimentación, la temperatura, incluso la beta del transistor.

Ejemplo 6.2.- Para la red polarizada de emisor de la figura 6.17 determinar:

a) I_B b) I_C c) V_{CE} d) V_C

e) V_E f) V_B g) V_B

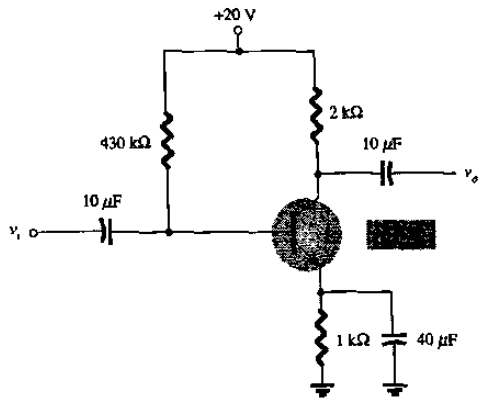


Figura 6.17 Circuito para el ejemplo 6.2

Solución:

a)
$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20V - 0.7V}{430k\Omega + (51)(1k\Omega)}$$

$$I_B = \frac{19.3V}{481k\Omega} = 40.1\mu A$$

b)
$$I_C = \beta I_B$$

$$I_C = (50)(40.1\mu A)$$

$$I_C = 2.01 \text{ mA}$$

c) $V_{CE} = V_{CC} - I_C(R_C + R_E)$

$V_{CE} = 20\ V - (2.01\ mA)(2k\Omega + 1k\Omega) = 20\ V - 6.03\ V$

$V_{CE} = 13.97\ V$

d) $V_C = V_{CC} - I_C R_C$

$V_C = 20\ V - (2.01\ mA)(2k\Omega) = 20V - 4.02\ V$

$V_C = 15.98\ V$

e) $V_E = V_C - V_{CE}$

$V_E = 15.98\ V - 13.97\ V$

$V_E = 2.01\ V$

$V_E = I_E R_E = I_C R_E$

$V_E = (2.01\ mA)(1k\Omega)$

$V_E = 2.01\ V$

f) $V_B = V_{BE} + V_E$

$V_B = 0.7\ V + 2.01\ V$

$V_B = 2.71\ V$

g) $V_{BC} = V_B - V_C$

$V_{BC} = 2.71\ V - 15.98\ V$

$V_{BC} = -13.27\ V$ (polarizado inversamente)

Análisis de la recta de carga

Este tipo de análisis de la recta de carga es ligeramente diferente al de polarización fija, de la ecuación de la malla de salida se obtiene:

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

Si elegimos una $I_C = 0$ mA. se obtiene:

$$V_{CE} = V_{CC}|_{IC = 0\,mA.}$$

Si elegimos un $V_{CE} = 0$ V se obtiene:

$$I_C = V_{CC}/(R_C + R_E)|_{VCE = 0\,V}$$

Estos puntos máximos se muestran en la figura 6.18. Distintos niveles de I_{BQ} desplazarán el punto Q hacia arriba y hacia debajo de la recta de carga.

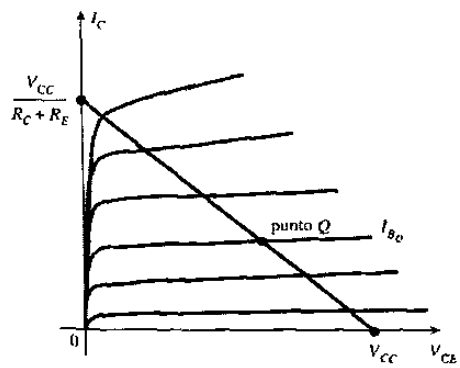


Figura 6.18 Gráfica de la recta de carga

Polarización con divisor de voltaje

En las polarizaciones anteriores la corriente de polarización I_{CQ} y el voltaje V_{CEQ} estaban en función de la ganancia de corriente (beta) del transistor. Sería deseable desarrollar un circuito de polarización menos dependiente, ésto es, independiente de la beta del transistor. La configuración de polarización con divisor de voltaje de la figura 6.19 es una red de éste tipo. Si analizamos sobre una base exacta la sensibilidad a los cambios de beta se observa que ésta es bastante pequeña.

Un punto de operación Q se define por un nivel fijo de I_{CQ} y V_{CEQ} como se muestra en la figura 6.20. El nivel de I_{BQ} se modificará con el cambio de beta, pero el punto de operación sobre las características definido por I_{CQ} y V_{CEQ} puede permanecer fijo si se utilizan los parámetros apropiados del circuito.

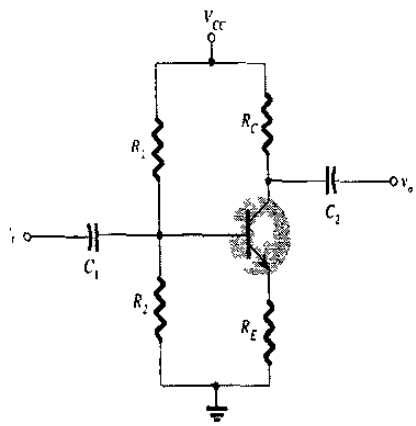


Figura 6.19 Circuito de polarización por divisor de voltaje

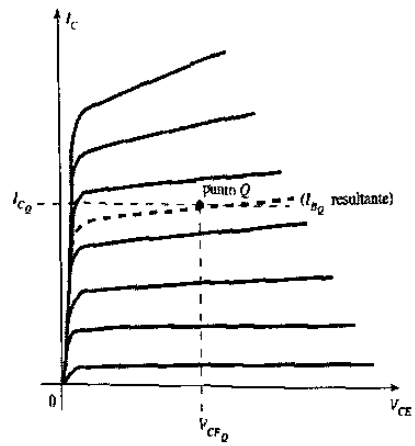


Figura 6.20 Gráfica del punto Q

Análisis exacto

La parte de entrada de la figura 6.19 se puede redibujar utilizando un circuito equivalente thévenin, ésto con el fin de facilitar el análisis de éste tipo de polarización como se ilustra en la figura 6.21. La red thévenin se puede hallar de la siguiente manera:

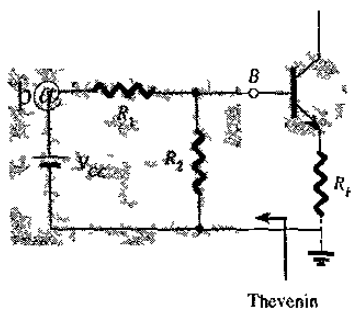


Figura 6.21 Redibujo de la malla de entrada de la figura 6.19

R_{Th} : La fuente de voltaje se reemplaza por un cortocircuito equivalente como se muestra en la figura 6.22

$$R_{Th} = R_1 \parallel R_2$$

E_{Th} : La fuente de V_{CC} se reintegra a la red y el voltaje thévenin de circuito abierto de la figura 6.23 se obtiene:

$$E_{Th} = V_{R2} = \frac{V_{CC} R_2}{R_1 + R_2}.$$

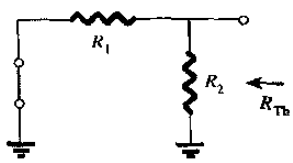


Figura 6.22
Circuito para la R_{Th}

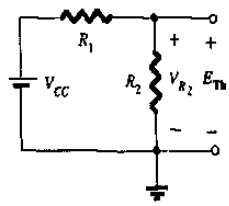


Figura 6.23
Circuito para el E_{Th}

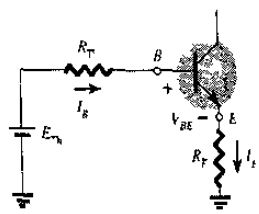


Figura 6.24
Circuito equivalente thévenin

La red thévenin se vuelve a dibujar como se muestra en la figura 6.24 y la I_{BQ} se puede determinar al aplicar la ley de Kirchhoff la cuál será :

$$E_{Th} - I_B R_{Th} - V_{BE} - I_E R_E = 0$$

$$I_E = I_B (\beta + 1)$$

$$I_B = E_{Th} - V_{BE} / R_{Th} + (\beta + 1) R_E$$

Una vez encontrada la I_B las cantidades restantes de la red pueden encontrarse del mismo modo que se hizo para la configuración polarizada de emisor, ésto es:

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

Ejemplo 6.3:- Determine el V_{CEQ} y la I_{CQ} para la configuración con divisor de voltaje ó llamada también polarización universal de la figura 6.25

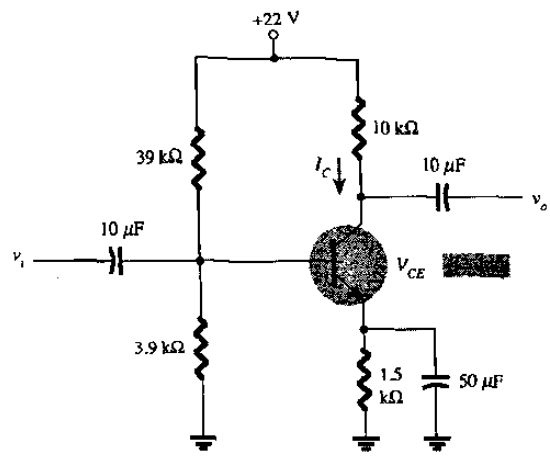


Figura 6.25 Circuito para el ejemplo 6.3

Solución:

$$R_{Th} = R_1 \| R_2$$

$$R_{Th} = \frac{(39k\Omega)(3.9k\Omega)}{39k\Omega + 3.9k\Omega} = 3.55k\Omega$$

$$V_{Th} = \frac{V_{CC} \cdot R_2}{R_1 + R_2}$$

$$V_{Th} = \frac{(22V)(3.9k\Omega)}{39k\Omega + 3.9k\Omega} = 2\ V$$

$$I_B = \frac{E_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E}$$

$$I_B = \frac{2V - 0.7V}{3.55k\Omega + (141)(1.5k\Omega)} = \frac{1.3V}{3.55k\Omega + 211.5k\Omega}$$

$$I_B = 6.05\ \mu A$$

$I_C = \beta I_B$

$I_C = (140)(6.05\mu A)$

$I_C = 0.85\ mA = \mathbf{I_{CQ}}$

$V_{CE} = V_{CC} - I_C(R_C + R_E)$

$V_{CE} = 22V - (0.85\ mA)(10k\Omega + 1.5k\Omega)$

$V_{CE} = 12.22\ V = \mathbf{V_{CEQ}}$

Análisis aproximado:-

Un análisis de la sección de entrada de la configuración del divisor de voltaje se presenta en la figura 6.26. La resistencia R_i es la resistencia equivalente entre la base y tierra para el transistor con una resistencia de emisor R_E. La resistencia reflejada entre la base y el emisor se define por $R_i = (\beta + 1)R_E$ Si La R_i es mucho mayor que la resistencia R_2 , la corriente I_B será mucho menor que I_2 y ésta será igual a I_1. Si la $I_B \approx 0$ comparada con I_1 y con I_2 entonces $I_1 = I_2$ y las resistencias R_1 y R_2 pueden considerarse en serie.

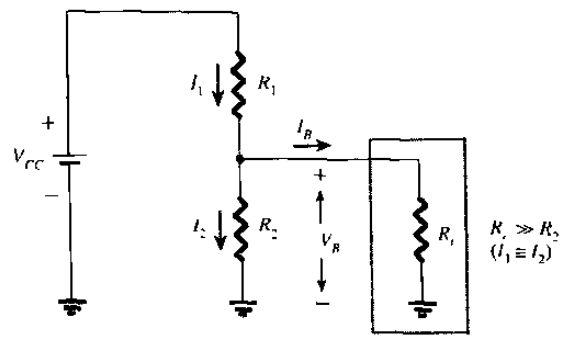


Figura 6.26 Circuito para calcular el voltaje de base aproximado

El voltaje a través de R_2, que es el voltaje de la base V_B se puede calcular mediante el uso de la regla del divisor de voltaje, ésto es:

$$V_B = \frac{V_{CC} R_2}{R_1 + R_2}$$

Debido a que $R_i = (\beta + 1)R_E \cong \beta R_E$, la condición que definirá, en caso que puede aplicarse la consideración, será la siguiente:

$$\beta R_E \geq 10R_2$$

Si Beta veces es el valor de R_E es por lo tanto 10 veces el valor de R_2 ,ésta aproximación se aplica con gran precisión. Una vez determinado V_B, el nivel de V_E se puede calcular de la siguiente manera:

$$V_E = V_B - V_{BE}$$

$$I_E = \frac{V_E}{R_E}$$

$$I_{CQ} \cong I_E$$

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E \qquad \text{como } I_E \cong I_C$$

$$V_{CEQ} = V_{CC} - I_C(R_C + R_E)$$

En la secuencia de los cálculos la beta no aparece ya que la I_B no fue calculada, por lo tanto el punto Q es independiente del valor de Beta.

Ejemplo 6.4:- Repetir el análisis de la figura 6.25 utilizando la técnica aproximada y comparar las soluciones para I_{CQ} y para V_{CEQ}.

Solución:-

$$\beta R_E \geq 10R_2$$

$$(140)(1.5k\Omega) \geq 10(3.9k\Omega)$$

$$210k\Omega \geq 39k\Omega \qquad (\text{es correcto})$$

$$V_B = \frac{V_{CC} \cdot R_2}{R_1 + R_2}$$

$$V_B = \frac{(22V)(3.9k\Omega)}{39k\Omega + 3.9k\Omega}$$

$$V_B = 2 \text{ V}$$

Observar que el nivel de V_B es el mismo que el V_{Th}. Por lo tanto, la principal diferencia entre el análisis aproximado de el análisis exacto es el efecto de la R_{Th} en el análisis exacto que separa V_{Th} y V_B.

$$V_E = V_B - V_{BE}$$

$$V_E = 2 \text{ V} - 0.7 \text{ V}$$

$$V_E = 1.3 \text{ V}$$

$$I_{CQ} \cong I_E = \frac{V_E}{R_E} = \frac{1.3V}{1.5k\Omega}$$

$$I_{CQ} = 0.867 \text{ mA}$$

$$V_{CEQ} = V_{CC} - I_C(R_C + R_E)$$

$$V_{CEQ} = 22 \text{ V} - (0.867 \text{ mA})(10k\Omega + 1.5k\Omega)$$

$$V_{CEQ} = 12.03 \text{ V}$$

Mientras más grande es el nivel de R_i comparado con R_2, más cercana será la solución aproximada sobre la exacta.

Polarización de cd con retroalimentación de voltaje

Un nivel de estabilidad mejorado se puede obtener al introducir una trayectoria de retroalimentación del colector a la base como se muestra en la figura 6.27

Aunque el punto Q no es totalmente independiente de Beta, la sensibilidad a los cambios de beta es normalmente menor que el que se encuentra para las configuraciones de polarización fija ó polarización de emisor.

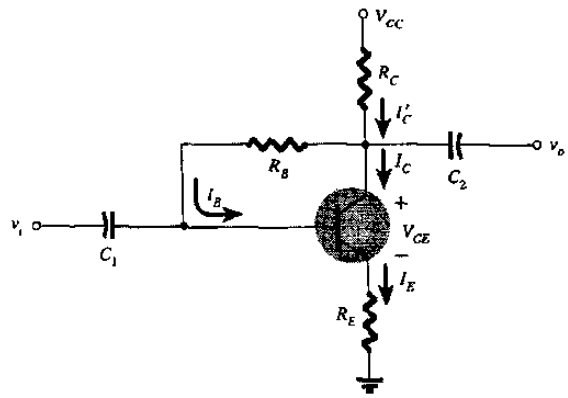


Figura 6.27 Circuito con retroalimentación de voltaje

Malla de base a emisor.

La figura 6.28 muestra la malla de base a emisor, aplicando la ley de voltaje de Kirchhoff a lo largo de la malla indicada obtenemos:

$$V_{CC} - I'_C R_C - I_B R_B - V_{BE} - I_E R_E = 0$$

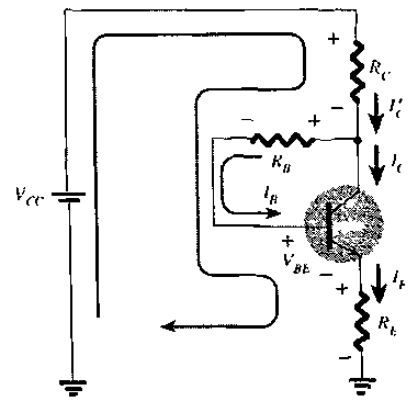


Figura 6.28 Malla base emisor para la figura 6.27

A través de R_C no es I_C sino I'_C en donde $I'_C = I_C + I_B$. Pero el nivel de I_C e I'_C exceden en mucho el nivel usual de I_B y normalmente se emplea la aproximación de $I'_C = I_C$ sustituyendo $I'_C = I_C = \beta I_B$ e $I_E = I_C$ tenemos:

$$V_{CC} - \beta I_B R_C - I_B R_B - V_{BE} - \beta I_B R_E = 0$$

agupando términos se obtiene:

$$V_{CC} - V_{BE} - \beta I_B(R_C + R_E) - I_B R_B = 0$$

por lo tanto para la I_B:

$$I_B = V_{CC} - V_{BE} / R_B + \beta(R_C + R_E)$$

Malla de colector-emisor

La malla de colector-emisor se proporciona en la figura 6.29 y aplicando la ley de voltaje de kirchhoff se obtiene:

$$I_E R_E + V_{CE} + I'_C R_C - V_{CC} = 0$$

Puesto que la $I'_C = I_C = I_E$ tenemos que:

$$I_C (R_C + R_E) + V_{CE} - V_{CC} = 0$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

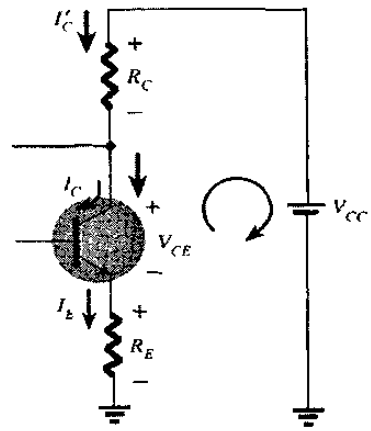


Figura 6.29 Malla colector emisor para la figura 6.27

Ejemplo 6.5

Determine los niveles de operación I_{CQ} y V_{CEQ} para la siguiente red de la figura 6.30

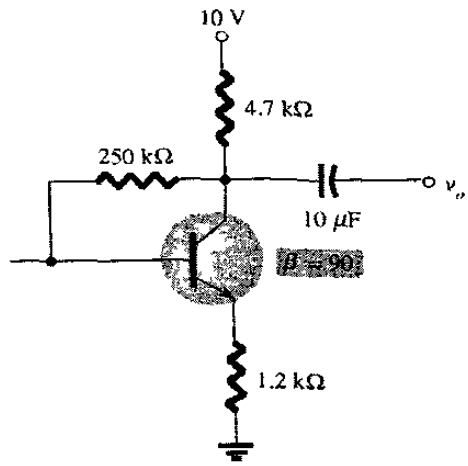


Figura 6.30 Circuito para el ejemplo 6.5

Solución:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta(R_C + R_E)}$$

$$I_B = \frac{10V - 0.7V}{250k\Omega + (90)(4.7k\Omega + 1.2k\Omega)}$$

$$I_B = \frac{9.3V}{250k\Omega + 531k\Omega} = \frac{9.3V}{781k\Omega}$$

$$I_B = 11.91\ \mu A$$

$$I_{CQ} = \beta I_B = (\ 90\ )(\ 11.91\mu A\ )$$

$$I_{CQ} = 1.07\ mA$$

$$V_{CEQ} = V_{CC} - I_C\ (\ R_C + R_E\ )$$

$$V_{CEQ} = 10\ V - (\ 1.07\ mA\ )(\ 4.7k\Omega + 1.2k\Omega\ )$$

$$V_{CEQ} = 10\ V - 6.31\ V$$

$$V_{CEQ} = 3.69\ V$$

6.4 DIVERSAS CONFIGURACIONES DE POLARIZACIÓN

Hay un número de configuraciones de polarización de BJT que no coinciden con el molde básico de las que se han analizado. En éste tipo de polarizaciones el primer paso ha sido la derivación de una expresión para la corriente de base, una vez conocida ésta; la corriente de colector y los niveles de voltaje del circuito de salida se pueden determinar directamente.

Ejemplo 6.6

Determine V_C y V_B para la siguiente red de la figura 6.31

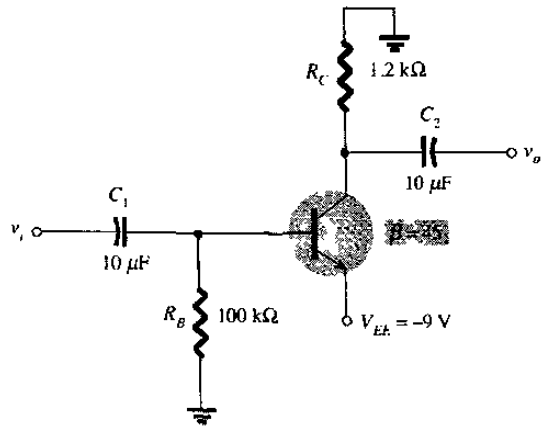


Figura 6.31 Circuito para el ejemplo 6.6

Solución :

Al aplicar la ley de voltaje de Kirchhoff en el sentido de las manecillas del reloj a la malla de base a emisor se tiene:

$$-I_B R_B - V_{BE} + V_{EE} = 0$$

$$I_B = \frac{V_{EE} - V_{BE}}{R_B}$$

$$I_B = \frac{8.3V}{100k\Omega} = 83\ \mu A$$

$$I_C = \beta I_B$$

$$I_C = (45)(83\ \mu A)$$

$$I_C = 3.735\ mA$$

$$V_C = -I_C R_C = -(3.75\ mA)(1.2k\Omega)$$

$$V_C = -4.48\ V$$

$$V_B = -I_B R_B = -(\ 83\ \mu A\ )(\ 100k\Omega\ )$$

$$V_B = -8.3\ V$$

Ejemplo 6.7

Determine V_{CEQ} e I_E para la red de la figura 6.32

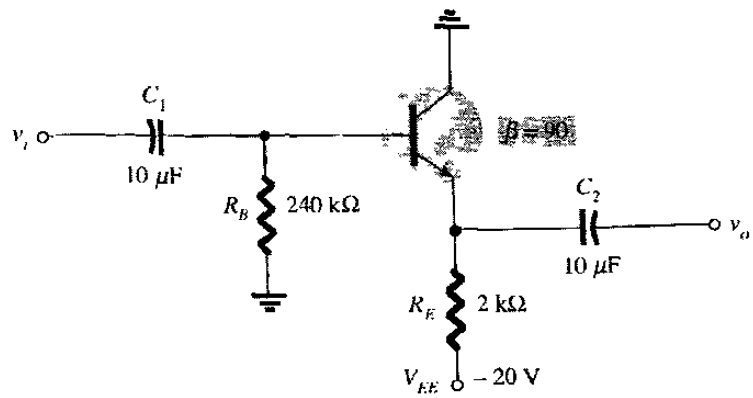


Figura 6.32 Circuito para el ejemplo 6.7

Solución:

Aplicando la ley de voltaje de Kirchhoff al circuito de entrada obtenemos:

$$-I_B R_B - V_{BE} - I_E R_E + V_{EE} = 0$$

$$I_E = (\ \beta + 1\ )\ I_B$$

$$V_{EE} - V_{BE} - (\ \beta + 1\ )I_B R_E - I_B R_B = 0$$

$$I_B = \frac{V_{EE} - V_{BE}}{R_B + (\beta + 1)R_E}$$

$$I_B = \frac{20V - 0.7V}{240k\Omega + (91)(2k\Omega)}$$

$$I_B = 45.73\mu A$$

$$I_C = \beta I_B = (\ 90\ )(\ 45.73\mu A\ )$$

$$I_C = 4.12\ mA$$

Aplicando la ley de voltaje de Kirchhoff al circuito de salida tenemos:

$$-V_{EE} + I_E R_E + V_{CE} = 0$$

$$I_E = (\ \beta + 1\ )I_B$$

$$V_{CEQ} = V_{EE} - (\ \beta + 1\ )I_B R_E$$

$$V_{CEQ} = 11.68\ V$$

$$I_E = 4.16\ mA$$

Ejemplo 6.8

Determine V_C y V_B para la red de la figura 6.33

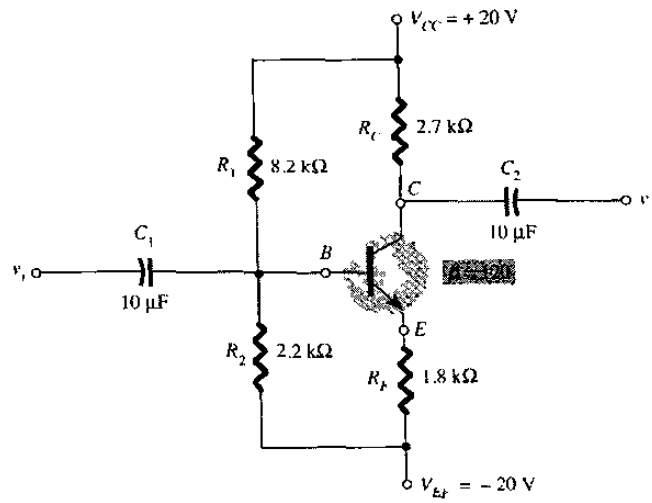


Figura 6.33 Circuito para el ejemplo 6.8

Solución:

Se obtiene la resistencia thévenin y el voltaje para la red en las figuras 6.34 y 6.35

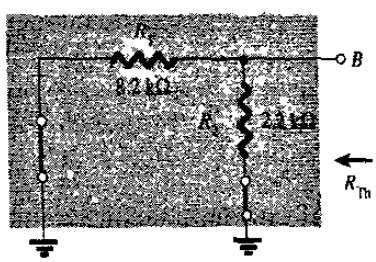


Figura 6.34 Determinación de la R_{Th}

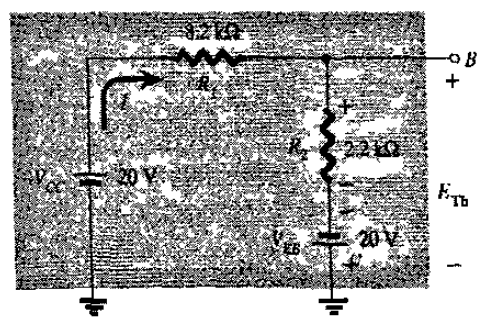


Figura 6.35 Determinación del E_{Th}

$$R_{Th} = 8.2k\Omega \| 2.2k\Omega = 1.73k\Omega$$

$$I = \frac{V_{CC} + V_{EE}}{R_1 + R_2} = \frac{20V + 20V}{8.2k\Omega + 2.2k\Omega} = 3.85\text{mA}$$

$E_{Th} = IR_2 - V_{EE}$

$E_{Th} = (3.85 \text{ mA})(2.2\text{k}\Omega)-20\text{V}$

$E_{Th} = -11.53 \text{ V}$

La red puede volverse a dibujar como se muestra en la figura 6.36 y al aplicar la ley de voltaje de Kirchhoff dará como resultado:

$-E_{Th} - I_B R_{Th} - V_{BE} - I_E R_E + V_{EE} = 0$

como: $I_E = I_B(\beta + 1)$ tenemos:

$V_{EE} - E_{Th} - V_{BE} - (\beta + 1)I_B R_E - I_B R_{Th} = 0$

$$I_B = \frac{V_{EE} - E_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E}$$

$$I_B = \frac{20V - 11.53V - 0.7V}{1.73k\Omega + (121)(1.8k\Omega)}$$

$I_B = 35.39\mu\text{A}$

$I_C = \beta I_B$

$I_C = (120)(35.39\mu\text{A})$

$I_C = 4.25 \text{ mA}$

$V_C = V_{CC} - I_C R_C$

$V_C = 20 \text{ V} - (4.25 \text{ mA})(2.7\text{k}\Omega)$

$V_C = 8.53$ V

$V_B = - E_{Th} - I_B R_{Th}$

$V_B = -(11.53 \text{ V}) - (35.39\mu\text{A})(1.73\text{k}\Omega)$

$V_B = -11.59$ V

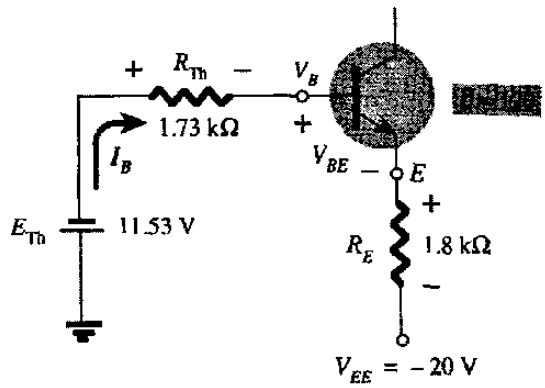


Figura 6.36 Sustitución del circuito equivalente thévenin

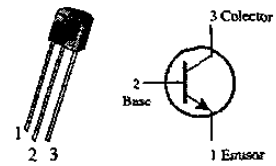
VALORES NOMINALES MÁXIMOS

Valor	Símbolo	2N4123	Unidad
Voltaje colector-emisor	V_{CEO}	30	Vdc
Voltaje colector-base	V_{CBO}	40	Vdc
Voltaje emisor-base	V_{EBO}	5.0	Vdc
Corriente del colector - continua	I_C	200	mAdc
Disipación total del dispositivo @ $T_A = 25°C$ Pérdida de disipación arriba de 25 °C	P_D	625 5.0	mW mW/°C
Rango de temperatura de unión en operación y almacenamiento	T_J, T_{stg}	−55 a +150	°C

CARACTERÍSTICAS TÉRMICAS

Característica	Símbolo	Máximo	Unidad
Resistencia térmica, unión a encapsulado	$R_{\theta JC}$	83.3	°C W
Resistencia térmica, unión a ambiente	$R_{\theta JA}$	200	°C W

2N4123
ENCAPSULADO 29-04, ESTILO 1
TO-92 (TO-226AA)



TRANSISTOR DE PROPÓSITO GENERAL
NPN SILICIO

CARACTERÍSTICAS ELÉCTRICAS ($T_A = 25$ °C a menos que se especifique lo contrario)

Característica	Símbolo	Mínimo	Máximo	Unidad
CARACTERÍSTICAS DE APAGADO				
Voltaje de ruptura (1) colector-emisor ($I_C = 1.0$ mAdc, $I_B = 0$)	$V_{(BR)CEO}$	30		Vdc
Voltaje de ruptura colector-base ($I_C = 10$ µAdc, $I_E = 0$)	$V_{(BR)CBO}$	40		Vdc
Voltaje de ruptura emisor-base ($I_B = 10$ µAdc, $I_C = 0$)	$V_{(BR)EBO}$	5.0		Vdc
Corriente de corte del colector ($V_{CB} = 20$ Vdc, $I_E = 0$)	I_{CBO}	–	50	nAdc
Corriente de corte del emisor ($V_{BE} = 3.0$ Vdc, $I_C = 0$)	I_{EBO}	–	50	nAdc
CARACTERÍSTICAS DE ENCENDIDO				
Ganancia de corriente DC (1) ($I_C = 2.0$ mAdc, $V_{CE} = 1.0$ Vdc) ($I_C = 50$ mAdc, $V_{CE} = 1.0$ Vdc)	h_{FE}	50 25	150 –	–
Voltaje de saturación (1) colector-emisor ($I_C = 50$ mAdc, $I_B = 5.0$ mAdc)	$V_{CE(sat)}$	–	0.3	Vdc
Voltaje de saturación base-emisor ($I_C = 50$ mAdc, $I_B = 5.0$ mAdc)	$V_{BE(sat)}$	–	0.95	Vdc
CARACTERÍSTICAS DE PEQUEÑA SEÑAL				
Producto ganancia en corriente-ancho de banda ($I_C = 10$ mAdc, $V_{CE} = 20$ Vdc, f = 100 MHz)	f_T	250	–	MHz
Capacitancia de salida ($V_{CB} = 5.0$ Vdc, $I_E = 0$, f = 100 MHz)	C_{obo}	–	4.0	pF
Capacitancia de entrada ($V_{BE} = 0.5$ Vdc, $I_C = 0$, f = 100 kHz)	C_{ibo}	–	8.0	pF
Capacitancia colector-base ($I_E = 0$, $V_{CB} = 5.0$ V, f = 100 kHz)	C_{cb}	–	4.0	pF
Ganancia en corriente en pequeña señal ($I_C = 2.0$ mAdc, $V_{CE} = 10$ Vdc, f = 1.0 kHz)	h_{fe}	50	200	–
Ganancia en corriente-alta frecuencia ($I_C = 10$ mAdc, $V_{CE} = 20$ Vdc, f = 100 MHz) ($I_C = 2.0$ mAdc, $V_{CE} = 10$ V, f = 1.0 kHz)	h_{fe}	2.5 50	 200	–
Figura de ruido ($I_C = 100$ µAdc, $V_{CE} = 5.0$ Vdc, $R_S = 1.0$ k ohm, f = 1.0 kHz)	NF	–	6.0	dB

(1) Prueba de pulso, ancho del pulso = 300 µs, ciclo de trabajo = 2.0 %

(a)

Tabla 6.1 Hoja de especificaciones del transistor bipolar BJT 2N4123

CAPITULO 7

TRANSISTORES DE EFECTO DE CAMPO

7.1 INTRODUCCIÓN.

El transistor de efecto de campo (**FET**) por las siglas en inglés: **Field Effect Transistor** es un dispositivo de tres terminales que se utiliza para aplicaciones diversas que se asemejan, en una gran proporción a las del transistor BJT.

El transistor **BJT** es un dispositivo **controlado por corriente** como se observa en la figura 7.1a, mientras que el **JFET** es un dispositivo **controlado por voltaje** como se muestra en la figura 7.1b

La corriente I_C es una función directa del nivel de I_B. Para el FET la corriente I_D será una función del voltaje V_{GS} aplicado al circuito de entrada. En cada caso, la corriente del circuito de salida está controlado por un parámetro del circuito de entrada.

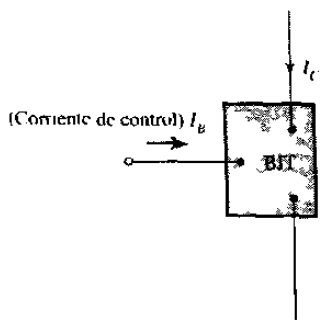


Figura 7.1a Transistores controlados por corriente

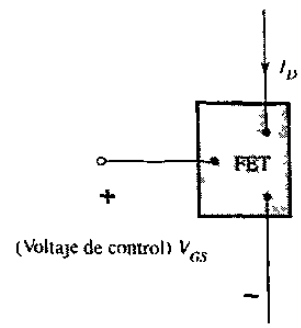


Figura 7.1b Transistores controlados por voltaje

Así como existen transistores bipolares **npn** y **pnp** hay transistores de efecto de campo de canal-**n** y de canal-**p**. El transistor **BJT** es un dispositivo **bipolar**, el prefijo **bi** indica que el nivel de conducción es una función de dos portadores de carga, los electrones y los huecos. El **FET** es un dispositivo **unipolar** que depende para su conducción únicamente de electrones (canal-n) ó de huecos (canal-p).

Una de las características más importantes de los transistores de efecto de campo es una **gran impedancia de entrada** que va de 1 a varios cientos de megaohms, también son más estables a la temperatura que los BJT, lo cuál los hace más útiles en los circuitos integrados.

7.2 CONSTRUCCIÓN Y CARACTERÍSTICAS DE LOS JFET.

La construcción básica del JFET de canal-n se muestra en la figura 7.2. La mayor parte de la estructura es del material tipo-n que forma el canal entre las capas interiores del material tipo-p. La parte superior del canal de tipo-n se encuentra conectada por medio de un contacto óhmico a la terminal referida como el **drenador** (**D**) (por su sigla en inglés, **Drain**), mientras que el extremo inferior del mismo material se conecta por medio de un contacto óhmico a una terminal referida como la **fuente** (**S**) (por su sigla en inglés, **Source**). Los dos materiales de tipo-p se encuentran conectados entre sí y también a una terminal de **compuerta** (**G**) (por su sigla en inglés, **Gate**).

El JFET tiene dos uniones p-n bajo condiciones sin polarización, el resultado es una región de agotamiento en cada unión como se muestra en la figura 7.2. La región de agotamiento es aquella que no presenta portadores libres.

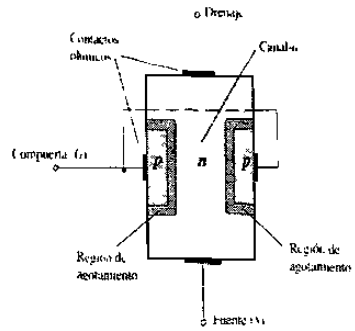


Figura 7.2 Transistor de efecto de campo de union (JFET)

V_{GS} = 0 V, V_{DS} con algún valor positivo

En la figura 7.3 se ha aplicado un voltaje positivo V_{DS} a través del canal, y la entrada se conectó directamente a la fuente con objeto de establecer la condición V_{GS} = 0V

En el instante en que se aplica el voltaje V_{DD} = V_{DS} los electrones serán atraídos a la terminal del drenador, estableciéndose la corriente convencional I_D con la dirección definida de la figura 7.3. Las corrientes del drenador y la fuente son equivalentes ésto es: I_D = I_S el flujo de carga se encuentra relativamente sin ninguna restricción y sólo la limita la resistencia del canal-n entre el drenador y la fuente.

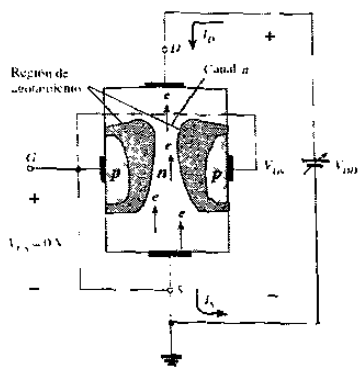


Figura 7.3 JFET con V_{GS} = 0 V
V_{DS} > 0 V

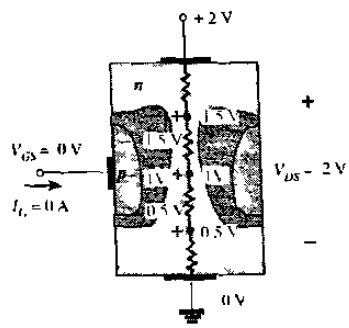


figura 7.4 Potenciales variables
de polarización inversa

Es importante observar que la región de agotamiento es más amplia cerca de la parte superior de ambos materiales de tipo-p. El resultado de ésto, es que la región superior del material tipo-p es que está polarizada de manera inversa con cerca de 1.5V con la región inferior polarizada en forma inversa únicamente con 0.5V. Mientras mayor es la polarización inversa aplicada, más ancha es la región de agotamiento, de ahí que la distribución de la región de agotamiento es como se muestra en la figura 7.4.

El hecho de que la unión p-n esté polarizada en forma inversa a través de toda la longitud del canal ocasiona una corriente en la entrada de cero amperes como es mostrado en la misma figura. El hecho de que $I_G = 0$ mA es una característica muy importante del FET.

Cuando del voltaje V_{DS} se incrementa desde cero a unos cuantos volts, la corriente aumenta como lo determina la ley de ohm y la gráfica de I_D en función de V_{DS} aparece en la figura 7.5. La rectitud de la gráfica indica que para la región de valores pequeños de V_{DS}, la resistencia es en esencia constante. Cuando V_{DS} se eleva y se acerca al nivel referido como el V_P en la figura 7.5 las regiones de agotamiento de la figura 7.3 se harán más amplias ocasionando una reducción notable en el ancho del canal.

La trayectoria de conducción reducida causa que se incremente la resistencia ésto es mostrado en la curva en la figura 7.5. Mientras más horizontal es la curva, mayor es la resistencia, ésto significa que la resistencia está alcanzando un número infinito de ohms en la región horizontal. Si V_{DS} se eleva a un nivel donde parece que las dos regiones de agotamiento se "tocan", como se muestra en la figura 7.6 resultará una condición referida como estrechamiento y se denomina como V_P (por sus siglas en inglés, **pinch-off**).

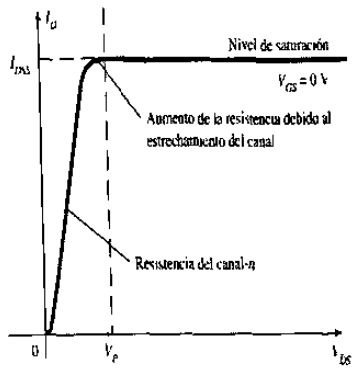


Figura 7.5 Gráfica de I_D en función de V_{DS} para $V_{GS} = 0$ V

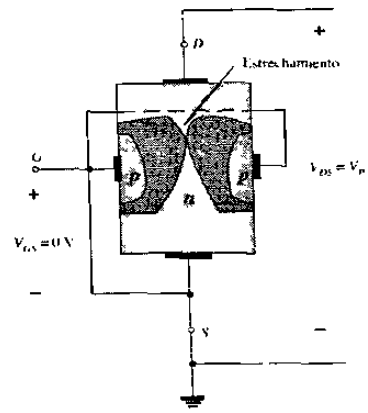


Figura 7.6 Estrechamiento del JFET ($V_{GS} = 0V$, $V_{DS} = V_P$)

Mientras V_{DS} se incremente más allá de V_P, la región del encuentro cercano entre las dos regiones de agotamiento incrementa su longitud a lo largo del canal, pero el nivel de I_D permanece esencialmente constante. Por lo tanto, una vez que $V_{DS} > V_P$, el JFET tiene las características de una fuente de corriente.

I_{DSS} es la corriente máxima de drenador para un JFET y está definida mediante las condiciones $V_{GS} = 0$ V y $V_{DS} > | V_P |$.

Para un $V_{GS} < 0$ V

El voltaje de la compuerta a la fuente dado por V_{GS} es el voltaje que controla al JFET. Para el dispositivo de canal-n el voltaje de control V_{GS} se hace más y más negativo a partir de su nivel $V_{GS} = 0$ V. Es decir, la terminal de la compuerta se hace a niveles de potencial más y más bajos en comparación con la fuente.

En la figura 7.7 se aplica un voltaje negativo de –1 V entre las terminales de la compuerta y la fuente para un nivel bajo de V_{DS}. El efecto del V_{GS} aplicado de polaridad negativa es el de establecer regiones de agotamiento similares a las que se obtuvieron con un $V_{GS} = 0$ V pero a niveles menores que V_{DS}.

Por tanto, el resultado de aplicar una polarización negativa en la compuerta es alcanzar una saturación a un nivel menor a V_{DS} como se muestra en la figura 7.8 para V_{GS} = -1 V. El nivel resultante de saturación para I_D se ha reducido y de hecho continuará reduciéndose mientras V_{GS} se haga todavía más negativo, para entonces el voltaje de estrechamiento continua cayendo en una trayectoria parabólica conforme V_{GS} se hace más negativo. Cuando V_{GS} = - V_P, V_{GS} será lo suficientemente negativo como para establecer un nivel de saturación que será en esencia 0 mA para todos los propósitos prácticos el dispositivo ha sido " apagado".

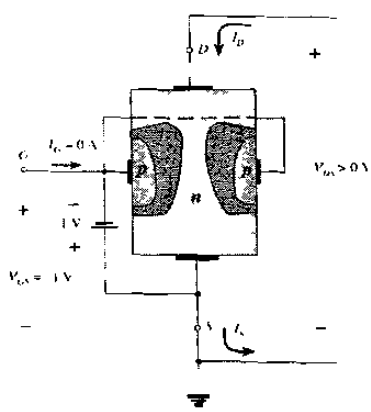


Figura 7.7 JFET con aplicación de voltaje negativo a la entrada

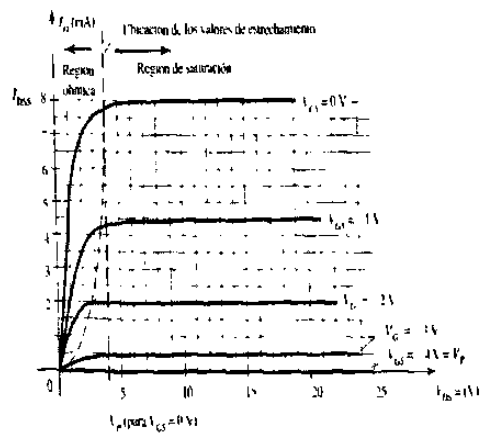


Figura 7.8 Caracteristicas del JFET canal-n

El nivel de V_{GS} que da por resultado I_D = 0 mA se encuentra definido por:

V_{GS} = V_P siendo V_P un voltaje negativo para los dispositivos de canal-n y un voltaje positivo para los JFET de canal-p.

En la mayor parte de las hojas de especificaciones, el voltaje de estrechamiento se encuentra especificado como $V_{GS(apagado)}$ en vez de Vp.

Resistencia controlada por voltaje.

La región a la izquierda del estrechamiento en la figura 7.8 se conoce como la **región óhmica ó de resistencia controlada por voltaje**. En ésta región al JFET se le usa en realidad como una resistencia variable cuyo valor se encuentra controlado por medio de voltaje de la compuerta a la fuente.

7.3 DISPOSITIVOS DE CANAL-P

El JFET de canal-p está construido exactamente de la misma manera que el dispositivo de canal-n de la figura 7.2 con una inversión de los materiales tipo-p y tipo-n como es mostrado en la figura 7.9. Las direcciones de corriente definidas están invertidas, como las polaridades reales para los voltajes V_{GS} y V_{DS}.

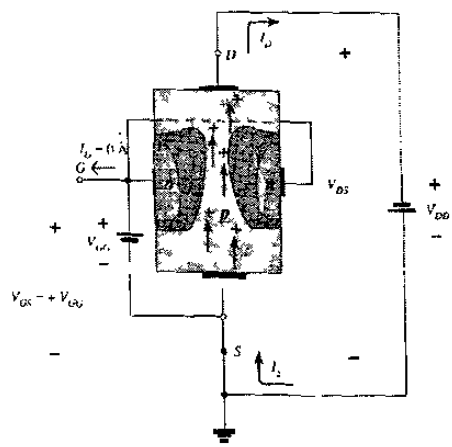


Figura 7.9 JFET canal-p

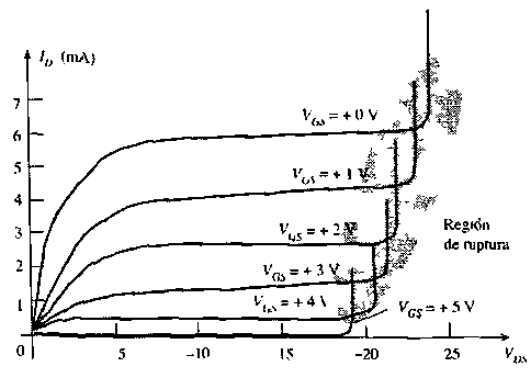


figura 7.10 Características del JFET canal-p

Para el dispositivo de canal-p éste será estrechado mediante voltajes crecientes positivos de la compuerta a la fuente y la notación de doble subíndice para V_{DS}, por tanto dará como resultado voltajes negativos para V_{DS} sobre las características de la figura 7.10 tiene una I_{DSS} de 6 mA y un voltaje de estrechamiento de $V_{GS} = +6$ V.

Símbolos

Los símbolos gráficos para los JFET de canal-n y de canal-p se presentan en la figura 7.11 observar que la flecha se encuentra apuntando hacia adentro para dispositivos de canal-n. La única diferencia en el símbolo es la dirección de la flecha para el dispositivo de canal-p.

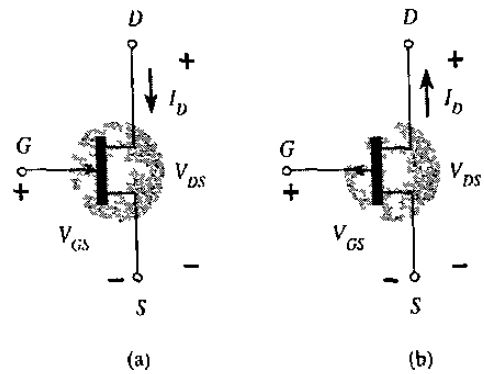


Figura 7.11 Símbolos de JFET canales "n y p"

7.4 CARACTERÍSTICAS DE TRANSFERENCIA

Para el transistor BJT la corriente de salida I_C y la corriente de control I_B fueron relacionadas por beta, ésta es considerada como constante para el análisis que fué desarrollado.

En forma de ecuación queda como sigue:

Variable de control

$$I_C = f(I_B) = \beta I_B$$

constante

Existe una relación lineal entre I_C e I_B. Si se duplica el nivel de I_B, la I_C se incrementará también por un factor de 2, ésta relación lineal no existe entre las cantidades de salida y de entrada de un JFET. La relación de I_D y V_{GS} se encuentra definida por la ecuación de Shockely:

Variable de control

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

constantes

El término cuadrático de la ecuación dará por resultado una relación no lineal entre I_D y V_{GS} produciendo una curva que crece exponencialmente con las magnitudes decrecientes de V_{GS}.

Las características de transferencia definidas por la ecuación de Shockley no resultan afectadas por la red en la cual se utiliza el dispositivo.

Se puede obtener la curva de transferencia utilizando la ecuación de Shockley ó a partir de las características de salida de la figura 7.8. En la figura 7.12 se proporcionan dos gráficas con la escala vertical en miliamperes para cada gráfica. Una de ellas relaciona I_D en función de V_{DS} y la otra es la I_D en función de V_{GS}.

Para la aplicación de la ecuación de Shockley se demuestra mejor al examinar unos cuantos niveles específicos de una variable y encontrando el nivel resultante del otro de la siguiente manera:

Sustituyendo $V_{GS} = 0$ V nos dará:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

$$I_D = I_{DSS}\left(1 - \frac{0}{V_P}\right)^2 = I_{DSS}(1-0)^2$$

$$I_D = I_{DSS}\,|_{VGS=0}$$

sustituyendo $V_{GS} = V_P$ nos resulta:

$$I_D = I_{DSS}\left(1 - \frac{V_P}{V_P}\right)^2$$

$$I_D = I_{DSS}(1-1)^2 = I_{DSS}(0)$$

$$I_D = 0\ A\,|_{VGS=0}$$

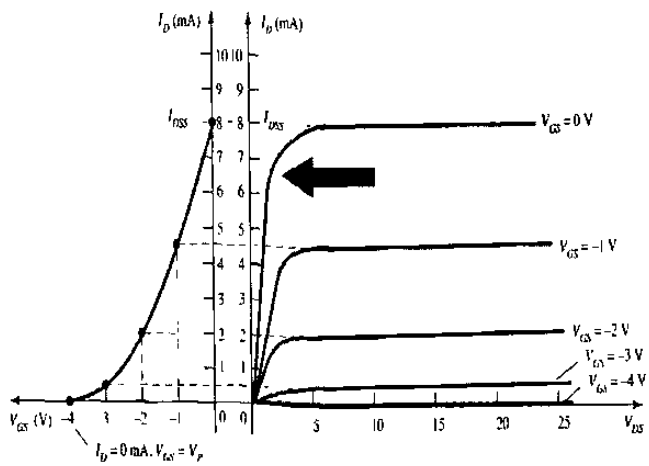


Figura 7.12 Curva de transferencia para las características de drenador

Para las características de drenador de la figura 7.12 si se sustituye V_{GS} = -1 V, tenemos:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = 8\text{ mA}\left(1 - \frac{-1V}{-4V}\right)^2 = 8\text{ mA}\left(1 - \frac{1V}{4V}\right)^2 = 8\text{ mA }(0.75)^2$$

$$I_D = 8\text{ mA}(0.5625)$$

$$I_D = 4.5\text{ mA}$$

Este resultado es observado en la figura 7.12. Obsérvese muy bien los signos de los voltajes V_{GS} y de V_{DS}. A partir de los valores dados de I_{DSS} y de V_P (como normalmente se proporcionan en las hojas de especificaciones) el nivel de I_D se puede encontrar para cualquier nivel de V_{GS}. Recíprocamente se obtiene una ecuación para el nivel resultante de V_{GS} para un nivel dado de I_D ésto es:

$$V_{GS} = V_P\left(1 - \frac{I_D}{I_{DSS}}\right)$$

$$V_{GS} = -4V\left(1 - \frac{4.5mA}{8mA}\right)$$

V_{GS} = -1 V.

Método manual rápido

Debido a que la curva de transferencia se gráfica con mucha frecuencia, existe una ventaja tener un método manual rápido, ésto con el objeto de graficar la curva de la manera más eficiente mientras se mantenga un grado aceptable de precisión.

Los niveles específicos de V_{GS} darán niveles de I_D que podrán ser memorizados para proporcionar los puntos necesarios con objeto de graficar la curva de transferencia. Si se especifica que V_{GS} sea la mitad del valor de estrechamiento V_P, el nivel resultante de I_D será el siguiente:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = I_{DSS}\left(1 - \frac{V_P/2}{V_P}\right)^2 = I_{DSS}\left(1 - \frac{1}{2}\right)^2 = I_{DSS}(0.5)^2$$

$$I_D = I_{DSS}(0.25)$$

$$I_D = \frac{I_{DSS}}{4} \quad V_{GS} = V_P/2$$

Esta ecuación no es para un nivel de V_P en particular, sino para cualquier nivel de V_P mientras que $V_{GS} = V_P/2$. Este resultado especifica que la corriente de drenador siempre será una cuarta parte del valor de saturación I_{DSS}, mientras que el voltaje-fuente sea la mitad del valor de estrechamiento.

Si elegimos $I_D = I_{DSS}/2$ al sustituir en la ecuación nos queda:

$$V_{GS} = V_P\left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right)$$

$$V_{GS} = V_P\left(1 - \sqrt{\frac{I_{DSS}/2}{I_{DSS}}}\right) = V_P\left(1 - \sqrt{0.5}\right)$$

$$V_{GS} = V_P(0.293)$$

$$V_{GS} = 0.3V_P \quad I_D = I_{DSS}/2$$

Se pueden determinar puntos adicionales, utilizando cuatro puntos con objeto de trazar la curva de transferencia, a continuación se muestra una tabla para éstos puntos:

V_{GS} en función de I_D

V_{GS}	I_D
0	I_{DSS}
$0.3V_P$	$I_{DSS}/2$
$0.5V_P$	$I_{DSS}/4$
V_P	0 mA

Tabla 7.1 V_{GS} en función de I_D usando la ecuación de Shockley

Ejemplo 7.1

Trazar la curva definida por I_{DSS} = 12 mA y V_P = -6 V.

Solución:

Los dos puntos de la gráfica están definidos por:

I_{DSS} = 12 mA y V_{GS} = 0 V

I_D = 0 mA y $V_{GS} = V_P$

En $V_{GS} = V_P/2$ = -6V/2 = **- 3 V**, la corriente de drenador está dada por $I_D = I_{DSS}/4$ = 12 mA/4 = **3 mA**

En $I_D = I_{DSS}/2$ = 12 mA/2 = **6 mA**, el voltaje de la compuerta a la fuente se encuentra determinado por $V_{GS} = 0.3\ V_P = 0.3$ (-6 V) = **-1.8 V**. Los cuatro puntos están bien definidos sobre la figura 7.13 con la curva de transferencia completa.

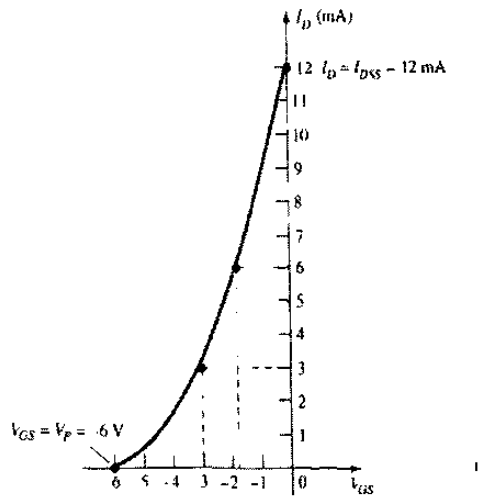


Figura 7.13 Curva de transferencia para el ejemplo 7.1

7.5 MOSFET DE TIPO DECREMENTAL

MOSFET significa transistor de efecto de campo **Metal-Oxido Semiconductor**

Construcción básica

La construcción básica del MOSFET de tipo decremental de canal-n se muestra en la figura 7.14. Una placa de material tipo-p está formada a partir de una base de silicio que se le conoce como **substrato**, que es la base sobre la que se construye el dispositivo. En la misma figura se muestra que las terminales de fuente y compuerta están conectadas por medio de contactos metálicos a las regiones dopadas-n unidas por un canal-n. La compuerta se encuentra conectada también a una superficie de contacto metálico, pero permanece aislada del canal-n por medio de una capa muy delgada de dióxido de silicio (SiO_2).

El SiO_2 es un tipo particular de aislante conocido como **dieléctrico** que ocasiona campos eléctricos opuestos dentro del dieléctrico cuando se expone a un campo externamente aplicado. El hecho de que la capa SiO_2 es una capa aislante revela el siguiente hecho:

No existe conexión eléctrica directa entre la terminal de la compuerta y el canal de un MOSFET.y se debe a la capa aislante de SiO_2 del MOSFET explican la alta impedancia muy deseable de entrada del dispositivo.

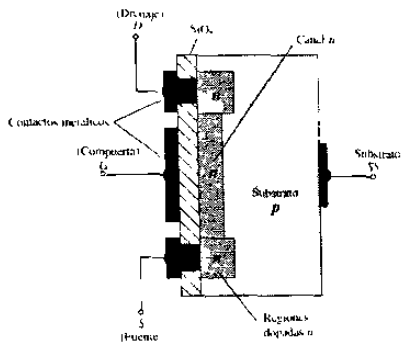


Figura 7.14 MOSFET tipo decremental Canal-n

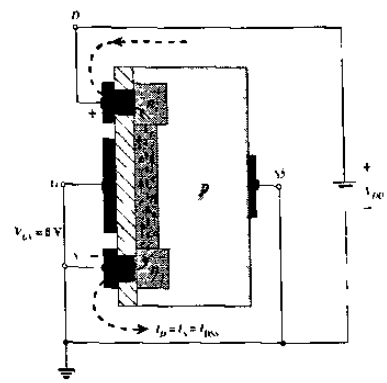


Figura 7.15 MOSFET tipo decremental con $V_{GS} = 0$ V y $V_{DD} \neq 0$

La capa aislante entre la compuerta y el canal ha dado por resultado otro nombre para el dispositivo: FET de compuerta aislada ó IGFET (por las siglas en inglés de: Insulated Gate).

Operación básicas y características

En la figura 7.15 el voltaje de compuerta-fuente se hace cero volts mediante la conexión directa de una terminal a la otra y se aplica un voltaje V_{DS} a través de las terminales de drenador y fuente.

El resultado es una atracción, por el potencial positivo del drenador para los electrones libres del canal-n y una corriente similar a aquella establecida a través del canal del JFET, ésto es mostrado en la figura 7.16

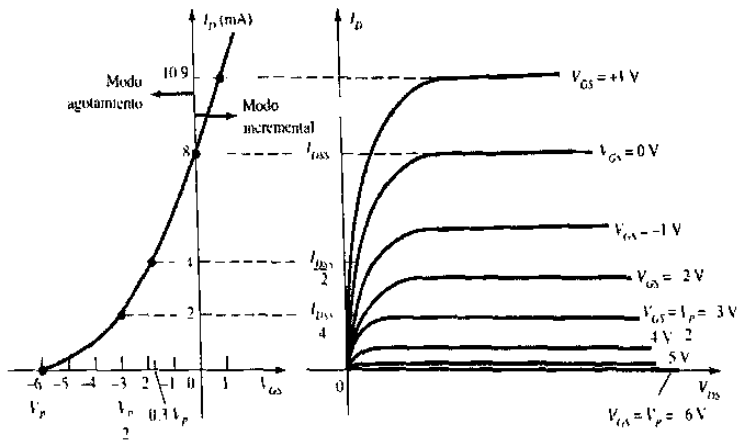


Figura 7.16 Curvas de transferencia para las características de drenaje

En la figura 7.17 V_{GS} tiene un voltaje negativo tal como –1 V. El potencial negativo en la entrada tenderá a presionar a los electrones hacia el substrato tipo-p (cargas similares se repelen) y atrae huecos del substrato tipo-p (cargas opuestas se atraen) como se muestra en la figura 7.17. Dependiendo de la magnitud de la polarización negativa que aplica V_{GS}, sucederá un nivel de recombinación entre los electrones y los huecos que reducirá el número de electrones libres disponibles para la conducción en el canal-n. Mientras más negativa sea la polarización, más alta será la tasa de recombinación. El nivel resultante de corriente de drenador es, por tanto, reducida con la polarización negativa creciente de V_{GS} como se muestra en la figura 7.16 para los V_{GS} = -1 V, -2 V y así sucesivamente, hasta el nivel de estrechamiento de –6 V. Los niveles resultantes de corriente de drenador y la gráfica de la curva de transferencia se conduce exactamente igual a la descrita para el JFET.

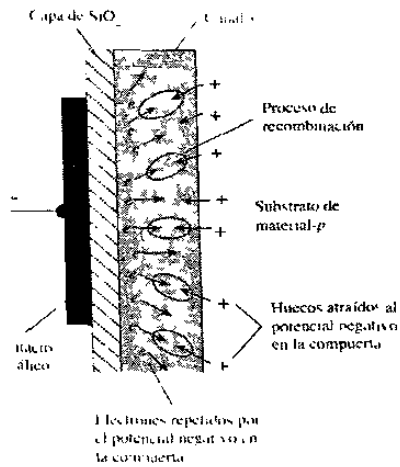


Figura 7.17 Reducción de portadores libres en el canal por potencial negativo

Para los valores positivos de V_{GS} la entrada positiva atraerá electrones adicionales (portadores libres) desde el substrato del tipo-p debido a la corriente de fuga inversa y creará nuevos portadores mediante la colisión resultante de las partículas en aceleración. Mientras el voltaje compuerta-fuente sigue aumentando en la dirección positiva, la figura 7.16 indica que la corriente de drenador se incrementará en forma acelerada debido a las razones anteriores.

La aplicación de un voltaje positivo de la compuerta a la fuente a "incrementado" el nivel de portadores libres en el canal comparado con aquel encontrado con $V_{GS} = 0$ V. Por ésta razón la región de voltajes positivos de la entrada sobre el drenador ó las características de transferencia es a menudo conocida como la región incremental, con la región entre el nivel de corte y de saturación de I_{DSS} denominada la región de agotamiento. La ecuación de Shockley seguirá aplicándose al MOSFET de tipo decremental tanto en la región de agotamiento como en la incremental.

Ejemplo 7.2

Trace las características de transferencia para un MOSFET del tipo decremental de canal-n con $I_{DSS} = 10$ mA y $V_P = -4$ V

Solución:

En $V_{GS} = 0$ V, $I_D = I_{DSS} = 10$ mA

$V_{GS} = V_P = -4$, $I_D = 0$ mA

$V_{GS} = V_P / 2 = -4$ V $/ 2 = 2$ V, $I_D = I_{DSS} / 4 = 10$ mA $/ 4$

$I_D = 2.5$ mA

en $I_D = I_{DSS} / 2$, $V_{GS} = 0.3V_P = 0.3\ (-4\ V) = -1.2$ V

Todas las curvas aparecen en la figura 7.18. Antes de graficar la región positiva de V_{GS}, hay que tomar en cuenta que la I_D aumenta con mucha rapidez con los valores mayores de V_{GS}. Por lo tanto hay que ser cuidadoso en la selección de valores que deben sustituirse en la ecuación de Schockley. Por ejemplo se intentará con un voltaje de +1V positivo en V_{GS}, ésto es:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = I_{DSS}\left(1 - \frac{+1V}{-4V}\right)^2 = 10mA(1+0.25)^2 = 10mA(1.5625)$$

$$I_D = 15.63mA.$$

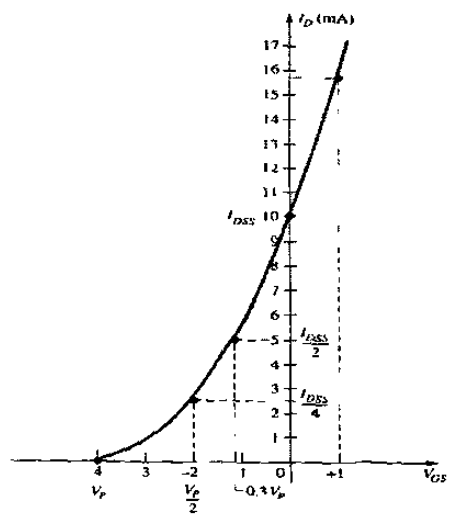


Figura 7.18 Característica de transferencia del MOSFET

MOSFET de tipo decremental de canal p

La construcción de un MOSFET de tipo decremental de canal-p es exactamente el inverso del que aparece en la figura 7.14. Todas las propiedades de los voltajes y las direcciones de las corrientes están invertidas como lo ilustra la figura 7.19

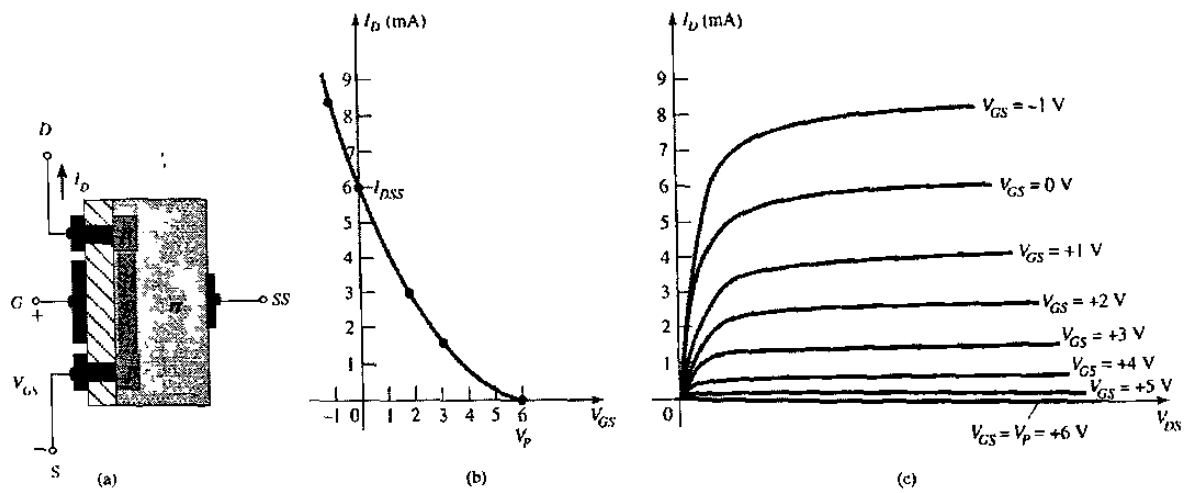


Figura 7.19 MOSFET tipo decremental canal-p

Símbolos

Los símbolos gráficos para un MOSFET de tipo decremental de canal-n y canal-p se muestran en la figura 7.20. Los símbolos tratan de reflejar la construcción real del dispositivo, la falta de una conexión directa (debido al aislamiento de la entrada) entre la compuerta y el canal está representado por un espacio entre la compuerta y las otras terminales del símbolo. La línea vertical que representa el canal está conectada entre el drenador y la fuente y está soportada por el substrato.

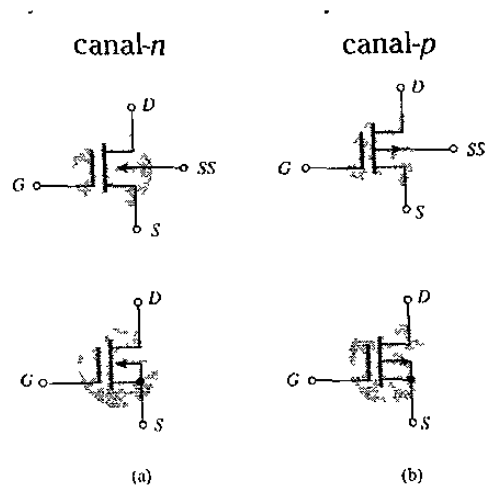


Figura 7.20 Símbolos del MOSFET decremental tipo- n y - p

7.6 MOSFET DE TIPO INCREMENTAL

Las características del MOSFET de tipo incremental son bastante diferentes de cualquier otro que hasta ahora hemos visto. La curva de transferencia no está definida por la ecuación de Shockley, y la corriente de drenador está en corte hasta que el voltaje compuerta-fuente alcance una magnitud específica. El control de corriente en un dispositivo de canal-n ahora resulta afectado por un voltaje compuerta-fuente positivo en lugar del rango de voltajes negativos encontrados para los JFET de canal-n y los MOSFET de tipo decremental de canal-n.

Construcción básica

La construcción básica del MOSFET de tipo incremental de canal-n se muestra en la figura 7.21. Las terminales de la fuente y drenador se conectan una vez más por medio de contactos metálicos a regiones dopadas-n, pero se observa en la figura 7.21

la ausencia de un canal entre las dos regiones dopadas-n. Esta es la diferencia primordial entre la construcción de los MOSFET de tipo decremental y los de tipo incremental: La ausencia de un canal como un componente construido del dispositivo.

La construcción de un MOSFET de tipo incremental es bastante similar a la de un MOSFET de tipo decremental, excepto por la ausencia de un canal entre la terminales de drenador y fuente.

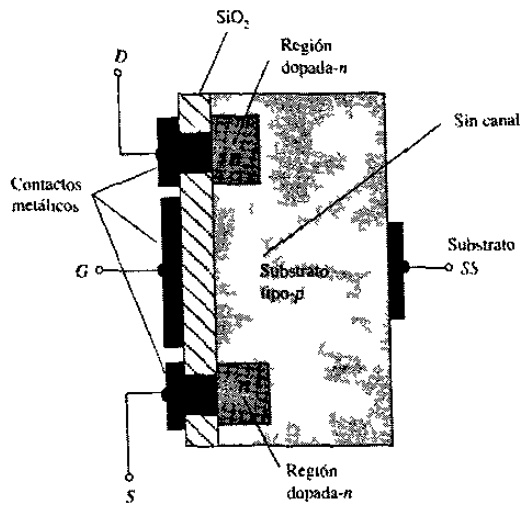


Figura 7.21 MOSFET tipo incremental canal n

Operación básica y características

En la figura 7.22 tanto V_{DS} como V_{GS} están en algún voltaje positivo mayor de cero volts, estableciendo al drenador y la compuerta a un potencial positivo respecto a la fuente. El potencial positivo en la compuerta presionará los huecos (porque las cargas iguales se repelen) del substrato-p a lo largo del filo de la capa de SiO_2 con objeto de dejar esa área y entrar a regiones más profundas del substrato-p, como se muestra en la figura. 7.22

El resultado es una región de agotamiento cerca de la capa aislante de SiO_2 sin huecos. Sin embargo, los electrones en el substrato-p (los portadores minoritarios del material) serán atraídos a la entrada positiva y se acumularán en la región cercana a la superficie de la capa de SiO_2. La capa de SiO_2 y sus cualidades aislantes evita que los portadores negativos sean absorbidos en la terminal de la compuerta. Mientras V_{GS} aumente en magnitud, la concentración de electrones cerca de la superficie de SiO_2 se incrementará hasta que una región inducida de tipo-n pueda eventualmente soportar un flujo mesurable entre el drenador y la fuente. El nivel de V_{GS} que resulta en un incremento significativo de la corriente de drenador se le llama: **voltaje de umbral** y se le dá el símbolo de $\mathbf{V_T}$ (por la sigla en inglés de **Threshold**).

En las hojas de especificaciones se le conoce como $\mathbf{V_{GS(Th)}}$.

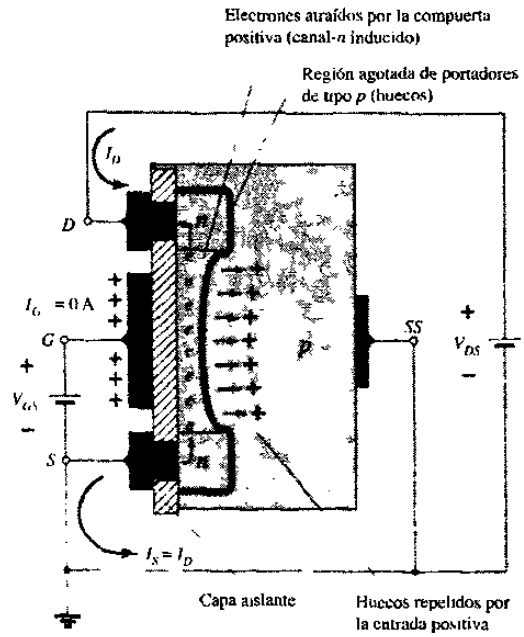


Figura 7.22 Formación del canal en el MOSFET incremental

Cuando V_{GS} se incrementa más allá del nivel de umbral, la densidad de los portadores libres en el canal inducido se incrementan, dando por resultado un nivel mayor de corriente de drenador. Sin embargo, si se mantiene V_{GS} constante y solo se aumenta el nivel de V_{DS} , la corriente de drenador eventualmente alcanzará un nivel de saturación así como ocurrió al JFET y al MOSFET de tipo decremental. La saturación de I_D se debe a un proceso de estrechamiento descrito por un canal más angosto al final del drenador del canal inducido, como es mostrado en la figura 7.23

$$V_{DG} = V_{DS} - V_{GS}$$

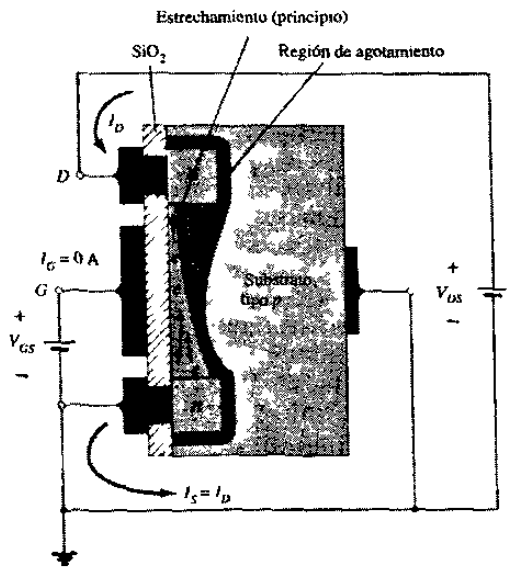


Figura 7.23 Cambio de la región de agotamiento y el canal

Cualquier crecimiento posterior en V_{DS} y en el valor fijo de V_{GS} no afectará el nivel de saturación de I_D hasta que se encuentren las condiciones de ruptura.

Las características de drenador de la figura 7.24 revelan que para el dispositivo de la figura 7.23 con V_{GS} = 8 V, la saturación ocurrió en un nivel de V_{DS} = 6 V. De hecho, el nivel de saturación para V_{DS} está relacionado con el nivel de V_{GS} aplicado por:

$$V_{Dsat} = V_{GS} - V_T$$

Para los valores de V_{GS} menores que el nivel de umbral, la corriente de drenador de un MOSFET de tipo incremental es de 0 mA

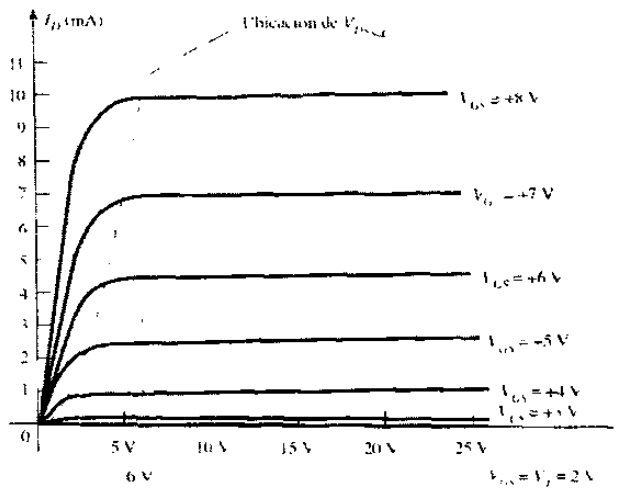


Figura 7.24 Características de drenador

Para los niveles de $V_{GS} > V_T$ la corriente de drenador está relacionada al voltaje compuerta-fuente aplicado mediante la siguiente relación no lineal ésto es:

$$I_D = k\,(V_{GS} - V_T)^2$$

El término k es una constante que, a su vez, es una función de la fabricación del dispositivo. El valor de k se puede calcular a partir de la siguiente ecuación:

$$k = \frac{I_{D(encendido)}}{\left(V_{GS(encendido)} - V_T\right)^2}$$

sustituyendo la $I_{D(encendido)}$ = 10 mA donde $V_{GS(encendido)}$ = 8 V a partir de las características de la figura 7.24 se obtiene:

$$k = \frac{10mA}{(8V - 2V)^2} = \frac{10mA}{(6V)^2} = \frac{10mA}{36V^2}$$

$$k = 0.278 \times 10^{-3}\ A/V^2$$

una ecuación general para I_D para las características de la figura 7.24 nos dá:

$$I_D = 0.278 \times 10^{-3}\ (V_{GS} - 2\ V)^2$$

Sustituyendo $V_{GS} = 4$ V se encuentra que:

$$I_D = 0.278 \times 10^{-3}\ (4V - 2V)^2$$

$$I_D = 0.278 \times 10^{-3}\ (2)^2$$

$$I_D = 0.278 \times 10^{-3}\ (4)$$

$$I_D = 1.11\ mA$$

En la figura 7.25 las características de drenador y de transferencia se han colocado lado a lado para describir el proceso de transferencia tanto de una como de la otra. En esencia es exactamente igual al ejemplo que se presentó para el JFET y el MOSFET de tipo decremental. La corriente de drenador es de 0 mA para $V_{GS} < V_T$.

Ahora el dispositivo de canal-n (inducido) está totalmente en la región de V_{GS} positiva y no aumenta hasta que $V_{GS} = V_{Th}$

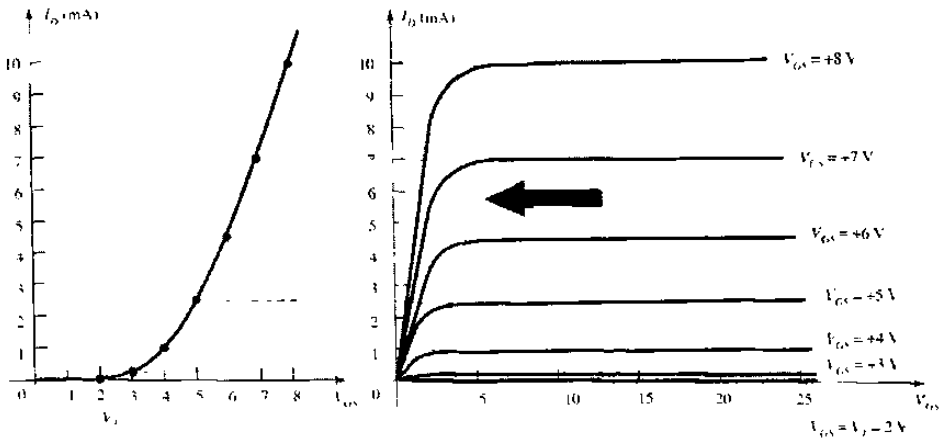


Figura 7.25 Curva de transferencia para características de drenador

MOSFET de tipo incremental de canal-p

La construcción de un MOSFET de tipo incremental de canal-p es exacto al inverso que aparece en la figura 7.21 como se muestra en la figura 7.26. Esto es, ahora existe un substrato de tipo-n y regiones dopadas-p bajo las conexiones del drenador y de la fuente.

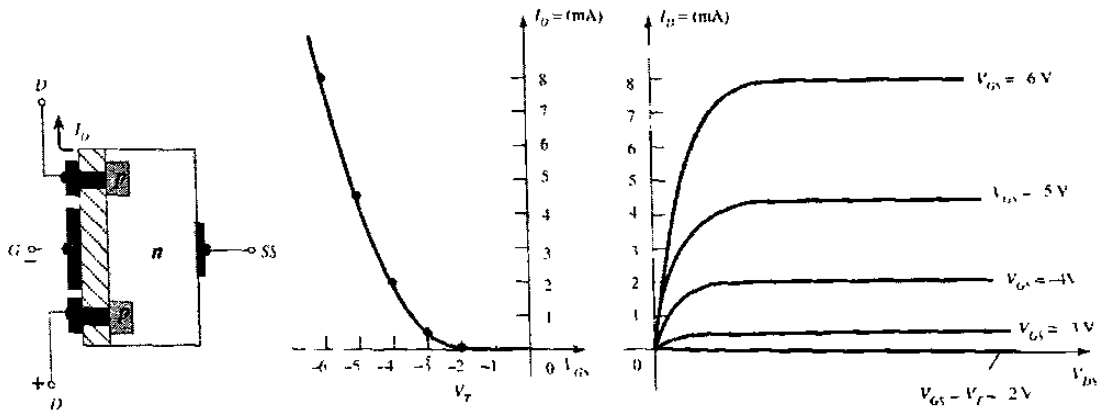


Figura 7.26 MOSFET tipo incremental canal-p

Símbolos

Los símbolos en la figura 7.27 intentan reflejar la construcción real del dispositivo. Se eligió la línea punteada entre el drenador y la fuente para reflejar el hecho de que no existe un canal entre los dos bajo condiciones de no polarización. Esta es la única diferencia entre los símbolos para el MOSFET de tipo decremental y de tipo incremental.

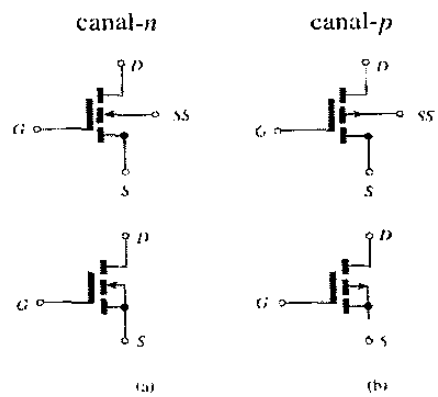


Figura 7.27 Símbolos del MOSFET incremental tipo p y tipo n

Manejo del MOSFET

La delgada capa de SiO_2 que se encuentra situada entre la compuerta y el canal de los MOSFET tiene el efecto positivo de ofrecer una característica de alta impedancia de entrada para el dispositivo, pero por ésta capa extremadamente delgada se deben tener precauciones para su manejo. A menudo existe suficiente acumulación de carga estática (la cuál se capta de los electrones) que establece una diferencia de potencial a través de la delgada capa, de tal forma que la puede romper y establecer la conducción a través de ella, por tanto, es muy importante que se deje el papel de embarque (ó anillo) de corto circuito, porque interconecta las terminales hasta que el dispositivo se va a insertar en el sistema.

Con el anillo la diferencia de potencial se mantiene en 0 V entre dos terminales cualquiera. Por lo menos, siempre se debe hacer tierra para permitir la descarga de la estática acumulada antes de manejar el dispositivo, y siempre levantar el transistor por el encapsulado.

CAPITULO 8

POLARIZACIONES DEL FET

8.1 INTRODUCCIÓN

Para el transistor de efecto de campo la relación entre las cantidades de entrada y de salida es no lineal debido al término cuadrático en la ecuación de Shockley.

Las relaciones no lineales dan por resultado curvas como las que se obtuvieron para las características de transferencia de un JFET. La relación no lineal entre la I_D y V_{GS} puede complicar el método matemático del análisis de cd de las configuraciones a FET. Una solución gráfica limita las soluciones a una precisión de décimas, pero resulta un método más rápido para la mayoría de los amplificadores.

Las relaciones generales que pueden aplicarse al análisis en cd de todos los amplificadores a FET son:

$$I_G = 0\ A$$

$$I_D = I_S$$

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

Para los MOSFET de tipo incremental se puede aplicar la siguiente ecuación:

$$I_D = k\,(V_{GS} - V_T)^2$$

Todas las ecuaciones anteriores son sólo para el dispositivo, éstas no cambian con cada configuración red, siempre y cuando el dispositivo se encuentre en la región activa. La solución a los problemas con FET puede determinarse mediante el uso del método matemático ó método gráfico.

8.2 CONFIGURACIÓN DE POLARIZACIÓN FIJA

En la figura 8.1 se muestra un arreglo de polarización más simple para el JFET de canal-n, éste es llamado configuración de polarización fija. En la misma figura se incluyen los niveles de ac V_i y V_o y los capacitores de acoplamiento (c_1 y c_2) hay que recordar que los capacitores de acoplamiento son "circuitos abiertos" para el análisis de corriente directa e impedancias bajas y esencialmente corto-circuitos para el análisis en corriente alterna.

Para el análisis de cd tenemos:

$$I_G = 0 \text{ A}$$

$$V_{RG} = I_G R_G = (0 \text{ A}) R_G = 0 \text{ V}$$

La caída de cero volts a través de R_G permite reemplazar V_G por un corto-circuito equivalente, como se muestra en la figura 8.2

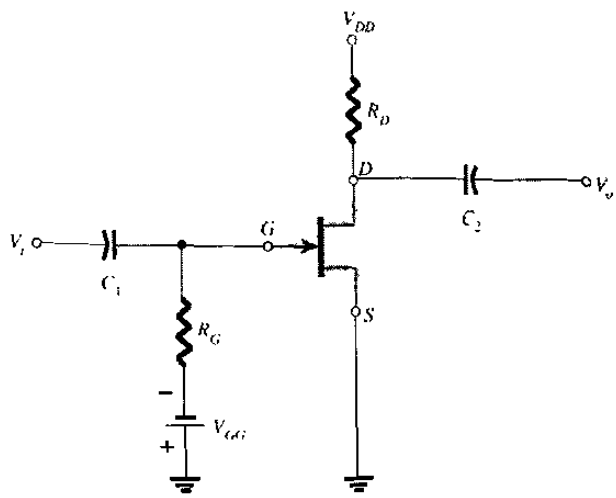


Figura 8.1 Configuración de polarización fija

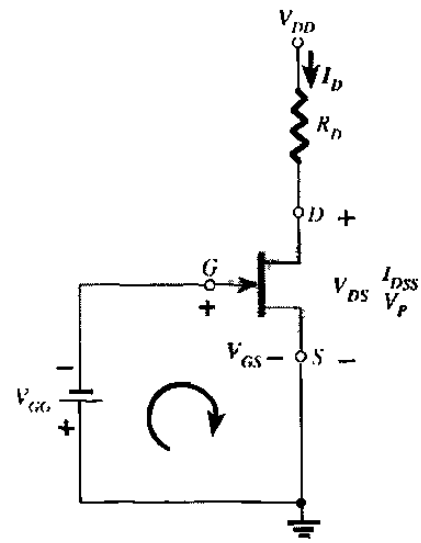


Figura 8.2 Malla de entrada

La terminal negativa de la batería está conectada en forma directa al potencial positivo definido V_{GS} refleja bien que la polarización de V_{GS} está colocada de manera opuesta y directamente a la de V_{GG}. Al aplicar la ley de voltajes de Kirchhoff en la dirección de las manecillas del reloj en la malla indicada obtenemos:

$$-V_{GG} - V_{GS} = 0\ V$$

$$V_{GS} = -V_{GG}$$

Debido a que V_{GG} es una fuente fija de corriente directa, el voltaje V_{GS} es de una magnitud fija lo que dá por resultado un "configuración de polarización fija".

El voltaje de drenador a la fuente en la sección de la salida se calcula a partir de la ley de voltajes de Kirchhoff de la siguiente manera:

$$+V_{DS} = I_D R_D - V_{DD} = 0$$

$$V_{DS} = V_{DD} - I_D R_D$$

Los voltajes de un solo subíndice se refieren al voltaje en un punto respecto a tierra

$$V_S = 0\ V$$

$$V_{DS} = V_D - V_S$$

$$V_D = V_{DS} + V_S = V_{DS} + 0\ V$$

$$V_D = V_{DS}$$

$$V_{GS} = V_G - V_S$$

$$V_G = V_{GS} + V_S = V_{GS} + 0\ V$$

$$V_G = V_{GS}$$

La desventaja que presenta éste tipo de polarización es que necesita 2 fuentes de cd y su empleo está limitado.

Ejemplo 8.1.- Calcular lo siguiente para la red de la figura 8.3

a) V_{GSQ} b) I_{DQ} c) V_{DSQ}

d) V_D e) V_G f) V_S

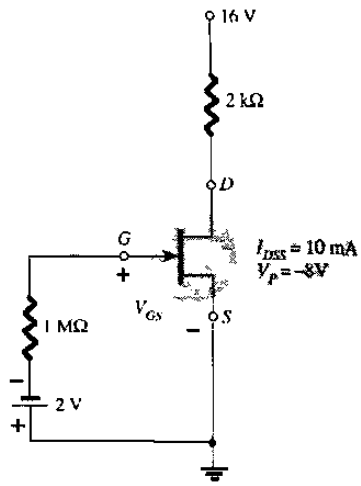


Figura 8.3 Circuito para el ejemplo 8.1

Solución:

Método matemático:

a) $V_{GSQ} = -V_{GG} = -2$ V

b) $I_{DQ} = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 10mA\left(1 - \frac{-2V}{-8V}\right)^2$

$I_{DQ} = 10mA(1-0.25)^2 = 10mA(0.75)^2 = 10mA(0.5625)$

$I_{DQ} = 5.625mA$

c) $V_{DS} = V_{DD} - I_D R_D = 16\text{ V} - (5.625mA)(2K\Omega)$

$V_{DS} = 4.75$ V

d) $V_D = V_{DS} = 4.75$ V

e) $V_G = V_{GS} = -2$ V.

f) $V_S = 0$ V.

Método gráfico

La curva de Shockley resultante y la línea vertical en V_{GS} = -2 V se proporcionan en la figura 8.4

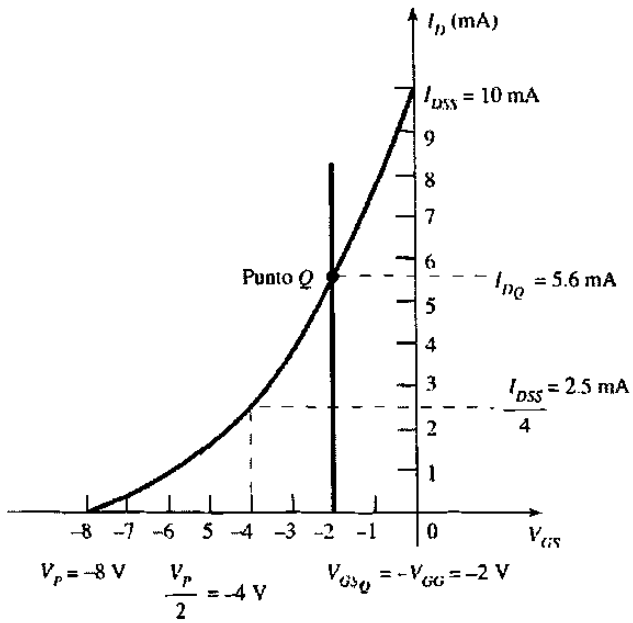


Figura 8.4 Solución gráfica para la figura 8.3

a) $V_{GS} = -V_{GG} = -2$ V

b) $I_{DQ} = 5.6$ mA

c) $V_{DS} = V_{DD} - I_D R_D = 16\text{ V} - (5.6\text{mA})(2\text{K}\Omega) = 4.8$ V

d) $V_D = V_{DS} = 4.8$ V

e) $V_G = V_{GS} = -2$ V

f) $V_S = 0$ V

8.3 CONFIGURACIÓN DE AUTOPOLARIZACIÓN

Este tipo de polarización elimina la necesidad de dos fuentes de corriente directa. El voltaje de control de la compuerta a la fuente ahora lo determina el voltaje a través del resistor R_S, que se conecta en la terminal de la fuente de la configuración como es mostrado en la figura 8.5

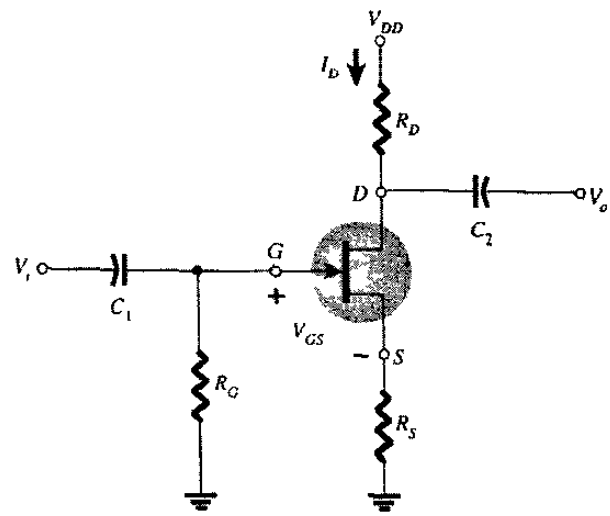


Figura 8.5 Configuración de autopolarización por resistencia en el surtidor

La resistencia R_G se cambia por un corto circuito equivalente dado que $I_G = 0A$

El resultado es la red de la figura 8.6. La corriente a través de R_S es la corriente de la fuente I_S pero la $I_S = I_D$ por lo tanto:

$V_{RS} = I_D R_S$ $\quad$ $-V_{GS} - V_{RS} = 0$ V $\quad$ $V_{GS} = - V_{RS}$ $\quad$ $V_{GS} = - I_D R_S$

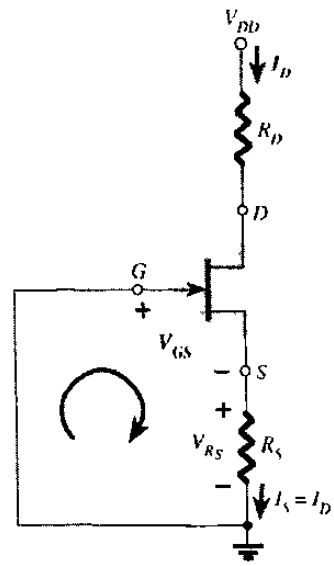


Figura 8.6 Malla de entrada

Una solución matemática mediante la simple sustitución de la ecuación de Shockley

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = I_{DSS}\left(1 - \frac{-I_S R_S}{V_P}\right)^2$$

$$I_D = I_{DSS}\left(1 + \frac{I_D R_S}{V_P}\right)^2$$

Al reorganizar los términos se desarrolla una ecuación cuadrática.

El método gráfico requiere que primero se establezcan las características de transferencia del dispositivo como se muestra en la figura 8.7. Debido a que la ecuación define una línea recta en la misma gráfica, primero se identifican dos puntos sobre la gráfica que se localizan sobre la línea y simplemente se dibuja una línea recta entre

ambos puntos. La condición más obvia de aplicación es $I_D = 0$ A ya que nos dá como resultado $V_{GS} = -I_D R_S = (0\ A) R_S = 0$ V. Por tanto, para la ecuación se define un punto sobre la línea recta mediante $I_D = 0$ A y $V_{GS} = 0$ V tal y como aparece en la figura 8.7

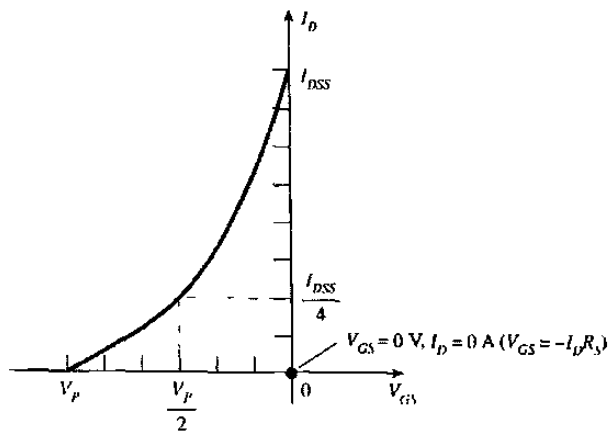


Figura 8.7 Definición de un punto sobre la curva de transferencia

El segundo término de la ecuación requiere de la selección de un nivel de V_{GS} ó de I_D y calcular el valor correspondiente de la otra cantidad con la ayuda de la ecuación.

Los niveles resultantes de I_D y de V_{GS} definirán otro punto sobre la línea recta y permitirán un dibujo real de dicha línea, por ejemplo se selecciona un nivel de I_D igual a la mitad del nivel de saturación, ésto es:

$$I_D = \frac{I_{DSS}}{2}$$

$$V_{GS} = -I_D R_S = -\frac{I_{DSS} R_S}{2}$$

El resultado es un segundo punto con el objeto de dibujar la línea recta como se muestra en la figura 8.8 luego se dibuja la línea recta por medio de la ecuación y se obtiene el punto estable en la intersección de la línea recta y la curva característica del dispositivo. Los valores estables de I_D y de V_{GS} pueden determinarse y utilizarse para encontrar las otras cantidades de interés.

Puede calcularse el valor de V_{DS} al aplicar la ley de voltajes de Kirchhoff al circuito de salida ésto nos dá como resultado:

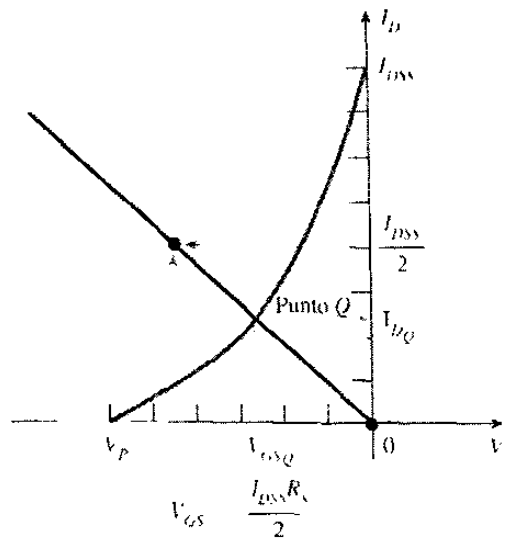


Figura 8.8 Trazo de la recta de autopolarización

$$V_{RS} + V_{DS} + V_{RD} - V_{DD} = 0$$

$$V_{DS} = V_{DD} - V_{RS} - V_{RD} = V_{DD} - I_S R_S - I_D R_D$$

$$I_D = I_S$$

$$V_{DS} = V_{DD} - I_D (R_S + R_D)$$

$$V_S = I_D R_S$$

$$V_G = 0 \text{ V}$$

$$V_D = V_{DS} + V_S = V_{DD} - V_{RD}$$

Ejemplo 8.2.- Calcular los siguientes incisos para la figura 8.9

a) V_{GSQ} b) I_{DQ} c) V_{DS}

d) V_S e) V_G f) V_D

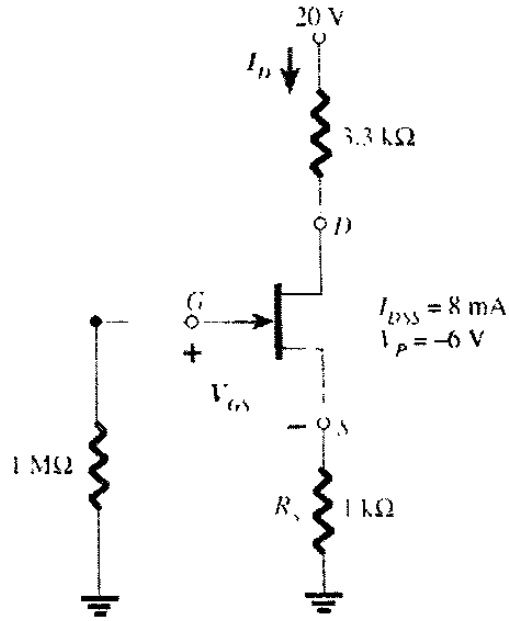


Figura 8.9 Circuito para el ejemplo 8.2

Solución:

a) El voltaje compuerta-fuente se determina por:

$$V_{GS} = -I_D R_S$$

Si se elige $I_D = 4mA$ se obtiene:

$$V_{GS} = -(4\ mA)(1\ k\Omega) = -4V$$

El resultado es la gráfica de la figura 8.10 como se definió mediante la red.

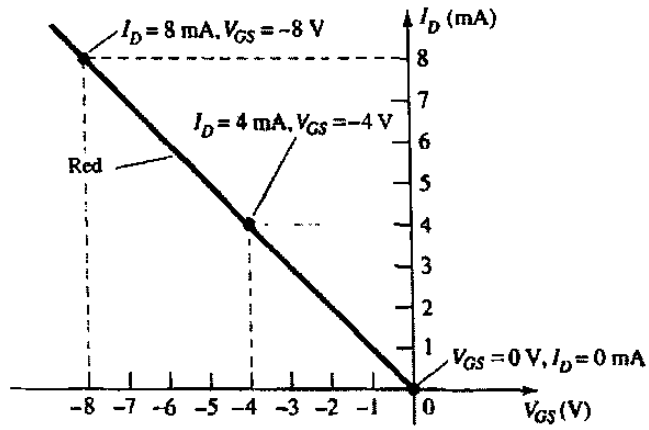


Figura 8.10 Trazo de la recta para la figura 8.9

En caso de elegir I_D = 8mA, el valor de V_{GS} resultante sería de –8 V, como se muestra en la misma gráfica. En cualquier caso se obtendría la misma línea recta, demostrando que puede seleccionarse cualquier valor adecuado de I_D siempre y cuándo se utilice el valor determinado por V_{GS}. Además debe tenerse en cuenta que puede seleccionarse el valor de V_{GS} y calcular el valor de I_D para obtenerse el mismo resultado.

Si se selecciona $V_{GS} = V_P/2$ = -3V para la ecuación de Shockley, se tiene que $I_D = I_{DSS}/4$ = 8mA/4 = 2mA y resultaría la gráfica de la figura 8.11 la cuál representa los valores maximos del dispositivo. La solución se encuentra al sobreponer las características de la red definidas mediante la figura 8.10 sobre las características del dispositivo de la figura 8.11 y encontrando el punto de intersección de ambas como se indica en la figura 8.12. El punto de operación resultante está en un valor de voltaje compuerta-fuente estable de:

$$V_{GS\,Q} = \mathbf{-2.6\ V}$$

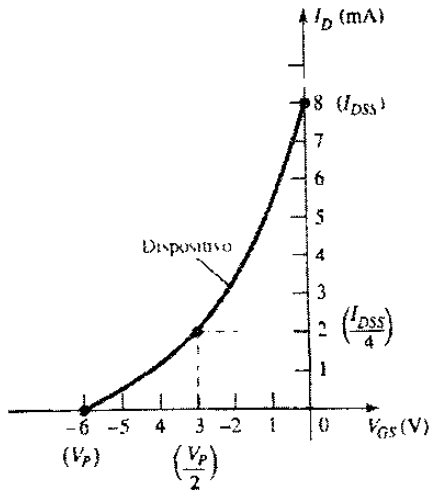


Figura 8.11 Características para el JFET de la figura 8.9

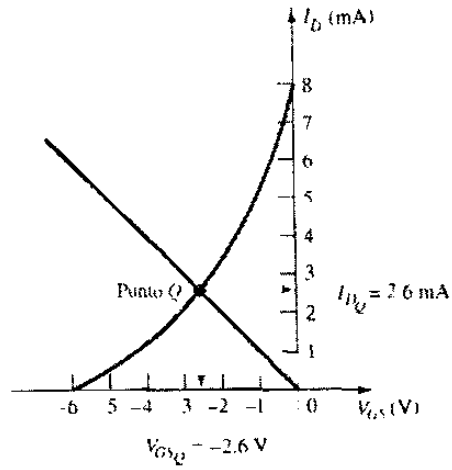


Figura 8.12 Punto "Q" para la figura 8.9

b) En el punto estable:

$I_{DQ} = 2.6$ mA

c) $V_{DS} = V_{DD} - I_D (R_S + R_D)$

$V_{DS} = 20V - (2.6mA)(1k\Omega + 3.3\ k\Omega)$

$V_{DS} = 20V - 11.18V$

$V_{DS} = 8.82$ V

d) $V_S = I_D R_S$

$V_S = (2.6\ mA)(1\ k\Omega)$

$V_S = 2.6$ V

e) $V_G = 0V$

f) $V_D = V_{DS} + V_S = 8.82V + 2.6\ V = 11.42V$

$V_D = V_{DD} - I_D R_D = 20\ V - (2.6\ mA\ (3.3\ k\Omega) = 11.42\ V$

Ejemplo 8.3 Encontrar el punto de operación para la red de la figura 8.9 si:

a) $R_S = 100\Omega$ b) $R_S = 10K\Omega$

Solución:

Obsérvese la figura 8.13

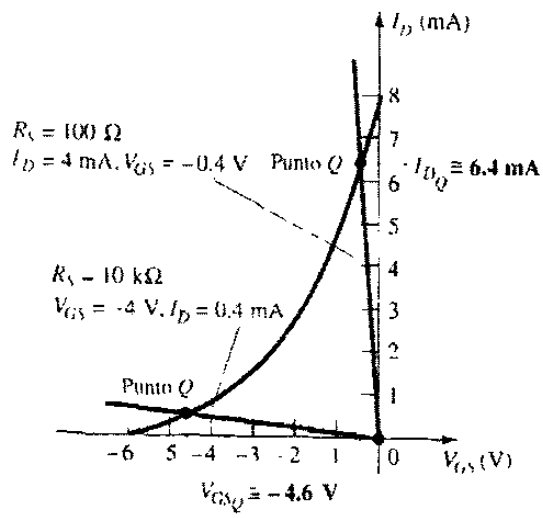


Figura 8.13 Gráfica del ejemplo 8.3

a) En el eje de I_D

$I_D = 6.4$ mA

$V_{GS} = -0.64$ mA

b) En e eje de V_{GS}

$V_{GS} = -4.6$ mA

$I_D = 0.46$ mA

Podemos observar cómo los niveles más bajos de R_S acercan la recta de carga de la red hacia el eje I_D, mientras que los niveles más altos de R_S acercan la recta de carga de la red hacia el eje V_{GS}.

Ejemplo 8.4 Determine lo siguiente para la configuración de compuerta común de la figura 8.14

a) V_{GSQ} b) I_{DQ} c) V_D

d) V_G e) V_S f) V_{DS}

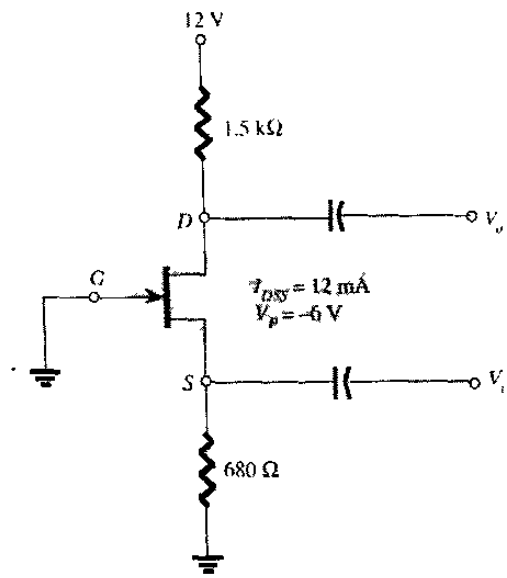


Figura 8.14 Circuito del ejemplo 8.4

Solución:

En la figura 8.15 la terminal de la compuerta conectada a tierra y la ubicación de la entrada establecen fuertes similitudes con el amplificador a BJT de base común. Aunque es diferente en apariencia, en relación con la estructura básica, la red posee la misma estructura básica. Por tanto, puede proceder el análisis en cd de la misma forma que en los ejemplos anteriores.

Las características de transferencia y la recta de carga aparecen en la figura 8.16. En este caso se determinó el segundo punto para el trazo de la recta de carga seleccionando (en forma arbitraria) $I_D = 6$ mA y resolviendo para V_{GS} ésto es:

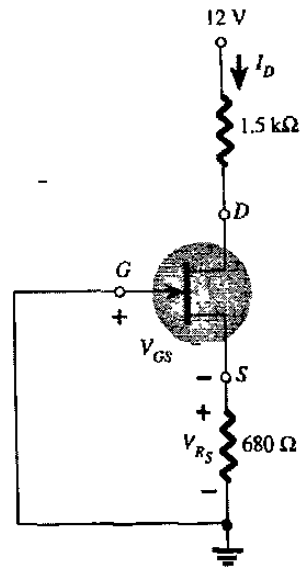


Figura 8.15 Circuito equivalente de la figura 8.14

$$V_{GS} = - I_D R_S = -(6mA)(680\Omega) = -4.08V$$

como se muestra en la figura 8.16. La curva de transferencia de dispositivo se trazó usando:

$$I_D = I_{DSS} / 4 = 12 \text{ mA} / 4 = 3\text{mA}$$

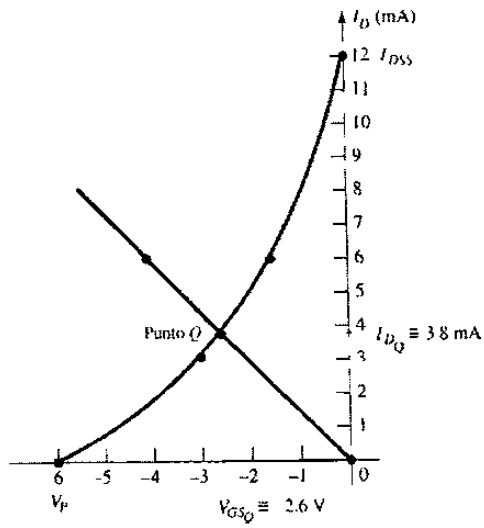


Figura 8.16 Punto "Q" para la figura 8.14

Para el valor de V_{GS}:

$$V_{GS} = \frac{V_P}{2} = -\frac{6V}{2} = -3V$$

de la figura 6.19 se obtienen los siguientes puntos de operación:

b) $V_{GSQ} = -2.6$ V

$I_{DQ} = 3.8$ mA

b) $V_D = V_{DD} - I_D R_D$

$V_D = 12V - (3.8\ mA)(1.5K\Omega)$

$V_D = 6.3$ V

c) $V_G = 0$ V

d) $V_S = I_D R_S = (3.8\ mA)(680\ \Omega)$

$V_S = 2.58$ V

f) $V_{DS} = V_D - V_S$

$V_{DS} = 6.3V - 2.58V$

$V_{DS} = 3.72V$

8.4 POLARIZACIÓN MEDIANTE DIVISOR DE VOLTAJE

Este tipo de polarización aparece en la figura 8.17. Para los amplificadores FET la $I_G = 0$ A. Para el análisis de corriente directa se redibuja la red de la figura 8.17 como se muestra en la figura 8.18 vemos que todos los capacitores, incluyendo el capacitor de desvío C_S, han sido reemplazados por un "circuito abierto" equivalente. Además, se separó la fuente V_{DD} en dos fuentes equivalentes ésto con el objeto de permitir una separación mayor de las regiones de entrada y la salida de la red. Debido a que $I_G = 0$ A. La ley de corriente de Kirchhoff requiere que $I_{R1} = I_{R2}$. El voltaje V_G es igual al voltaje a través de R_2, puede encontrarse si se utiliza la regla del divisor de voltaje ésto es:

$$V_G = \frac{V_{DD}R_2}{R_1 + R_2}$$

Si aplicamos la ley de voltaje de Kirchhoff en el sentido de las manecillas del reloj obtenemos:

$$V_G - V_{GS} - V_{RS} = 0$$

$$V_{GS} = V_G - V_{RS}$$

sustituyendo $V_{RS} = I_S R_S = I_D R_S$

$$V_{GS} = V_G - I_D R_S$$

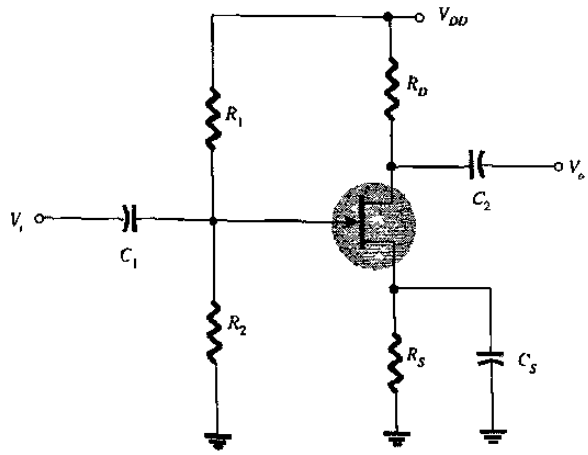


Figura 8.17 Polarización por divisor de voltaje

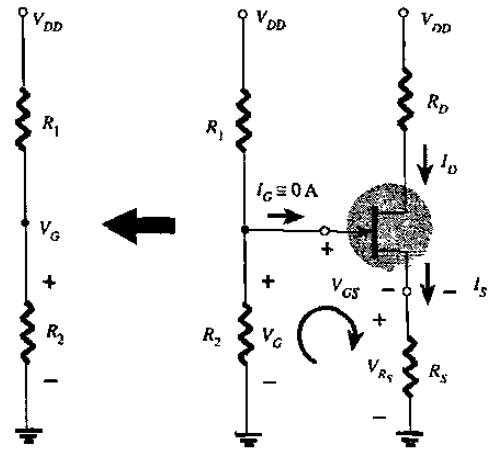


Figura 8.18 Redibujo de la figura 8.17

El resultado es una ecuación que todavía incluye las mismas dos variables que aparecen en la ecuación de Shockley: V_{GS} e I_D. Las cantidades V_G y R_S están fijas por la construcción de la red.

En cualquier punto a lo largo del eje horizontal de la figura 8.19 la corriente I_D = 0 mA.

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = V_G - (0\text{mA})R_S$$

$$V_{GS} = V_G|_{ID = 0\text{mA}}.$$

El resultado especifica que siempre que se grafique la ecuación, en caso de haber seleccionado I_D = 0 mA, el valor de V_{GS} para el dibujo será de V_G volts. Este punto aparece en la figura 8.19

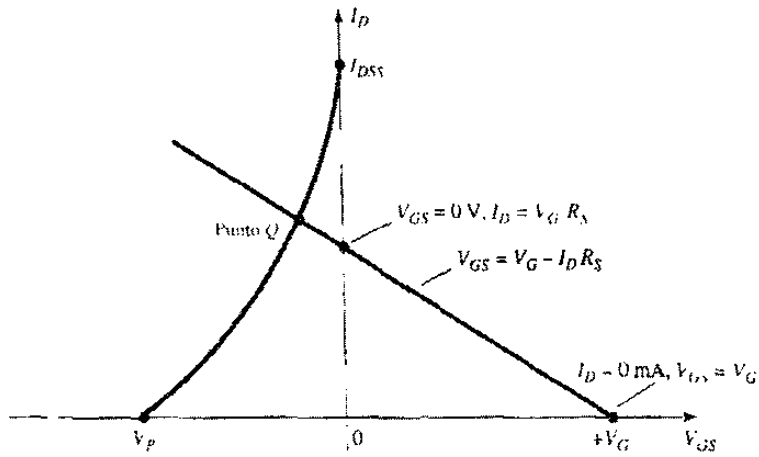


Figura 8.19 Trazo de la ecuación de la red por divisor de voltaje

Para el otro punto se utiliza el hecho de que en cualquier punto sobre el eje vertical $V_{GS} = 0$ V, y se resuelve para el valor calculado de I_D:

$$V_{GS} = V_G - I_D R_S$$

$$0\ V = V_G - I_D R_S$$

$$I_D = \frac{V_G}{R_S} \Big|_{V_{GS}=0V}$$

Los dos puntos definidos anteriormente permiten dibujar una línea recta con el objeto de representar la ecuación. La intersección de la línea recta con la curva de transferencia en la región a la izquierda del eje vertical definirá el punto de operación y los niveles correspondientes de I_D y de V_{GS}.

Debido a que la intersección sobre el eje vertical se calcula mediante $I_D = V_G/R_S$ y V_G está fijo debido a la red de entrada, los valores mayores de R_S reducirán el nivel de la intersección I_D como se muestra en la figura 8.20

Cuando aumentan los valores de R_S dan por resultado valores menores estables de I_D así como valores más negativos de V_{GS}.

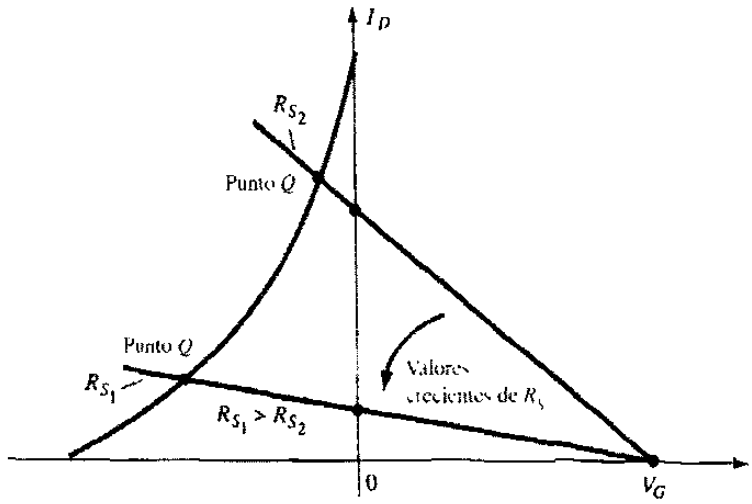


Figura 8.20 Efecto de R_S sobre el punto Q

Una vez calculados los valores estables de I_{DQ} y de V_{GSQ} el análisis restante se desarrolla fácilmente, ésto es :

$$V_{DS} = V_{DD} - I_D (R_D + R_S)$$

$$V_D = V_{DD} - I_D R_D$$

$$V_S = I_D R_S$$

$$I_{R1} = I_{R2} = \frac{V_{DD}}{R_1 + R_2}$$

Ejemplo 8.5 Determinar los siguientes incisos para la red de la figura 8.21

a) I_{DQ} y V_{GSQ}

b) V_D

c) V_S

d) V_{DS}

e) V_{DG}

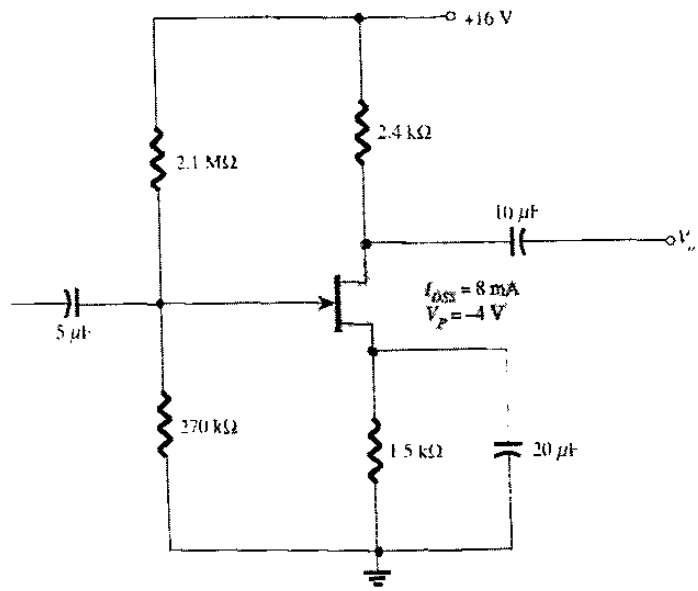


Figura 8.21 Circuito para el ejemplo 8.5

Solución:

Para las características de transferencia, si $I_D = I_{DSS}/4 = 8mA/4 = 2$ mA entonces $V_{GS} = V_P/2 = -4V/2 = -2V$. La curva resultante que representa la ecuación de Shockley aparece en la figura 8.22.

$$V_G = \frac{V_{DD}R_2}{R_1 + R_2}$$

$$V_G = \frac{(16V)(270k\Omega)}{2.1M\Omega + 0.27M\Omega}$$

$$V_G = 1.82 \text{ V}$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1.82V - I_D\,(1.5k\Omega)$$

Cuando la $I_D = 0$ mA tenemos:

$$V_{GS} = +1.82 \text{ V}$$

Cuando el $V_{GS} = 0$ V, tenemos:

$$I_D = \frac{1.82V}{1.5k\Omega} = 1.21mA$$

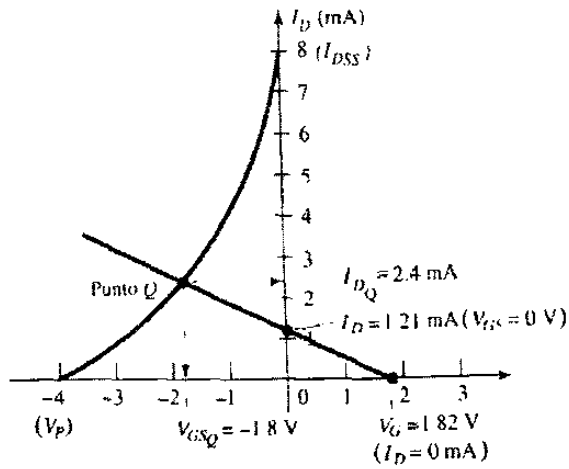


Figura 8.22 Punto Q para la figura 8.21

La recta de polarización que se obtuvo aparece en la figura 8.22 con los valores del punto de operación los cuáles son:

$I_{DQ} = 2.4$ mA

$V_{GSQ} = -1.8$ V

b) $V_D = V_{DD} - I_D R_D$

$V_D = 16V - (2.4 \text{ mA})(2.4k\Omega)$

$V_D = 10.24$ V

c) $V_S = I_D R_S = (2.4 \text{ mA})(1.5k\Omega)$

$V_S = 3.6$ V

d) $V_{DS} = V_{DD} - I_D (R_D + R_S)$

$V_{DS} = 16V - (2.4\ mA)(2.4k\Omega + 1.5k\Omega)$

$V_{DS} = 6.64\ V$

e) $V_{DG} = V_D - V_G$

$V_{DG} = 10.24\ V - 1.82\ V$

$V_{DG} = 8.42\ V$

Ejemplo 8.6.- Determinar los siguientes incisos para la red de la figura 8.23

a) I_{DQ} y V_{GSQ}

b) V_{DS}

c) V_D

d) V_S

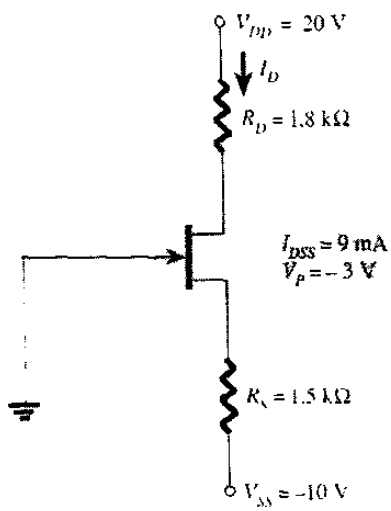


Figura 8.23 Circuito para el ejemplo 8.6

Solución:

a) Se obtiene una ecuación para V_{GS} en términos de I_D al aplicar la ley de voltaje de Kirchhoff a la sección de entrada a la red como es redibujada en la figura 8.24.

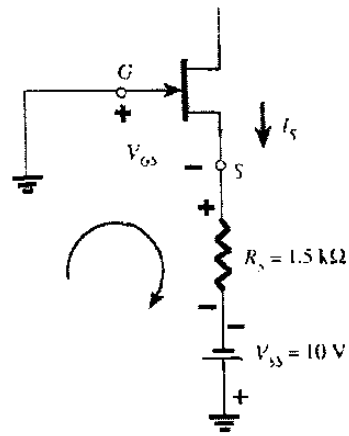


Figura 8.24 Red redibujada de la figura 8.23

$$-V_{GS} - I_S R_S + V_{SS} = 0$$

$$V_{GS} = V_{SS} - I_S R_S$$

$$V_{GS} = V_{SS} - I_D R_S$$

El resultado es una ecuación muy similar en su formato a la ecuación que puede sobreponerse a las características de transferencia.

$$V_{GS} = 10V - I_D\,(1.5k\Omega)$$

Para $I_D = 0$ mA:

$$V_{GS} = V_{SS} = 10\ V$$

Para $V_{GS} = 0$ V:

$$0 = 10\ V - I_D\,(1.5k\Omega)$$

$$I_D = \frac{10V}{1.5k\Omega} = 6.67mA$$

Los puntos que se obtienen para la gráfica se muestran en la figura 8.25

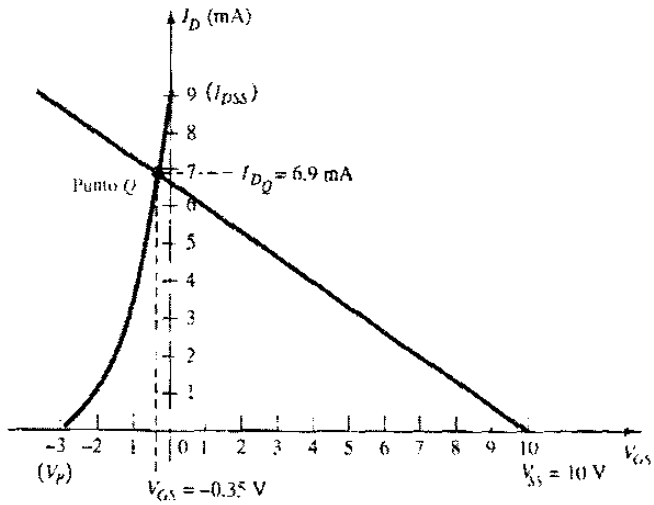


Figura 8.25 Determinación del punto Q Para la figura 8.23

Se graficaron las características de transferencia utilizando el punto de la gráfica establecido por: $V_{GS} = V_P/2 = -3V/2 = -1.5$ V

$$I_D = I_{DSS}/4 = 9mA/4 = 2.25mA$$

El punto de operación establece los siguientes niveles de estabilidad:

$$I_{DQ} = 6.9 \text{ mA}$$

$$V_{GSQ} = -0.35 \text{ V}$$

b) Al aplicar la ley de voltaje de Kirchhoff en la malla de salida de la figura 8.23 se obtiene :

$$-V_{SS} + I_S R_S + V_{DS} + I_D R_D - V_{DD} = 0$$

sustituyendo $I_S = I_D$ y reorganizando los términos se obtiene:

$$V_{DS} = V_{DD} + V_{SS} - I_D (R_D + R_S)$$

$$V_{DS} = 20V + 10V - (6.9mA)(1.8k\Omega + 1.5k\Omega)$$

$V_{DS} = 30V - 22.77V$

$V_{DS} = 7.23V$

c) $V_D = V_{DD} - I_D R_D$

$V_D = 20V - (6.9mA)(1.8k\Omega) = 20V - 12.42V$

$V_D = 7.58V$

d) $V_{DS} = V_D - V_S$

$V_{DS} = V_D - V_S$

$V_S = V_D - V_{DS}$

$V_S = 7.58V - 7.23V$

$V_S = 0.35V$

8.5 MOSFET DE TIPO DECREMENTAL

Las similitudes que hay en la apariencia entre las curvas de transferencia de los FET y de los MOSFET de tipo decremental permiten un análisis similar de cada uno para cd. La diferencia más importante entre los dos es el hecho de que el MOSFET de tipo decremental permite puntos de operación con valores positivos de V_{GS} y niveles de I_D que exceden el I_{DSS}.

Ejemplo 8.7 Para el MOSFET de tipo decremental de canal-n de la figura 8.26 determinar lo siguiente:

a) I_{DQ} y V_{GSQ} b) V_{DS}

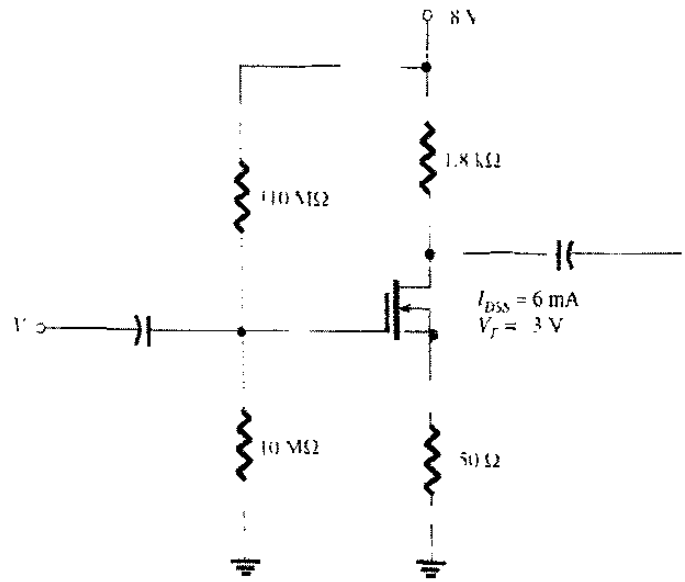


Figura 8.26 Circuito para el ejemplo 8.7

Solución:

a) Para las características de transferencia se define un punto en la gráfica de $I_D = I_{DSS}/4 = 6mA/4 = 1.5mA$

$$V_{GS} = V_P/2 = -3V/2 = -1.5\ V$$

Al considerar el nivel de V_P y el hecho de que la ecuación de Shockley define una curva que se eleva con mayor rapidez a medida que V_{GS} se hace más positivo, se detalla un punto de la gráfica en $V_{GS} = +1$ V, ésto es:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_D = 6mA\left(1 - \frac{+1V}{-3V}\right)^2 = 6mA\left(1 + \frac{1V}{3V}\right)^2$$

$$I_D = 10.67\ mA$$

La curva de transferencia que resultó aparece en la figura 8.27

$$V_G = \frac{18V(10M\Omega)}{10M\Omega + 110M\Omega} = 1.5V$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1.5V - I_D\,(750\,\Omega)$$

Haciendo que la $I_D = 0mA$, obtenemos:

$$V_{GS} = V_G = 1.5\ V$$

Haciendo que el $V_{GS} = 0V$, otenemos:

$$I_D = \frac{V_G}{R_S} = \frac{1.5V}{750\Omega} = 2mA$$

En la figura 8.27 aparecen tanto los puntos de la gráfica como la recta de polarización obtenida, el punto de operación resultante es :

$$I_{DQ} = 3.1mA$$

$$V_{GS} = -0.8V$$

b) $V_{DS} = V_{DD} - I_D\,(R_D + R_S)$

$$V_{DS} = 18V - (3.1mA)(1.8k\Omega + 750\,\Omega)$$

$$V_{DS} = 10.1\ V$$

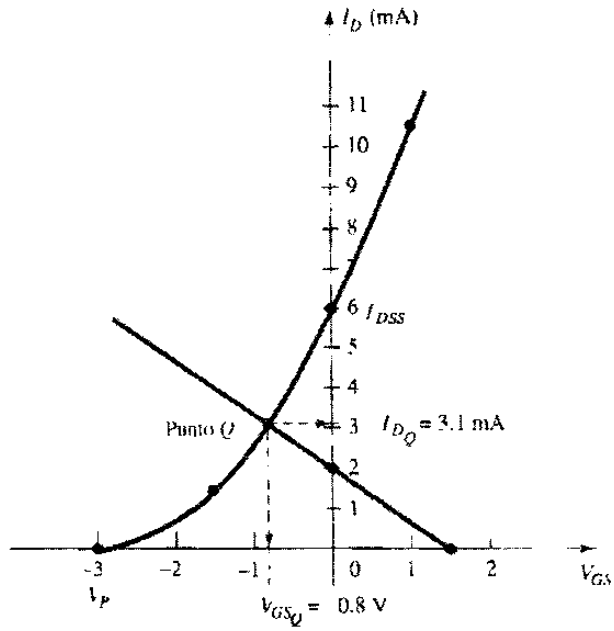


Figura 8.27 Cálculo del punto Q para la figura 8.26

Ejemplo 8.8 En éste ejemplo repetir el anterior con una $R_S = 150\ \Omega$

Solución:

a) Los puntos de la gráfica son los mismos de la curva de transferencia como se muestra en la figura 8.28.

$$V_{GS} = V_G - I_D R_S$$

$$V_{GS} = 1.5V - I_D\,(150\ \Omega)$$

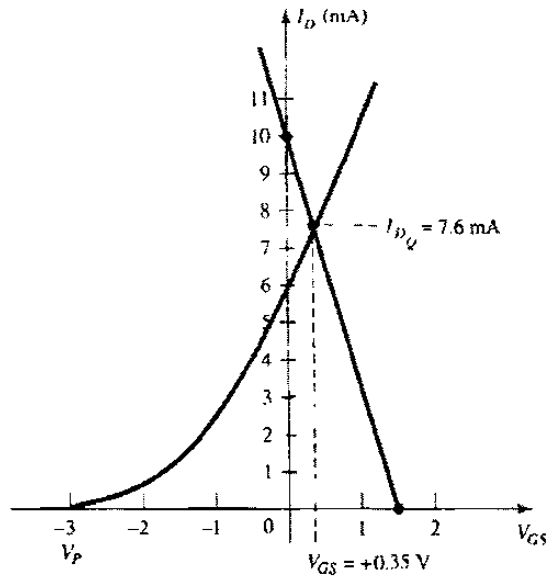


Figura 8.28 Gráfica para el ejemplo 8.8

haciendo que la $I_D = 0$ mA se obtiene :

$V_{GS} = 1.5$ V

haciendo que el $V_{GS} = 0$ V se obtiene:

$$I_D = \frac{V_G}{R_S} = \frac{1.5V}{150\Omega} = 10mA$$

La recta de polarización está incluida en la figura 8.28 en éste caso se observa que el punto de operación dá por resultado una corriente de drenador que excede el valor de I_{DSS} con un valor positivo de V_{GS}. El resultado será:

$I_{DQ} = 7.6mA$

$V_{GSQ} = + 0.35V$

b) $V_{DS} = V_{DD} - I_D (R_D + R_S)$

$V_{DS} = 18V - (7.6m)(.8k\Omega + 150\Omega)$

$V_{DS} = 3.18$ V

Ejemplo 8.9 De la siguiente red de la figura 8.29 determinar:

a) I_{DQ} y V_{GSQ} b) V_D

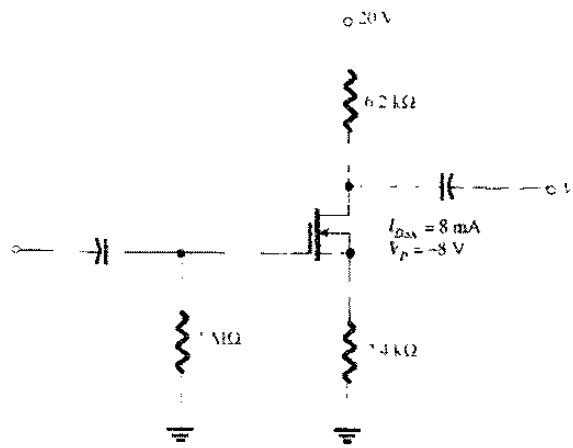


Figura 8.29 Circuito para el ejemplo 8.9

Solución:

a) Este tipo de polarización nos dá por resultado:

$$V_{GS} = -I_D R_S$$

Un punto de la gráfica para las características de transferencia de $V_{GS} < 0$ V.

$$I_D = \frac{I_{DSS}}{4} = \frac{8\text{mA}}{4} = 2\text{mA}$$

$$V_{GS} = \frac{-8\text{V}}{2} = -4\text{V}$$

puesto que $V_P = -8$ V, para $V_{GS} > 0$V se seleccionará:

$V_{GS} = +2\ V$

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 8\ mA\left(1 - \frac{+2V}{-8V}\right)^2$$

$I_D = 12.5mA$

En la figura 8.30 aparece la curva de transferencia que se obtuvo. Para la recta de polarización en $V_{GS} = 0V$, y la $I_D = 0$ mA Al elegir $V_{GS} = -6$ V se obtiene:

$$I_D = \frac{V_{GS}}{R_S} = \frac{-6V}{2.4k\Omega} = 2.5mA$$

El punto resultante Q será :

$I_{DQ} = 1.7$ mA

$V_{GSQ} = -4.3$ mA

b) $V_D = V_{DD} - I_D R_D$

$V_D = 20V - (1.7mA)(6.2k\Omega)$

$V_D = 9.46$ V

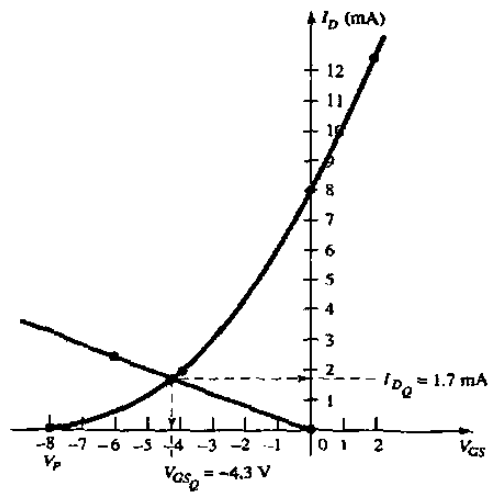


Figura 8.30 Cálculo del punto Q para la figura 8.29

Ejemplo 8.10 Determinar V_{DS} para la red de la figura 8.31

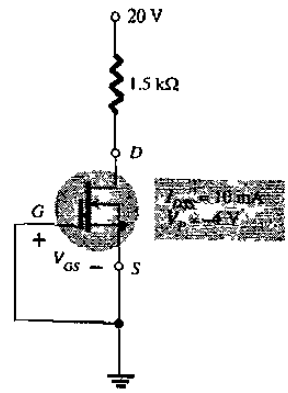


Figura 8.31 Circuito para el ejemplo 8.10

Solución:

La conexión directa entre las terminales de compuerta y fuente requiere que :

$$V_{GS} = 0V.$$

Debido a que V_{GS} está fija en = 0 V la corriente de drenador I_D debe de ser I_{DSS}, ésto es:

$$V_{GSQ} = 0 \text{ V}$$

$$I_{DQ} = 10 \text{ mA}$$

por lo tanto no existe la necesidad de dibujar la curva de transferencia, ésto es:

$$V_D = V_{DD} - I_D R_D = 20 \text{ V} - (10\text{mA})(1.5\text{k}\Omega)$$

$$V_D = 20 \text{ V} - 15 \text{ V}$$

$$V_D = 5 \text{ V}$$

8.6 MOSFET DE TIPO INCREMENTAL

Las características de transferencia del MOSFET de tipo incremental son muy diferentes de las encontradas para el JFET y los MOSFET de tipo decremental. En el MOSFET de tipo incremental de canal-n la corriente de drenador es cero para aquellos niveles de voltaje compuerta-fuente menores que el nivel de umbral $V_{GS(Th)}$ como se muestra en la figura 8.32

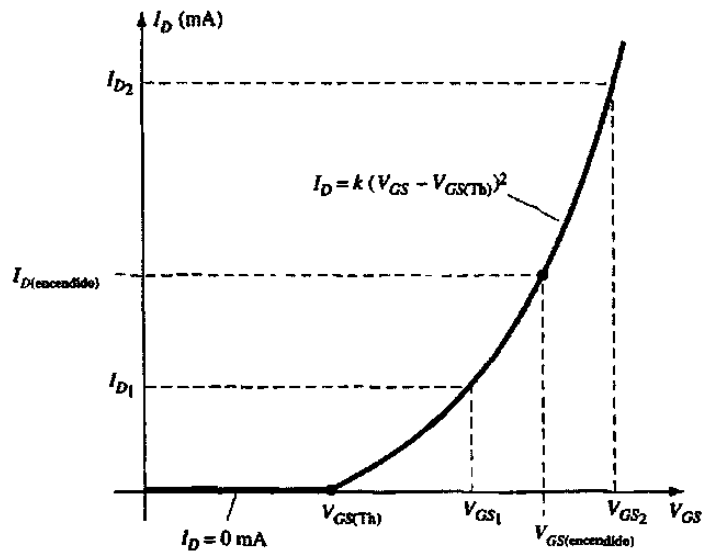


Figura 8.32 Características de transferencia del MOSFET incremental

$$I_D = k\,(V_{GS} - V_{GS(Th)})^2$$

Ya que las hojas de especificaciones proporcionan el voltaje de umbral y un nivel de corriente de drenador $I_{D(encendido)}$, así como su nivel correspondiente de $V_{GS(encendido)}$ pueden definirse dos puntos de inmediato como se muestra en la figura 8.32 para completar la curva, primero se tiene que determinar la k de la ecuación anterior. A partir de los datos de las hojas de especificaciones mediante la sustitución de la ecuación y resolviendo para k de la siguiente manera:

$$I_D = k\,(V_{GS} - V_{GS(Th)})^2$$

$$I_{D(encendido)} = k\,(V_{GS(encendido)} - V_{GS(Th)})^2$$

$$k = \frac{I_{D(encendido)}}{(V_{GS(encendido)} - V_{GS(Th)})^2}$$

Arreglo de polarización por retroalimentación

En la figura 8.33 se proporciona un arreglo común de polarización para los MOSFET de tipo incremental. La resistencia R_G proporciona un voltaje suficientemente grande a la compuerta para "encender" el MOSFET. Debido a que $I_G = 0$ mA y $V_{RG} = 0$ V, la red equivalente de cd aparece como se muestra en la figura 8.34.

Existe ahora una conexión directa entre el drenador y la compuerta ésto es:

$$V_D = V_G$$

$$V_{DS} = V_{GS}$$

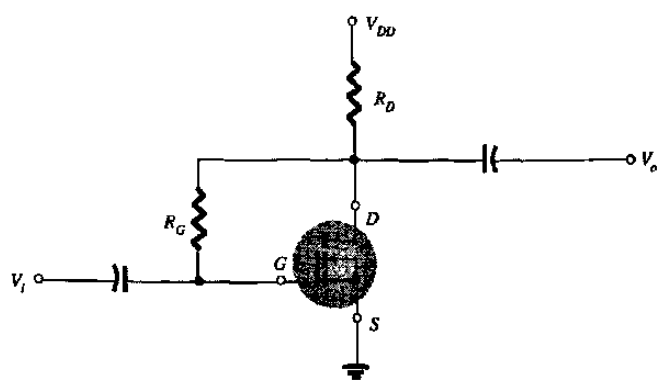


Figura 8.33 Circuito de polarización por retroalimentación

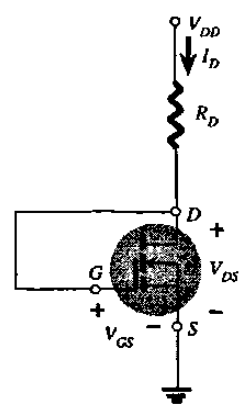


Figura 8.34 Circuito equivalente para la figura 8.33

para el circuito de salida, tenemos:

$$V_{DS} = V_{DD} - I_D R_D$$

Para el cuál se convierte en la siguiente ecuación:

$$V_{GS} = V_{DD} - I_D R_D$$

sustituyendo $I_D = 0$ mA en la ecuación anterior se obtiene:

$$V_{GS} = V_{DD} \mid I_{D = 0mA.}$$

sustituyendo $V_{GS} = 0$ V, también en la ecuación, obtenemos:

$$I_D = V_{DD} / R_D \mid V_{GS} = 0 \text{ V}$$

las gráficas definidas por las ecuaciones anteriores aparecen en la figura 8.35 con el punto de operación resultante.

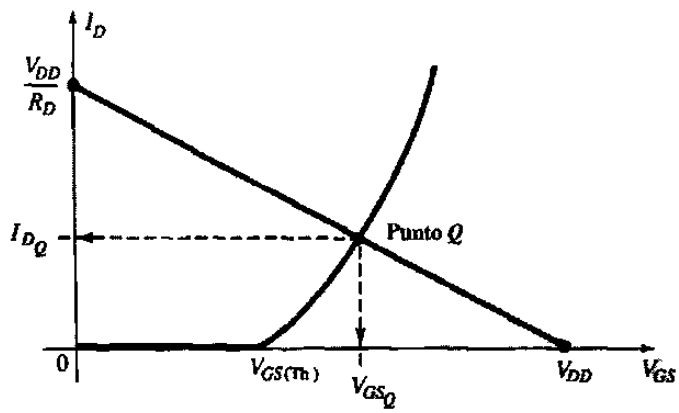


Figura 8.35 Cálculo del punto Q para la figura 8.33

Ejemplo 8.11. Determinar I_{DQ} y V_{DSQ} para el MOSFET tipo incremental de la figura 8.36

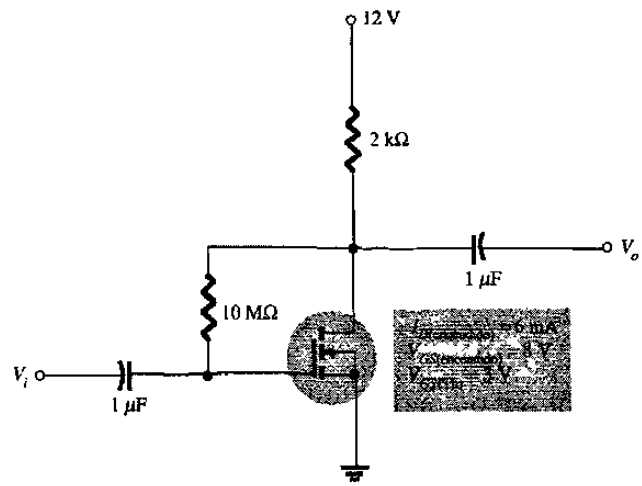


Figura 8.36 Circuito para el ejemplo 8.11

Solución:

Gráfica de la curva de transferencia: Se definen 2 puntos como se muestra en la figura 8.37 y resolviendo para k se tiene:

$$k = \frac{I_{D(encendido)}}{(V_{GS(ENCENDIDO)} - V_{GS(Th)})^2}$$

$$k = \frac{6mA}{(8V - 3V)^2} = \frac{6X10^{-3}}{25} A/V^2$$

$k = 0.24 \times 10^{-3}$ A/V^2

Para $V_{GS} = 6$ V (entre 3V y 8V):

$I_D = 0.24 \times 10^{-3} (6V - 3V)^2 = 0.24 \times 10^{-3} (9)$

$I_D = 2.16$ mA

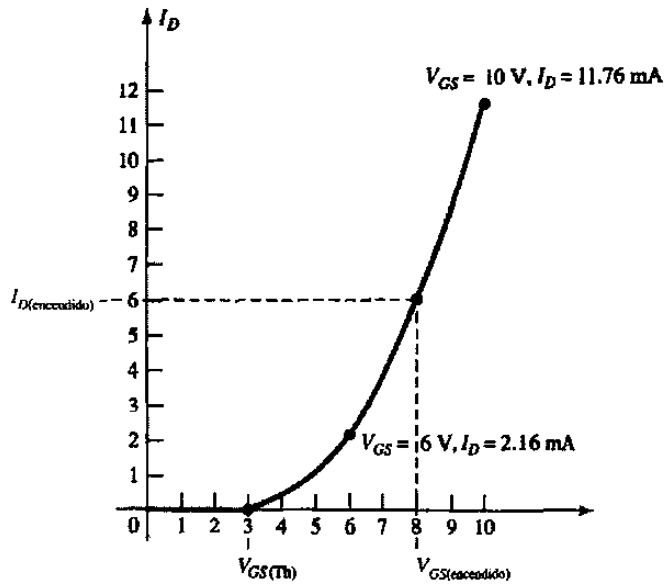


Figura 8.37 Curva de transferencia del MOSFET de la figura 8.36

como se muestra en la figura 8.36 para V_{GS} = 10 V. Esto es, ligeramente mayor que el $V_{GS(Th)}$:

$$I_D = 0.24 \times 10^{-3} \ (10\ V - 3\ V)^2 = 0.24 \times 10^{-3} \ (49)$$

$$I_D = 11.76\ mA$$

Los cuatro puntos son suficientes para graficar la curva total para el rango de interés como es mostrado en la figura 8.37

Para la red de la recta de polarización:

$$V_{GS} = V_{DD} - I_D R_D$$

$$V_{GS} = 12V - I_D\ (2k\Omega)$$

$$V_{GS} = V_{DD} = 12\ V \ |\ I_{D\,=\,0\ mA}$$

$$I_D = V_{DD} / R_D = 12\ V / 2k\Omega$$

$$I_D = 6\ mA \ |\ V_{GS\,=\,0\ V}$$

La recta de polarización que resultó aparece en la figura 8.38, ésto es :

$I_{DQ} = 2.75$ mA

$V_{GSQ} = 6.4$ V

$V_{DSQ} = V_{GSQ} = 6.4$ V

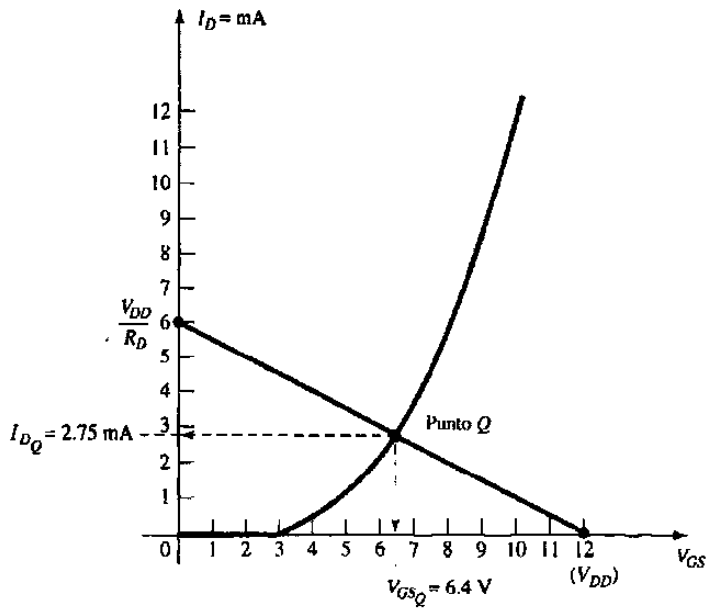


Figura 8.38 Cálculo del punto Q para la figura 8.36

8.7 POLARIZACIÓN POR DIVISOR DE VOLTAJE

En la figura 8.39 aparece un segundo arreglo de polarización común para el MOSFET de tipo incremental. Cómo que $I_G = 0$ mA dá como resultado la siguiente ecuación para V_{GG} aplicando la regla del divisor de voltaje, ésto es:

$$V_{GG} = \frac{R_2 V_{DD}}{R_1 + R_2}$$

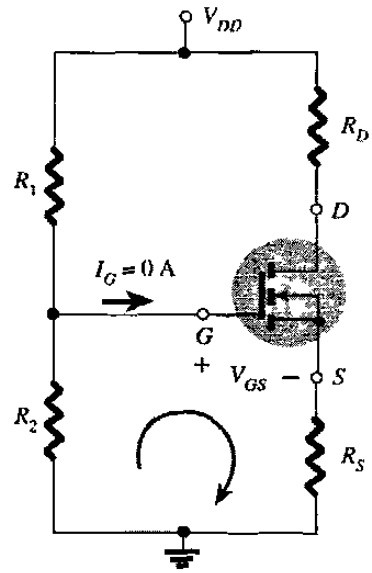


Figura 8.39 Polarización por divisor de voltaje del MOSFET incremental canal-n

Cuando se aplica la ley de voltaje de Kirchhoff alrededor de la malla indicada en la figura 8.39 resulta:

$$+ V_G - V_{GS} - V_{RS} = 0$$

$$V_{GS} = V_G - V_{RS}$$

$$V_{GS} = V_G - I_D R_S$$

Para la malla de salida:

$$V_{RS} + V_{DS} + V_{RD} - V_{DD} = 0$$

$$V_{DS} = V_{DD} - V_{RS} - V_{RD}$$

$$V_{DS} = V_{DD} - I_D (R_S + R_D)$$

EJEMPLO 8.12

Determinar I_{DQ} , V_{GSQ} así como V_{DS} para la red de la figura 8.40

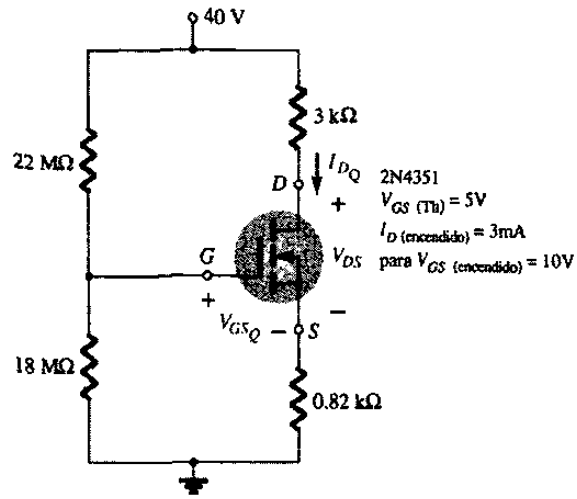


Figura 8.40 Circuito para el ejemplo 8.12

Solución:

$$V_G = \frac{V_{DD}R_2}{R_1 + R_2} = \frac{(40V)(18M\Omega)}{22M\Omega + 18M\Omega} = 18V.$$

$$V_{GS} = V_G - I_D R_S = 18\ V - I_D\ (\ 0.82\ K\Omega\ )$$

Cuando $I_D = 0$ mA

$$V_{GS} = 18\ V - (\ 0mA\ )(\ 0.82K\Omega\ ) = 18\ V$$

tal como aparece en la figura 8.41 Cuando $V_{GS} = 0$ V

$$V_{GS} = 18\ V - I_D\ (\ 0.82\ K\Omega\ )$$

$$0 = 18\ V - I_D\ (\ 0.82\ K\Omega\ )$$

$$I_D = \frac{18V}{0.82K\Omega} = 21.95mA$$

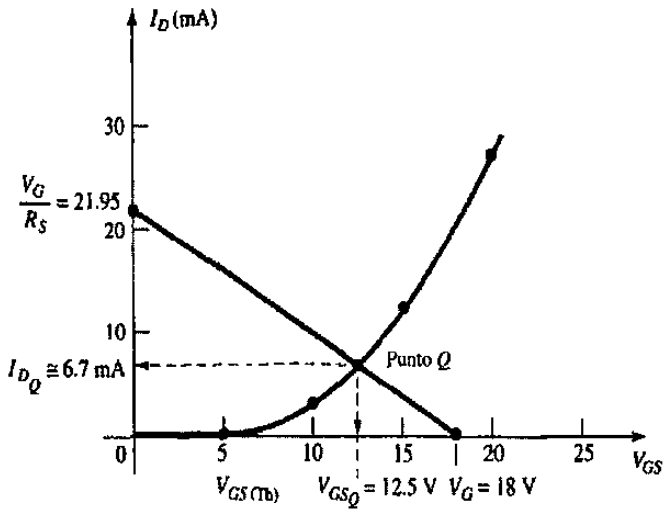


Figura 8.41 Determinación del punto Q para el ejemplo 8.12

De las hojas de especificaciones:

$V_{GS(Th)} = 5$ V, $I_{D(encendido)} = 3$ mA ,con un $V_{GS(encendido)} = 10$ V

$$k = \frac{I_{D(encendido)}}{(V_{GS(encendido)} - V_{GS(Th)})^2} = \frac{3mA}{(10V - 5V)^2} = 0.12x10^{-3}\, A/V^2$$

$I_D = k\,(V_{GS} - V_{GS(Th)})^2$

$I_D = 0.12 \times 10^{-3}\,(V_{GS} - 5\text{ V})^2$

la cuál se traza sobre la misma gráfica (figura 8.41).

$I_{DQ} = 6.7$ mA

$V_{GS} = 12.5$ V

$V_{DS} = V_{DD} - I_D\,(R_S + R_D)$

$V_{DS} = 40\text{ V} - (6.7\text{mA})(0.82\text{K}\Omega + 3.0\text{K}\Omega)$

$V_{DS} = 40\text{ V} - 25.6\text{ V}$

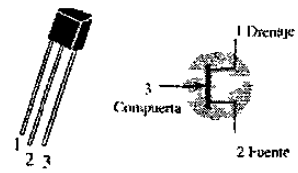
$V_{DS} = 14.4$ V

Tipo	*Configuración*	*Ecuaciones pertinentes*	*Solución gráfica*
JFET con polarización fija		$V_{GS_Q} = -V_{GG}$ $V_{DS} = V_{DD} - I_D R_S$	
JFET con autopolarización		$V_{GS} = -I_D R_S$ $V_{DS} = V_{DD} - I_D(R_D + R_S)$	
JFET con polarización mediante divisor de voltaje		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_D R_S$ $V_{DS} = V_{DD} - I_D(R_D + R_S)$	
Compuerta común JFET		$V_{GS} = V_{SS} - I_D R_S$ $V_{DS} = V_{DD} + V_{SS} - I_D(R_D + R_S)$	
JFET ($V_{GS_Q} = 0$ V)		$V_{GS_Q} = 0$ V $I_{D_Q} = I_{DSS}$	
JFET ($R_D = 0\ \Omega$)		$V_{GS} = -I_D R_S$ $V_D = V_{DD}$ $V_S = I_D R_S$ $V_{DS} = V_{DD} - I_S R_S$	
MOSFET de tipo decremental *(Todas las configuraciones arriba de los casos positivos donde V_{GS_Q} = + voltaje) Polarización fija		$V_{GS_Q} = +V_{GG}$ $V_{DS} = V_{DD} - I_D R_S$	
MOSFET de tipo decremental Polarización mediante divisor de voltaje		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_S R_S$ $V_{DS} = V_{DD} - I_D(R_D + R_S)$	
MOSFET de tipo incremental Configuración por retroalimentación		$V_{GS} = V_{DS}$ $V_{GS} = V_{DD} - I_D R_D$	
MOSFET de tipo incremental Polarización mediante divisor de voltaje		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_D R_S$	

Tabla 7.2 Resumen de configuración de polarizaciones

2N5457

ENCAPSULADO 29-04, ESTILO 5
TO-92 (TO-226AA)



JFET DE USO GENERAL
CANAL-N – AGOTAMIENTO

Refiérase al 2N4220 para gráficas.

VALORES NOMINALES MÁXIMOS

Clasificación	Símbolo	Valor	Unidad
Voltaje drenaje-fuente	V_{DS}	25	Vdc
Voltaje drenaje-compuerta	V_{DG}	25	Vdc
Voltaje inverso compuerta-fuente	V_{GSR}	25	Vdc
Corriente de la compuerta	I_G	10	mAdc
Disipación total del dispositivo @ T_A = 25 °C	P_D	310	mW
Pérdida de disipación arriba de 25 °C		2.82	mW/°C
Rango de temperatura de la unión	T_J	125	°C
Rango de almacenamiento de temperatura del canal	T_{stg}	-65 a + 150	°C

CARACTERÍSTICAS ELÉCTRICAS (T_A = 25 °C a menos que se especifique lo contrario)

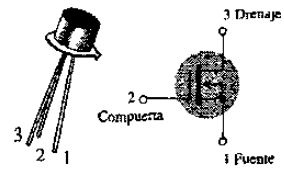
Característica		Símbolo	Mínimo	Tipo	Máximo	Unidad
CARACTERÍSTICAS "APAGADO"						
Voltaje de ruptura compuerta fuente (I_G = 10 μAdc, V_{DS} = 0)		$V_{(BR)GSS}$	-25		–	Vdc
Corriente inversa de la compuerta (V_{GS} = 15 Vdc, V_{DS} = 0) (V_{GS} = -15 Vdc, V_{DS} = 0, T_A = 100°C)		I_{GSS}	–		-1.0 200	nAdc
Voltaje de corte compuerta fuente (V_{DS} = 15 Vdc, I_D = 10 nAdc)	2N5457	$V_{GS(apagado)}$	-0.5	–	-6.0	Vdc
Voltaje compuerta fuente (V_{DS} = 15 Vdc, I_D = 100 μAdc)	2N5457	V_{GS}		-2.5	–	Vdc
CARACTERÍSTICAS "ENCENDIDO"						
Corriente de drenaje con voltaje de cero en la entrada* (V_{DS} = 15 Vdc, V_{GS} = 0)	2N5457	I_{DSS}	1.0	3.0	5.0	mAdc
CARACTERÍSTICAS EN PEQUEÑA SEÑAL						
Admitancia de transferencia directa para fuente común* (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 kHz)	2N5457	$\|y_{fs}\|$	1000	–	5000	μmhos
Admitancia de salida para fuente común* (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 kHz)		$\|y_{os}\|$	–	10	50	μmhos
Capacitancia de entrada (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 MHz)		C_{iss}		4.5	7.0	pF
Capacitancia de transferencia inversa (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 MHz)		C_{rss}	–	1.5	3.0	pF

*Prueba de pulso: ancho del pulso ≤ 630 ms, ciclo de trabajo ≤ 10%

Tabla 7.3 Hoja de especificaciones JFET canal-n 2N5457

2N3797

ENCAPSULADO 22-03, ESTILO 2
TO-18 (TO-206AA)



MOSFET DE AUDIO DE BAJA POTENCIA

CANAL-N – AGOTAMIENTO

VALORES NOMINALES MÁXIMOS

Clasificación	Símbolo	Valor	Unidad
Voltaje drenaje-fuente 2N3797	V_{DS}	20	Vdc
Voltaje compuerta-fuente	V_{GS}	±10	Vdc
Corriente del drenaje	I_D	20	mAdc
Disipación total del dispositivo @ T_A = 25 °C Pérdida de disipación arriba de 25 °C	P_D	200 1.14	mW mW/°C
Rango de temperatura de la unión	T_J	+175	°C
Rango de almacenamiento de temperatura del canal	T_{stg}	–65 a +200	°C

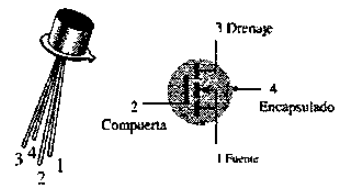
CARACTERÍSTICAS ELÉCTRICAS (T_A = 25 °C a menos que se especifique lo contrario)

Característica	Símbolo	Mínimo	Tipo	Máximo	Unidad
CARACTERÍSTICAS "APAGADO"					
Voltaje de ruptura drenaje-fuente (V_{GS} = –7.0 V, I_D = 5.0 μA) 2N3797	$V_{(BR)DSX}$	20	25		Vdc
Corriente inversa de la compuerta (1) (V_{GS} = –10 V, V_{DS} = 0) (V_{GS} = –10 V, V_{DS} = 0, T_A = 150 °C)	I_{GSS}	– –	– –	1.0 200	pAdc
Voltaje de corte compuerta fuente (I_D = 2.0 μA, V_{DS} = 10 V) 2N3797	$V_{GS(apagado)}$		–5.0	–7.0	Vdc
Voltaje inverso drenaje compuerta (1) (V_{DG} = 10 V, I_S = 0)	I_{DGO}		–	1.0	pAdc
CARACTERÍSTICAS "ENCENDIDO"					
Corriente de drenaje con voltaje de cero en la entrada (V_{DS} = 10 V, V_{GS} = 0) 2N3797	I_{DSS}	2.0	2.9	6.0	mAdc
Corriente de drenaje en el estado encendido (V_{DS} = 10 V, V_{GS} = +3.5 V) 2N3797	$I_{D(encendido)}$	9.0	14	18	mAdc
CARACTERÍSTICAS EN PEQUEÑA SEÑAL					
Admitancia de transferencia directa (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz) 2N3797 (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz) 2N3797	$\lvert y_{fs} \rvert$	1500 1500	2300 –	3000 –	μmhos
Admitancia de salida (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz) 2N3797	$\lvert y_{os} \rvert$	–	27	60	μmhos
Capacitancia de entrada (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz) 2N3797	C_{iss}	–	6.0	8.0	pF
Capacitancia de transferencia inversa (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz)	C_{rss}	–	0.5	0.8	pF
CARACTERÍSTICAS FUNCIONALES					
Datos del ruido (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz, R_S = 3 megohms)	NF	–	3.8	–	dB

(1) Este valor en la corriente incluye tanto la corriente de fuga del FET como la corriente de fuga asociada con el contacto de prueba y sus conexiones cuando se mide bajo las mejores condiciones alcanzadas

Tabla 7.4 Hoja de especificaciones MOSFET tipo decremental canal-n 2N3797

2N4351
ENCAPSULADO 20-03, ESTILO 2
TO-72 (TO-206AF)



CONMUTACIÓN DEL MOSFET
CANAL-N– INCREMENTAL

VALORES NOMINALES MÁXIMOS

Clasificación	Símbolo	Valor	Unidad
Voltaje drenaje-fuente	V_{DS}	25	Vdc
Voltaje drenaje-compuerta	V_{DG}	30	Vdc
Voltaje compuerta-fuente*	V_{GS}	30	Vdc
Corriente del drenaje	I_D	30	mAdc
Disipación total del dispositivo @ T_A = 25 °C Pérdida de disipación arriba de 25 °C	P_D	300 1.7	mW mW/°C
Rango de temperatura de la union	T_J	175	°C
Rango de temperatura de almacenamiento	T_{stg}	-65 a +175	°C

*Los potenciales transitorios de ± 75 volts no causarán una falla en el óxido de la compuerta

CARACTERÍSTICAS ELÉCTRICAS (T_A = 25 °C a menos que se especifique lo contrario)

Característica	Símbolo	Mínimo	Máximo	Unidad
CARACTERÍSTICAS "APAGADO"				
Voltaje de ruptura drenaje-fuente (I_D = 10 μA, V_{GS} = 0)	$V_{(BR)DSX}$	25		Vdc
Corriente de drenaje con voltaje de cero en la compuerta (V_{DS} = 10 V, V_{GS} = 0) T_A = 25°C T_A = 150°C	I_{DSS}	- -	10 10	nAdc μAdc
Corriente inversa de la compuerta (V_{GS} = ± 15 Vdc, V_{DS} = 0)	I_{GSS}	-	± 10	pAdc
CARACTERÍSTICAS "ENCENDIDO"				
Voltaje de umbral de la compuerta (V_{DS} = 10 V, I_D = 10 μA)	$V_{GS(th)}$	1.0	5	Vdc
Voltaje en encendido drenaje-compuerta (I_D = 2.0 mA, V_{GS} = 10V)	$V_{DS(encendido)}$	-	1.0	V
Corriente de drenaje en encendido (V_{GS} = 10 V, V_{DS} = 10 V)	$I_{D(encendido)}$	30	-	mAdc
CARACTERÍSTICAS EN PEQUEÑA SEÑAL				
Admitancia de transferencia directa (V_{DS} = 10 V, I_D = 2.0 mA, f = 1.0 kHz)	$\lvert y_{fs} \rvert$	1000	-	μmho
Capacitancia de entrada (V_{DS} = 10 V, V_{GS} = 0, f = 140 kHz)	C_{iss}	-	5.0	pF
Capacitancia de transferencia inversa (V_{DS} = 0, V_{GS} = 0, f = 140 kHz)	C_{rss}	-	1.3	pF
Capacitancia drenaje-substrato ($V_{D(SUB)}$ = 10 V, f = 140 kHz)	$C_{d(sub)}$	-	5.0	pF
Resistencia drenaje-fuente (V_{GS} = 10 V, I_D = 0, f = 1.0 kHz)	$r_{ds(encendido)}$		300	ohms
CARACTERÍSTICAS DE CONMUTACIÓN				
Retardo de encendido (figura 5)	t_{d1}	-	45	ns
Tiempo de subida (figura 6)	t_r		65	ns
Retardo de apagado (figura 7)	t_{d2}	-	60	ns
Tiempo de bajada (figura 8)	t_f	-	100	ns

(I_D = 2.0 mAdc, V_{DS} = 10 Vdc, (V_{GS} = 10 Vdc) (Ver figura 9; veces que se determinó el circuito))

Tabla 7.5 Hoja de especificaciones MOSFET tipo incremental canal-n 2N4351

CAPITULO 9

SPICE

9.1 INTRODUCCIÓN.-

SPICE es el acrónimo de **Simulatión Program with Integrated Emphasis**. Este programa ha sido escrito en varios lenguajes de programación y ha sido modificado y actualizado para expandir sus capacidades de simulación. El SPICE lee datos de entrada, los procesa en un computador central y presenta los resultados en forma tabular ó gráfica en cualquier impresora común.

El SPICE es un programa de simulación apoyado en una computadora, ésto es, el ingeniero diseña el circuito y luego lo proporciona al SPICE para su simulación. Con la simulación no es necesario implementar y probar el circuito antes de completar el diseño. Se pueden cambiar los componentes del circuito y observar los resultados de esos cambios en el desempeño del circuito.

El programa SPICE se diseñó para determinar los parámetros desconocidos utilizando las ecuaciones de corriente de Kirchhoff (análisis de nodos). Este tipo de análisis requiere que los transistores y diodos sean caracterizados por un circuito equivalente. El tipo de circuito equivalente por utilizar se construye en el programa y se determina por el tipo de transistor ó diodo especificado en los archivos del programa.

Una de las primeras operaciones que efectúa el programa SPICE es determinar el punto de operación de cd. ó el punto Q. Una vez realizado ésto el programa toma en consideración la entrada de ca y efectúa los cálculos para una sola frecuencia.

Si se requieren de más frecuencias el programa lo hace para cada una de ellas y el programa termina al haber realizado toda la inspección de las frecuencias deseadas.

Como el SPICE utiliza el análisis nodal como método de solución, posee ciertas limitaciones las cuáles son:

1.- Sólo se pueden utilizar fuentes de corriente controladas por voltaje . Si existen otras fuentes hay que convertirlas a fuentes controladas de voltaje ya sea internamente ó externamente.

2.- Como el análisis de SPICE se basa en operaciones sobre matrices utilizando las funciones de admitancia, no se pueden incluir resistencias de valor cero, ó la matriz tendrá determinante cero y no se encontrarán soluciones.

3.- Los elementos multiterminales que no tienen una representación de matriz de admitancia (por ejemplo un transformador ideal) se deben convertir para permitir que exista una matriz de admitancia.

4.- Sólo se pueden incluir en el circuito resistencias no lineales controladas por voltaje; los elementos como lámparas de neón y SCR no se pueden evaluar utilizando el análisis nodal.

El comportamiento del circuito se puede simular con respecto al tiempo, la frecuencia y las variaciones de voltaje. Esto se puede realizar especificando la forma en que SPICE analizará el circuito por medio de **proposiciones de análisis.**

El SPICE puede simular las siguientes formas de análisis:

- cd no lineal
- transitorio no lineal
- ca lineal de pequeña señal

El análisis de cd determina los voltajes de nodo en el circuito con los inductores en corto-circuito y los capacitores abiertos, ésto para cd. Este análisis se realiza antes del análisis transitorio ó de ca, y determina las condiciones iniciales necesarias para el análisis transitorio. El análisis de cd determina los modelos de pequeña señal linealizados de los dispositivos no lineales que se usarán en el análisis de ca.

También se puede utilizar un análisis de cd para determinar el valor en pequeña señal de la función de transferencia, las curvas de transferencia de cd y las sensibilidades en pequeña señal de variables de salida específicas. Estas opciones de análisis de cd se especifican por medio de las proposiciones de control:

.DC .TF .OP .SENS

Las variables de voltaje y corriente de salida se computan como función del tiempo sobre un intervalo de tiempo especificado utilizando un análisis transitorio. Todas las fuentes que no dependan del tiempo se colocan en sus valores de cd. Las opciones para el intervalo transitorio y el análisis de Fourier se definen por medio de las proporciones:

.TRAN .FOURIER

Las variables de voltaje y corriente como función de la frecuencia se computan utilizando análisis de ca a pequeña señal. El que diseña el circuito especifica el intervalo de frecuencias para el cuál se debe llevar a cabo éste análisis. La salida del análisis de ca es una función de transferencia (ejemplo: ganancia de voltaje, transimpedancia). Si el circuito sólo tiene una entrada de ca, es conveniente fijar la entrada a una magnitud unitaria y de fase cero. De ésta forma las variables de salida tienen el mismo valor como función de transferencia de la variable de salida con respecto a la entrada.

Cuando se trabaja en el análisis de ca, se puede analizar también el ruido generado por las resistencias y dispositivos semiconductores y las distorsiones características del circuito en pequeña señal. Estas opciones se especifican por medio de las siguientes proposiciones de control:

.AC .NOISE .DISTO

Una vez creado el archivo del circuito por proposiciones que describen el circuito, y definido el tipo de análisis, se puede llevar a cabo la simulación del circuito.

9.2 INFORMACIÓN SOBRE PROGRAMACIÓN

Cada computadora tiene un conjunto único de instrucciones para editar programas. Estas instrucciones deben conocerse antes de intentar simulaciones con el programa. Existe un apéndice donde se describen circuitos que contienen resistencias, capacitores, inductores, fuentes independientes de tensión y corriente, cuatro tipos de fuentes dependientes, y los cuatro dispositivos más comunes: diodos, BJT, JFET, MOSFET.

El programa SPICE fija los valores para los parámetros no definidos por el usuario en las proposiciones del modelo del transistor. Estos valores por omisión deben estar disponibles para su revisión en las instrucciones de la versión particular del programa SPICE que se esté utilizando. Las cinco áreas de programación se introducen en la siguiente secuencia.

1. Descripción de elementos
2. Descripción de fuente
3. Subcircuitos
4. Análisis requerido
5. Salida requerida

9.3 FORMATO

SPICE utiliza formato libre para las entradas. Los campos de dato se encuentran separados por uno ó más delimitadores (un bloque, un coma, un signo igual ó un paréntesis izquierdo ó derecho). Una proposición se puede continuar si se coloca un signo más (+) en la columna 1 de la siguiente línea de la proposición. Un campo de nombre debe iniciar con una letra y no debe contener delimitadores. Sólo se toman en cuenta las primeras ocho letras del nombre para la identificación. Todo campo de número puede contener un entero (por ejemplo 2, -35, 77) un número en punto flotante (por ejemplo 3.1416, 5.3) un entero ó un número en punto flotante seguido por un exponencial entero (1E3, 3.2E-4), ó un entero ó un número en punto flotante seguido por uno de los factores de escala siguientes.

Factores de Escala

MIL = 2.54E-6	M = 1E-3
K = 1E3	U=1E-6
MEG = 1E6	N = 1E-9
G = 1E9	P = 1E-12
T = 1E12	F = 1E-15

Se ignoran la letras inmediatas a un número (que no sean factores de escala) y las letras inmediatas a un factor de escala. Esto es, 10, 10V, 10 VOLTS y 10 HD representan el mismo número. Además, M, MA, MSEC y MMHOS representan el mismo factor de escala, 10^{-3}. Una proposición de comentario se debe indicar colocando un asterisco en la primera columna.

9.4 Descripción del circuito

Cada elemento en el circuito por analizar debe estar definido por números de nodo. Todos los nodos del circuito se numeran. Los números de nodo no necesitan ser consecutivos. El nodo 0 es tierra ó nodo de referencia. El circuito es descrito a SPICE por un archivo de proposiciones de elementos, el cuál define la topología del circuito y los valores de los elementos, así como un conjunto de proposiciones de control que definen los parámetros de modelos y los controles de ejecución. La primera proposición en el archivo debe ser de título, mientras que la última debe ser una proposición de fin (.END). Las proposiciones intermedias, excepto las de continuación, pueden estar en cualquier orden.

Cada elemento del circuito es especificado por una proposición de elemento que contiene el nombre del elemento, los nodos del circuito a los cuales se conecta éste, y el valor de los parámetros que determinan las características eléctricas del elemento. La primera letra en el nombre del elemento especifica el tipo de éste. Las cadenas xxxxxxx e yyyyyyy denotan un nombre de referencia alfanumérico especificado por el usuario para le elemento correspondiente. Por ejemplo, un resistor, un capacitor y un inductor se pueden definir como RLOAD, C3ST1 y L3ST2, respectivamente. Los campos de datos encerrados entre < > son opcionales. Los nodos de elementos deben ser nodo de tierra siempre debe numerarse con 0. Cada nodo debe tener al menos dos conexiones y una trayectoria de cd hacia tierra cuando los capacitores se abren y los inductores se llevan a cortocircuito. Con respecto a las tensiones y corrientes de ramas, SPICE utiliza los sumideros como referencia (es decir, los flujos de corriente en dirección de la caída de tensión).

9.5 DATOS DE ENTRADA.

En esta sección, se define la manera como se forman los datos de entrada para que los acepte el programa SPICE.

Descripción de elementos.

Cada elemento requiere una definición de las características del dispositivo de modo que SPICE pueda analizar el circuito en forma apropiada.

Elementos pasivos las descripciones de los elementos y los formatos asociados se muestran en la siguiente lista

Tipo	**formato**			
Resistor	Rxxxxxxx	n1	n2	valor
Capacitor	Cxxxxxxx	n+	n-	valor
Inductor	Lxxxxxxx	n+	n-	valor
Diodo	Dxxxxxxx	n+	n-	valor

Las designaciones de los elementos se muestran en la figura 9.1

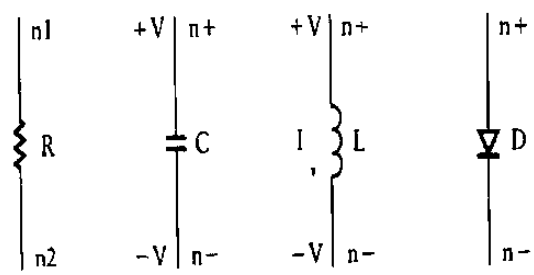


Figura 9.1 Designaciones de los elementos

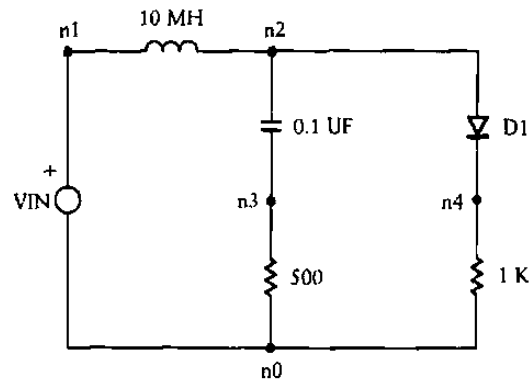


Figura 9.2 Ejemplo de un circuito con componentes pasivos

El nombre del modelo (NOMMOD) se introduce para referirse a la proposición MODEL correspondiente.

Se ilustra el procedimiento para el ejemplo de un circuito pasivo, como se muestra en la figura 9.2. Nótese que los nodos han sido numerados de n0 a n4. El formato utilizado en la introducción de las descripciones de los elementos para una evaluación por SPICE se muestra en seguida (se imprimen los nombres de los elementos sin subíndices ya que así es como aparecen en los computadores, por ejemplo L_{en} se lista como LEN):

```
RCL SET UP
* DESCRIPCIÓN DE LOS ELEMENTOS.
R1          3      0      500
RD          4      0      1K
LEN         1      2      10MH
CBATERIA    2      3      .1UF
D1          2      4      MODI
MODEL       MODI   D      (VJ = 0.7 )
*DESCRIPCIÓN DE LA FUENTE
VEN         1      0 DC   5
.END
```

Componentes activos la identificación del transistor en el formato para dispositivos activos es como sigue: el colector (ó drenador) va en primer lugar.

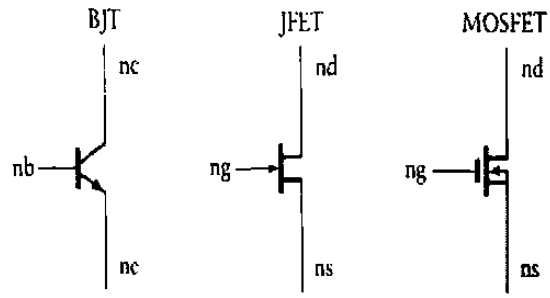


Figura 9.3 Designaciónes de los elementos activos

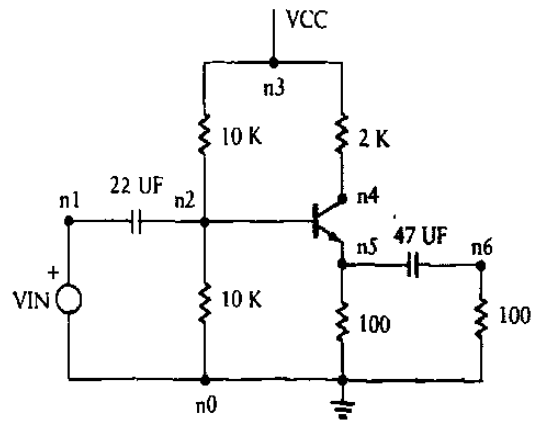


Figura 9.4 Ejemplo de un amplificador con transistor

La base (ó compuerta) en segundo y el emisor (ó fuente) al final. Esto se ilustra como sigue:

Tipo	Formato				
BJT	Qxxxxxxx	nc	nb	ne	nommod
JFET	Jxxxxxxx	nd	ng	ns	nommod
MOSFET	Mxxxxxxx	nd	ng	ns	nommod

Las designaciones de los elementos activos se muestran en la figura 9.3. El nombre de un modelo se introduce junto con la correspondiente proposición MODEL para especificar el tipo de transistor (**npn, pnp**, canal **n** ó canal **p**). La proposición MODEL también se puede utilizar para establecer el máximo valor de beta, ó de la tensión de ruptura base-emisor en el BJT, y para establecer la tensión de umbral ó la transconductancia de los dispositivos FET. Existen otros parámetros que se pueden establecer, dependiendo del análisis por realizar.

En la figura 9.4 se presenta un ejemplo de amplificador con transistor. Nótese que los nodos han sido numerados de n0 a n6. El formato para introducir las descripciones de los elementos para la evaluación por SPICE se muestra en seguida:

```
EMITTER FOLLOWER SET UP
* DESCRIPCIÓN DE ELEMENTOS.
R1          2    0     10K
R2          2    3     10K
RC          3    4     2K
RE          5    0     100
RL          6    0     100
CEN         2    1     22UF
C0          5    6     47UF
Q1          4    2     5 EFAMI
* MODEL EFAM1 NPN ( BF = 75 )
* DESCRIPCIPON DE FUENTE
VCC         3    0     DC 12
VEN         1    0     AC
.END
```

Dispositivos semiconductores Existen muchos parámetros que se pueden definir en las proposiciones MODEL de SPICE: aproximadamente 40 parámetros para BJT, 12 para JFET y 38 para MOSFET. La versión particular de la instrucciones del programa SPICE identifica los parámetros que se pueden utilizar y los valores de omisión típicos asignados por el programa. Las abreviaturas de la proposición MODEL se muestran en seguida.

FORMATO DE MODELO

.MODEL nommod tipo <pnom1 = pval1 pnom2 = pval2 pnom3 = pval3>

Tipo	Dispositivo de aplicación
NPN	BJT npn
PNP	BJT pnp
D	Diodo
NFJ	JFET canal n
PJF	JFET canal p
NMOS	MOSFET canal n
PMOS	MOSFET canal p

LISTA DE OPCIONES DE PARÁMETROS DE MODELO (parámetros principales)

Parámetro	pnom	MODELO	pval por omisión
Potencial de unión	VJ	Diodo	1V
Tensión de ruptura inversa	BV	Diodo	Infinito
Resistencia óhmica	RS	Diodo	0 ohms
Inversa de tensión	VAR	BJT	Infinita
Beta directa máxima	BF	BJT	100
Tensión base-emisor	VJE	BJT	.75V
Capacitancia colector-base	CJC	BJT	0

Capacitancia base-emisor	CJE	BJT	0
Tiempo de tránsito directo	TF	BJT	0
Tensión de umbral	VTO	JFET	-2
Transconductancia	BETA	JFET	1E-4 A/V^2
Capacitancia de unión G-S	CGS	JFET	0
Capacitancia de unión G-D	CGD	JFET	0
Tensión dc umbral	VTO	MOSFET	0
Transconductancia	KP	MOSFET	2 A/V^2
Capacitancia de unión Sust-DJ	CBD	MOSFET	0
Capacitancia de unión Sust-SJ	CBS	MOSFET	0

El nombre de modelo (nommod) incluido en la proposición MODEL corresponde al nombre de modelo especificado en las proposiciones de componentes activos y de descripción del diodo. Se puede utilizar una proposición MODEL para referirse a todos los dispositivos con el mismo nombre de modelo siempre que las cspccificaciones dcl dispositivo sean idénticas. Como ejemplo de las proposiciones MODEL se muestran en la figura 9.5

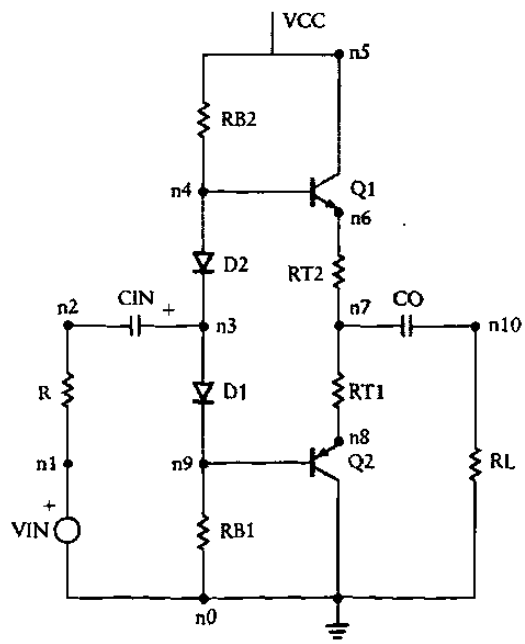


Figura 9.5 Utilización de las proposiciones MODEL

```
CSDC SET UP
*DESCRIPCION DE ELEMENTOS
R1      2       1       50
RT1     7       8       1
RT2     6       7       1
RB1     9       0       700
RB2     4       5       700
CEN     3       2       327U
C0      7       10      995U
D1      3       9       MOD1
D2      4       3       MOD1
Q1      5       4       6 MODTOP
Q2      0       9       8 MODBOT
.MODEL  MOD1            D(VJ = .7 RS = 10 )
.MODEL  MODTOP          NPN(BF = 75 VJE = .7 )
.MODEL  MODTOP          PNP(BF = 75 VJE = .7 )
*DESCRIPCION DE FUENTE
VCC     5       0       DC 12
VEN     1       0       AC .1M 90 DEGREES
.END
```

Descripción de fuente

Las fuentes que se encuentran en circuitos electrónicos son de tensión y de corriente. Ahora analizaremos cómo se introducen en el programa SPICE las fuentes de tensión y de corriente lineales tanto independientes como dependientes.

Fuentes lineales dependientes Los cuatro tipos de fuentes dependientes de tensión y de corrientes se listan en seguida.

Tipo de fuente	Formato	
De corriente cont. por tensión	Gxxxxxxx	n+ n- nc+ nc- valor
De tensión cont. por tensión	Exxxxxxx	n+ n- nc+ nc- valor
De corriente cont. por corriente	Fxxxxxxx	n+ n- vnom valor
De tensión cont. por corriente	Hxxxxxxx	n+ n- vnom valor

La fuente de control es definida por las tensiones en los nodos de control (nc+ y nc-) ó el nombre de las fuentes de tensión a través de las cuales fluye la corriente de control (vnom). Si ninguna fuente de tensión está contenida en el lazo de corriente, se puede utilizar una fuente de cd de valor cero para medir la corriente de control. La dirección positiva para el flujo de corriente de control va del nodo positivo, a través de la fuente, al nodo negativo de la fuente de tensión aplicable. Una fuente de corriente de valor positivo fuerza a la corriente a fluir del nodo positivo al negativo a través de la fuente. Los valores de salida se refieren a la transconductancia, la ganancia de tensión, la ganancia de corriente ó la transresistencia, respectivamente.

En la siguiente figura 9.6 se muestra como se forma una fuente de corriente dependiente para introducirla al SPICE, ésto es:

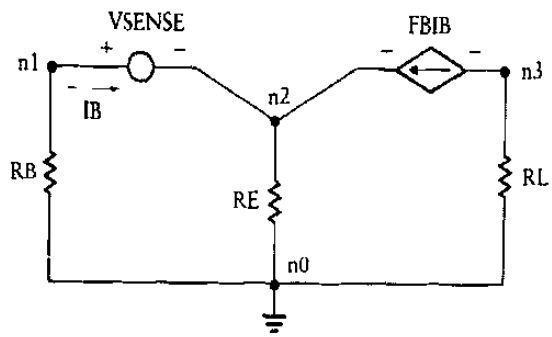


figura 9-6 Ejemplo de una fuente de corriente dependiente

```
DEPENDENT SOURCE SET UP
RB        1        0        20K
RE        2        0        100
RL        3        0        2K
FBIB      3        2        VSENSE 100
VSENSE    1        2
.END
```

Fuentes lineales independientes: Existen dos fuentes lineales, de tensión y de corriente, las cuáles son de cd ó de ca. El formato es el siguiente:

Tipo de fuente	**Entrada de la fuente**	
Tensión	Vxxxxxxx n+ n-	⟨⟨ DC ⟩ d/t ⟩ ⟨ AC mag ⟨ fase ⟩⟩
Corriente	Ixxxxxxxx n+n-	⟨⟨ DC ⟩ d/t ⟩ ⟨ AC mag ⟨ fase ⟩⟩

A una fuente independiente se le asigna una magnitud de ca y una fase (mag, fase) que se excita sólo durante el análisis en ca, un valor de cd (d/t) para determinar la solución de polarización a pequeña señal para análisis en ca y transitorio, ó una función dependiente del tiempo (d/t) para el análisis transitorio y de cd (utilizando un valor de tiempo cero) ó todos éstos simultáneamente. Si se omite la magnitud de ca luego de la palabra clave AC, se supone un valor uno. Si se omite la fase de ca, se supone un valor cero.

Las funciones dependientes del tiempo pueden ser senoidales ó trenes de pulsos. Se supone que fluye corriente positiva del nodo positivo hacia el negativo a través de la fuente. Una fuente de corriente de valor positivo fuerza a la corriente a salir del nodo positivo, y entrar al nodo negativo a través de la fuente. Las fuentes de tensión, además de excitar al circuito, se pueden utilizar como amperímetros en SPICE. Esto es, se puede insertar una fuente de tensión de valor cero con el fin de medir corriente.

Ejemplos de fuentes dependientes del tiempo y fuentes de pulso:

Formato senoidal

SIN (vo va fre td theta)

Parámetro	**valores por omisión**
vo (desplazamiento)	0
va (amplitud)	1
frec (frecuencia)	1/tstop
td (tiempo de retardo)	0
theta (factor de amotiguamiento)	0

Formato de pulsos

PULSE (v1 v2 td tr tf pw período)

Parámetro	**valores por omisión**
v1 (valor inicial)	-
v2 (valor de pulso)	-
td (tiempo de retardo)	0
tr (tiempo de subida)	tstep
tf (tiempo de bajada)	tstep
pw (ancho de pulso)	tstop
período	tstop

Después de presentar las técnicas para describir al circuito, ya es posible hacer uso del programa para realizar el análisis, éste puede ser de tres tipos: análisis de cd, análisis en ca y análisis transitorio. Cada uno de ellos se analiza por separado.

El Pspice se puede ejecutar en un sistema compatible con IBM adecuadamente configurado. Las versiones superiores a la 6.0 se ejecutarán en un sistema 486 de cualquier velocidad y con 4MB de RAM ó más. La más reciente versión para evaluación viene en siete discos de 3.5" ó en un CD-ROM.

9.6 OPERACIÓN GENERAL PARA EL USO DE PSPICE

Para efectuar un análisis Pspice se debe proceder de la siguiente manera:

1.- Seleccione Files en la línea de menú superior. Escoja New para un circuito nuevo u Open para obtener un archivo de circuito previamente creado.

2.- Seleccione y coloque componentes en el área de trabajo usando Draw-Get New Part desde la barra de menú

3.- Conecte el circuito usando Draw-wire desde la barra de menú

4.- Después de que el circuito esté terminado y se hayan dado los valores de todos los componentes deseados, incluya los valores de la alimentación de cd ó de ca.

5.- Se selecciona el análisis deseado usando Analysis-Setup. Si se desea ésto puede incluir el uso de PROBE para obtener las formas de onda de entrada y salida.

Nombres de archivo

Los archivos que se usan con Pspice tienen extensiones de tres letras estándar:

.ALS archivo que contiene nombres de alias e información de circuito
.CIR archivo de texto que describe el circuito
.DAT archivo que contiene datos PROBE
.LIB archivo que contiene información de biblioteca sobre componentes de circuito especiales.
.NET archivos que contienen listas de redes esquemáticas
.OUT archivo que contiene información de texto de salida
.SCH archivo gráfico que describe el circuito.

9.7 ANÁLISIS POR COMPUTADORA

PSpice (versión DOS)

La descripción en el manual de PSpice comprende un total de 14 parámetros para definir sus características terminales. Estas incluyen la corriente de saturación, la resistencia serie, la capacitancia terminal, el voltaje de rompimiento inverso, la corriente de rompimiento inverso y otro factores que se pueden especificar si se necesita para un diseño ó análisis por realizar.

La especificación de un diodo en una red tiene dos componentes. La primera especifica la ubicación y nombre del modelo y la otra incluye los parámetros mencionados. El formato para definir la ubicación y el nombre del modelo es el siguiente:

D1	2	3	DI
↓	↓	↓	↓
nombre	+	-	nombre
	nodo	nodo	del modelo

Un diodo se especifica por la letra mayúscula D al principio de la línea, seguida por la etiqueta aplicada al diodo en el diagrama ó esquema. La secuencia de los nodos define el potencial en cada nodo y la dirección de conducción para el diodo, en otras palabras, la conducción se especifica en dirección del nodo positivo al negativo. El nombre del modelo es asignado a la descripción del parámetro a seguir.

El mismo nombre del modelo puede aplicarse a cualquier número de otros diodos en la red , tales como: D2, D3.

Los parámetros se especifican por medio de la instrucción MODEL que tiene el siguiente formato para un diodo:

.MODEL	DI	D(IS = 2E - 15)
	↓	——v——
	nombre del modelo	especificaciones del parámetro

La especificación comienza con la entrada .MODEL seguida por el nombre del modelo como se especificó en la descpción de la ubicación, y la letra mayúscula D para especificar un diodo. Las especificaciones del parámetro aparecen entre paréntesis y debe usarse la notación especificada en el manual de PSpice. La corriente de saturación inversa se inscribe como IS y se le asigna el valor de 2×10^{-15} A. Este valor se escogió porque resulta típicamente en un voltaje de diodo de alrededor de 0.7 V.

Ejemplo de análisis de un circuito con diodo

El primer paso sería volver a trazar la red como se ilustra en la figura 9.7 identificando los nodos y numerándolos en un orden lógico. La tierra se elige como el nivel de referencia y se le asigna el número 0. El diodo de silicio se localiza entre los nodos 2 y 3. El voltaje de salida del ejemplo 3.4 se halla del nodo 3 a tierra. El voltaje V_1 está entre los nodos 1 y 2, y V_2 se encuentra entre los nodos 3 y 4.

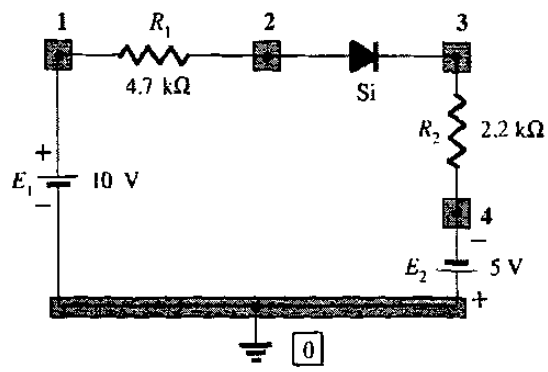


Figura 9.7 Circuito para el ejemplo con diodo

La información de la red se introduce a la computadora en un archivo de entrada. La primera entrada debe ser una línea de título para identificar el análisis por realizarse. El siguiente conjunto de datos (ó serie de entradas) es una descripción de la red utilizando los nodos seleccionados y el formato específico requerido por Pspice para cada elemento.

La última entrada debe ser la instrucción .END exactamente en la forma indicada. Ignorar el punto que antecede a la instrucción invalidará el archivo de entrada por completo.

El archivo de entrada para la red de la figura 9.7 se proporciona en la figura 9.8. La línea de título especifica el "circuito de diodo para la red de la figura 9.7" como el circuito por analizarse. La primera línea de la descripción de la red especifica la fuente de cd de 10V. Para todas las fuentes de cd, la primera letra de la línea debe ser la letra mayúscula V seguida del nombre de la fuente.

A continuación se introduce el nodo del lado positivo de la fuente seguido de la polaridad negativa. La magnitud de la fuente se introduce luego tal como se indica.

```
Circuito de diodo para la red de la figura 9.7
VE1    1    0    10V
R1     1    2    4.7K
DI     2    3    DI
R2     3    4    2.2K
VE2    0    4    5 V
.MODELO DI D (IS = 2E-15)
.DC VE1 10V 10V 1V
.PRINT DC    V(3)    I(D1)    V(1,2)    V(3,4)    V(2,3)
.OPTIONS NOPAGE
.END
```

Figura 9.8 Archivo de entrada para la red de la figura 9.7

El siguiente registro de entrada es una resistencia que requiere una letra mayúscula R al comenzar la línea, seguida por su nombre elegido. La "presión" de la fuente de 10V sugiere que la corriente resultante establecerá al nodo 1 como positivo respecto del nodo 2, de aquí viene el orden de los nodos en el archivo de entrada. La magnitud del resistor se especifica como de 4.7 kΩ.

La línea 3 de la descripción de la red y la descripción del modelo del diodo en la línea 6. Recuérdese que IS se especificó como 2E-15 para obtener una caída de 0.7V.

Las dos siguientes entradas de registro son las correspondientes al segundo resistor y a la otra fuente de cd. Adviértase en cada caso un intento de definir los nodos positivo y negativo en el orden de las entradas de los nodos. Sin embargo, una suposición incorrecta resultaría simplemente en un signo negativo para el voltaje a través de un elemento particular.

La entrada .DC especifica un análisis de cd con una fuente E_1 a 10 V. El análisis .DC puede especificarse para un intervalo de valores, de aquí la repetición del nivel de 10V en la línea de entrada. Si se repite el nivel, como en éste caso, el análisis sólo puede realizarse para el nivel indicado.

Si el segundo nivel fuera diferente, el análisis se realizaría del primero al segundo nivel a los niveles definidos por el incremento especificado como la siguiente entrada de la línea. Aun cuando nuestro análisis es solamente a un nivel, se requiere una entrada para el incremento como se indica por la cantidad de 1V típicamente utilizada para este propósito. Por tanto, el programa, una vez que está en ejecución y que el sistema de computadora advierte la repetición del nivel de 10V, efectuará el análisis a un nivel de solamente (10V) y hará caso omiso de la entrada que define el incremento. No es necesario incluir la segunda fuente de cd en ésta instrucción.

La instrucción .PRINT define aquellas cantidades que se incluirán en los datos de salida. La cantidad V(3) es el voltaje desde el nodo 3 hasta el nivel de tierra, el voltaje de salida de la figura 9.7. La siguiente es la corriente a través del diodo seguida por los voltajes entre los nodos indicados.

La entrada .OPTIONS NOPAGE es un mandato para "ahorrar papel".

Una vez que el archivo de entrada se introduce correctamente, la información deseada en el formato del archivo de salida que aparece en la figura 9.9.A continuación se muestran los parámetros del modelo especificado seguidos de los resultados deseados éstos son:

V(3) = V_0 = -4.455E-01 = -0.4455 V, corriente de diodo I(D1) = I_D = 2.07mA, el voltaje V(1,2)V_1 = 9.73V y V(3,4) = V_2 = 4.554V.

Estos resultados son comparados con los del ejemplo 3.4 y concuerdan. El último archivo de salida para la red de la figura 9.7 y observado en la figura 9.9 es el voltaje a través del diodo, el cuál es para el nivel de corriente IS elegido de 0.715 V, comparado con el de 0.7 V utilizado en el ejemplo 3.4

Circuito de diodo para la red de la figura 9.7

```
VE1   1   0   10V
R1    1   2   4.7K
D1    2   3   DI
VE2   0   4   5V
.MODEL DI D(IS=2E-15)
.DC VE1  10V  10V  1V
.PRINT DC V(3)   I(D1)   V(1,2)   V(3,4)   V(2,3)
.OPTIONS NOPAGE
.END
```

```
****    PARAMETROS DEL MODELO DEL DIODO
                DI
                IS          2.000000E-15

****  DI CURVAS DE CD        TEMPERATURA=  27.000 DEG C
VE1          V(3)       I(D1)       V(1,2)        V(3,4)        V(2,3)
1.000E+01  -4.455E-01  2.070E-03  9.730E+00     4.554E+00     7.155E-01
```

Figura 9.9 Archivo de salida para la red de la figura 9.7

Ejemplo de análisis de un circuito con transistor BJT

La instrucción de Pspice para introducir los elementos del transistor tiene el siguiente formato:

```
Q1      3      1      4      QN
 ⌣      ⌣      ⌣      ⌣      ⌣
nombre  C      B      E      nombre
                             del modelo
```

La Q se requiere para identificar el dispositivo como un transistor. El número 1 es el nombre escogido para el transistor, aunque puede incluir siete caracteres (entre números y letras). Las terminales se introducen en el orden antes mencionado,

la última entrada es el nombre del modelo para dirigir el paquete de programación al sitio de los parámetros que definen al transistor, ésto es:

.MODEL QN NPN (BF = 140 IS = 2E-15)

nombre del modelo — tipo — parámteros para especificarse

La lista de parámetros que aparece en el manual de Pspice es bastante extensa y de hecho incluye 40 términos, para nuestras necesidades hay dos párametros que requieren especificarse éstos son el valor de Beta, referido como BF, y la corriente de saturación inversa IS.

La red del ejemplo 6.3 se ha vuelto a dibujar en la figura 9.10 con la selección de los nodos para el análisis con el programa Pspice. El archivo de entrada para la red aparece en la figura 9.11. Si se requieren cantidades específicas tales como I(RC) = I_C y V(3,4) = V_{CE} en vez de un simple listado de todos los voltajes en los nodos, se puede agregar una proposición de control .DC como se indica en la figura 9.11.

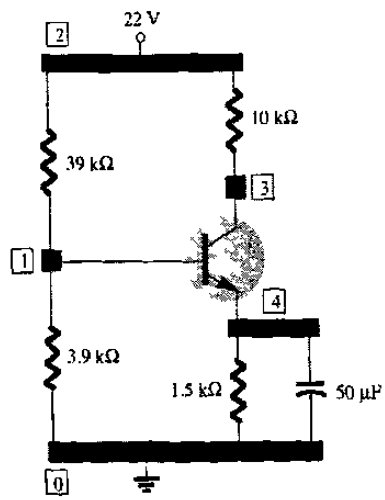


Figura 9.10 Red para análisis mediante el programa Pspice

```
Polarización de cd del BJT de la figura 9.10
VCC  2   0   22V
R1   2   1   39K
R2   1   0   3.9K
RC   2   3   10K
RE   4   0   1,5K
CE   0   4   50UF
Q1   3   1   4QN
.MODEL   QN   NPN  (BF=140 IS=2E-15)
.DC  VCC  22   22   1
.PRINT   DC   I(RC) V(3,4)
.OPTIONS NOPAGE
.END
```

Figura 9.11 Archivo de entrada para la red de la figura 9.10

La proposición .PRINT puede escribirse después para especificar las cantidades en el listado del archivo de salida, éste aparece en la figura 9.12 con la lista de parámetros del modelo especificados y los niveles de salida deseados tanto I_{CQ} como V_{CEQ}. Los resultados obtenidos utilizando el Pspice coinciden con las soluciones del ejemplo 6.3 , ésto es: I_{CQ} = 8.512E-04 = 0.8512mA y V_{CEQ} = 1.220E+01 = 12.2 V.

```
Polarización de cd del BJT de la figura 9.10
VCC  2   0   22V
R1   2   1   39K
R2   1   0   3.9K
RC   2   3   10K
RE   4   0   1.5K
CE   4   0   50UF
Q1   3   1   4QN
```

```
.MODEL    QN    NPN    (BF = 140 IS = 2E-15)
.DC   VCC  22    22    1
.PRINT    DC    I(RC)  V(3,4)
.OPTIONS NOPAGE
.END

****   PARÁMTEROS DEL MODELO BJT
            QN
            NPN
       IS          2.00000E-15
       BF          140

****   CURVAS DE TRANSFERENCIA DE DC
VCC                I(RC)              V(3,4)
2.200E+1           8.51E-04           1.220E+01

****   TEMPERATURA = 27.000 DEG C
```

Figura 9.12 Archivo de salida para el análisis de Pspice de la red de la figura 9.10

Ejemplo de análisis de un circuito con JFET

El análisis por computadora de un JFET en el programa Pspice existe un formato específico que debe emplearse para introducir con propiedad los parámetros de JFET. Para un dispositivo canal-n ó canal-p el formato es el siguiente:

J1	3	1	4	JN
nombre	D	G	S	nombre del modelo

La J es una designación del JFET con el número 1 como el nombre escogido, el nombre del modelo debe introducirse para proporcionar un sitio que definirá los parámetros del JFET, éste sería el siguiente:

.MODEL JN NJF(VTO = -4V,BETA = .5E-3)

La NJF especifica un JFET de canal-n, mientras que PJF un JFET de canal-p. La elección de los parámetros pueden enumerarse hasta 14, en nuestro caso de análisis bastará con solamente dos los cuáles son: VTO que es el voltaje de umbral que se especifica como V_P y BETA que no es la β definida para los transistores BJT sino que se determina mediante la siguiente ecuación:

$$\text{BETA} = \frac{I_{DSS}}{V_P^{\,2}}$$

Por ejemplo, si V_P = -4 V e I_{DSS} = 8 mA se obtendrían VTO = -4 V y BETA = $0.5\text{x}10^{-3}/V^2$, ambas proposiciones aparecerán en un análisis de Pspice.

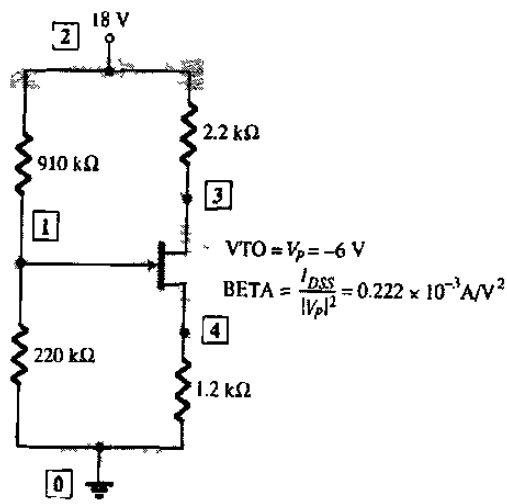


Figura 9.13 Circuito del ejemplo con JFET con los nodos definidos

El siguiente circuito de la figura 9.13 contiene un JFET en la configuración de divisor de voltaje. El enfoque con Pspice es similar al empleado para en el BJT. En la figura 9.13 se tienen los nodos definidos, en la figura 9.14 se describe el análisis Pspice

para la configuración JFET de la figura 9.13. El voltaje solicitado como V(1,4) es V_{GSQ} y la corriente I(RD) es I_{DQ}, ésto es: V_{GSQ} = -1.57 V y la I_{DQ} = 4.23 mA.

```
Polarización de cd del JFET de la figura 9.13
VDD  2    0    18V
R1   2    1    910K
R2   1    0    220K
RD   2    3    2.2K
RS   4    0    1.2K
J1   3    1    4JN
.MODEL    JN   NJF(VTO = 6V      BETA = .222E-3)
.DC  VDD  18   18   1
.PRINT    DC   V(1,4)      I(RD)
.OPTIONS NOPAGE
.END

****  PARAMETROS DEL MODELO JFET
          JN
          NJF
      VTO         -6
      BETA        222.000000E-6

****  CURVAS DE TRANFERENCIA DE CD

VDD               V(1,4)              I(RD)

1.80E+01          .157E+01            .423E-2

****  TEMPERATURA          27.000  DEG C
```

Figura 9.4 Archivo de salida para la red de la figura 9.13

CAPITULO 10

CONCLUSIONES Y RECOMENDACIONES

10.1 CONCLUSIONES

El desarrollo de éste trabajo tuvo su origen en una problemática existente en instituciones de educación superior en las áreas de ingeniería en electrónica y comunicaciones.

Ellas tienen el compromiso de crear profesionales egresados de las carreras relacionadas con la ingeniería electrónica que sean capaces no sólo de contar con los conocimientos más nuevos sobre su especialidad, sino reafirmar bases establecidas y poder adaptarse a los cambios tan rápidos en éstas disciplinas.

Para satisfacer los perfiles ideales de los egresados, las universidades deben de invertir demasiado dinero en infraestructura para las carreras en ésta área.

Con el propósito de contribuir en algo a la solución parcial de la problemática planteada, se propuso en éste trabajo la simplificación de las actividades de análisis y solución de algunos circuitos electrónicos.

Se establecieron los aspectos más básicos del análisis de circuitos electrónicopor computadora usando un paquete de software (Pspice).

10.2 RECOMENDACIONES

El campo de la electrónica analógica es muy amplio. Este trabajo se limitó al análisis de circuitos electrónicos con diodos con entradas de cd y ca, transistores bipolares y transistores de efecto de campo en un análisis de corriente directa, por lo que es factible extenderse en los siguientes tópicos:

- Análisis de señal de circuitos con transistores bipolares y de efecto de campo y sus respuestas en frecuencia.
- Circuitos amplificadores multietapa.
- Circuitos amplificadores operacionales.
- Simulación de circuitos electrónicos en su análisis transitorio con Pspice.

Nota:

Los autores de ésta tesis cuentan con un formato de preguntas y problemas propuestos así como sus respuestas, si el interesado requiere de más información comunicarse a: jsilva@gama.fime.uanl.mx

hfiguero@gama.fime.uanl.mx

BIBLIOGRAFIA

- Albert Paul Malvino

  Principios de Electrónica

  Mc.Graw Hill, 1989

- Boylestad - Nashelsky

  Electrónica teoría de circuitos

  Prentice Hall, 1996

- David Baes López

  Pspice, análisis de circuitos por computadora

  Alfaomega,1995

- Savant - Carpenter - Roden

  Diseño Electrónico

  Addison-Wesley, Iberoamericana, 1991

- Schilling - Belove

  Circuitos Electrónicos Discretos e Intergrados

  Mc. Graw Hill, 1989

LISTADO DE TABLAS

Tabla 2.1	Niveles de resistencia	23
Tabla 3.1	Hoja de especificaciones del diodo	59
Tabla 6.1	Hoja de especificaciones del transistor bipolar BJT 2N4123	122
Tabla 7.1	Relación de V_{GS} en función de I_D	132
Tabla 7.2	Resumen de configuración de polarizaciones	193
Tabla 7.3	Hoja de especificaciones JFET canal-n 2N5457	194
Tabla 7.4	Hoja de especificaciones MOSFET tipo decremental canal-n 2N3797	195
Tabla 7.5	Hoja de especificaciones MOSFET tipo incremental canal-n 2N4351	196

LISTADO DE FIGURAS

Figura 2.1-	Definición de las unidades métricas de resistividad...	4
Figura 2.2-	Estructura de un solo cristal de germanio y silicio.	5
Figura 2.3-	Estructura atómica de germanio y silicio	6
Figura 2.4-	Unión covalente del átomo de silicio.	6
Figura 2.5-	Niveles de energía.	7
Figura 2.6-	Impurezas de boro en el materia tipo-p	9
Figura 2.7-	Impurezas de antimonio en el material tipo-n	9
Figura 2.8-	Flujo de electrones en función del flujo de huecos	10
Figura 2.9a-	Material tipo-n	11
Figura 2.9b-	Material tipo-p	11
Figura 2.10-	Unión p-n sin polarización externa	12
Figura 2.11.-	Diodo semiconductor sin polarización	12
Figura 2.12.-	Unión p-n con polarización inversa	13
Figura 2.13.-	Unión p-n con polarización directa	13
Figura 2.14.-	Características del diodo semiconductor de silicio	14
Figura 2.15.-	Comparación de diodos semiconductores Si y Ge	15
Figura 2.16.-	Determinación de la resistencia estática	16
Figura 2.17.-	Gráfica del ejemplo 2.1	17
Figura 2.18.-	Definición de la resistencia dinámica ó en ac	18
Figura 21.9.-	Determinación de la resistencia en ac en un punto Q	18
Figura 2.20.-	Gráfica del ejemplo 2.2	19
Figura 2.21.-	Determinación de la resistencia en ac promedio entre los límites indicados	22
Figura 3.1.-	Configuración de diodo en serie, circuito y característica	24
Figura 3.2.-	Recta de carga y selección del punto de operación	25

Figura 3.3a.- Circuito del ejemplo3.1 26

Figura 3.3b.- Características del ejemplo 3.1 26

Figura 3.4.- Solución del ejemplo 3.1 27

Figura 3.5- Circuito para el ejemplo 3.2 28

Figura 3.6- Circuito para el ejemplo 3.3 28

Figura 3.7- Determinación de las cantidades desconocidas para el ejemplo 3.3 29

Figura 3.8.- Circuito para el ejemplo 3.4 29

Figura 3.9.- Estado del diodo para la red de la figura 3.8 30

Figura 3.10.- Cantidades desconocidas para la red de la figura 3.8. 30

Figura 3.11.- Red para el ejemplo 3.3 31

Figura 3.12.- Determinación de las cantidades desconocidas para el ejemplo3.3 31

Figura 3.13.- Circuito para el ejemplo 3.6 32

Figura 3.14.- Determinación de las cantidades desconocidas del ejemplo 3.6 32

Figura 3.15.- Circuito rectificador de media onda 33

Figura 3.16.- Región de conducción ($0 \rightarrow T/2$) 33

Figura 3.17.- Región de no conducción ($T/2 \rightarrow T$). 34

Figura 3.18.- Señal rectificada de media onda 34

Figura 3.19.- Efecto de V_T sobre la señal rectificada de media onda 35

Figura 3.20.- Circuito para el ejemplo 3.7 36

Figura 3.21.- Vo resultante para el circuito del ejemplo 3.7 36

Figura 3.22.- Efecto de V_T sobre la salida de la figura 3.21 37

Figura 3.23.- Determinación del PIV 38

Figura 3.24.- Circuito rectificador de onda completa 39

Figura 3.25.- Red para el período de ($0 \rightarrow T/2$) 39

Figura 3.26.- Red de conducción para la región positiva 39

Figura 3.27.- Red de conducción para la región negativa 40

Figura 3.28.- Forma de onda de entrada y salida 40

Figura 3.29.- Determinación de $V_{omáx}$ para la configuración puente 41

Figura 3.30.- Determinación del PIV 41

Figura 3.31.- Circuito rectificador con derivación central 42

Figura 3.32.- Condiciones de la red para la región positiva 43

Figura 3.33.- Condiciones de la red para región negativa 43

Figura 3.34.- Red puente para el ejemplo 3.8 44

Figura 3.35.- Red de la figura 3.34 para la región positiva 44

Figura 3.36.- Red redibujada de la figura 3.35 44

Figura 3.37.- Gráfica de salida del ejemplo 3.38 45

Figura 3.38.- Circuitos recortadores en serie 46

Figura 3.39.- Circuito recortador en serie con una fuente de cd 47

Figura 3.40.- Determinación de v_o 47

Figura 3.41.- Determinación de los niveles de v_o 47

Figura 3.42.- Determinación de v_o cuando $v_i = V_m$ 48

Figura 3.43.- Dibujo para v_o 48

Figura 3.44.- Recortador en serie para el ejemplo 3.9 49

Figura 3.45.- v_o con el diodo encendido 49

Figura 3.46.- Determinación del nivel de transición de la figura 3.43 49

Figura 3.47.- Dibujo de v_o para el ejemplo 3.9 50

Figura 3.48.- Señal aplicada para el ejemplo 3.10 50

Figura 3.49.- v_o a $v_i = +20$ V 51

Figura 3.50.- v_o a $v_i = -10$ V 51

Figura 3.51.- Dibujo de v_o 51

Figura 3.52.- Respuesta de un recortador en paralelo 51

Figura 3.53.- Señal de entrada y circuito del ejemplo 3.11 52

Figura 3.54.- v_o para la región negativa de v_i 52

Figura 3.55.- Determinación del nivel de transición del ejemplo 3.11 53

Figura 3.56.- Determinación de v_o para el circuito abierto del diodo 53

Figura 3.57.- Dibujo de v_o para el ejemplo 3.11 53

Figura 3.58.- Circuito cambiador de nivel 54

Figura 3.59.- Diodo en encendido capacitor cargando a V volts 55

Figura 3.60.- Determinación de v_o para el diodo en apagado 55

Figura 3.61.- Gráfica de v_o para la red de la figura 3.57 55

Figura 3.62.- Señal de entrada circuito para el ejemplo 3.12 57

Figura 3.63.- Determinación de v_o y V_C con el diodo encendido 58

Figura 3.64.- Determinación de v_o con el diodo apagado 58

Figura 3.65.- v_i y v_o para el cambiador de nivel de la figura 3.64 58

Figura 4.1.- Diodo ideal, símbolo curva característica 60

Figura 4.2.- Estados de conducción y no-conducción del diodo ideal 61

Figura 4.3a.- Circuito equivalente simplificado para el diodo semiconductor de silicio 63

Figura 4.3b.- Diodo ideal y sus características 63

Figura 4.4a.- Diodo zener encendido 63

Figura 4.4b.- Diodo zener apagado 63

Figura 4.5.- Región zener 64

Figura 4.6.- Regulador zener básico 65

Figura 4.7.- Determinación del estado del diodo zener 65

Figura 4.8.- Circuito equivalente zener cuando está encendido 66

Figura 4.9.- Circuito del ejemplo 4.1 67

Figura 4.10.- Circuito equivalente del ejemplo 4.1 67

Figura 4.11.- Punto de operación resultante de la figura 4.10 69

Figura 4.12.- Determinación de V para el regulador de la figura 4.10 69

Figura 4.13.- Diodo de portadores calientes ó de barrera de superficie 69

Figura 4.14.- Comparación de curvas características del diodo Schottky y de unión p-n 69

Figura 4.15.- Circuito equivalente diodo Schottky 71

Figura 4.16.- Circuito equivalente aproximado 71

Figura 4.17.- Característica del varicap 72

Figura 4.18.- Circuito equivalente en la región de polarización inversa y símbolos 73

Figura 4.19.- Característica del diodo túnel 74

Figura 4.20.- Circuito equivalente y símbolos del diodo túnel 75

Figura 4.21 Arreglo de polarización básico construcción y símbolo fotodiodo 75

Figura 4.22.- Características del fotodiodo 76

Figura 4.23.- Características de fc para el fotodiodo 76

Figura 5.1a.- Transistor tipo pnp 77

Figura 5.1b	Transistor tipo npn	77
Figura 5.2.-	Unión con polarización directa de un transistor pnp	78
Figura 5.3	Unión con polarización inversa de un transistor pnp	79
Figura 5.4.-	Flujo de portadores mayoritarios y minoritarios	79
Figura 5.5a.-	Circuito de configuración pnp	81
Figura 5.5b	Circuito de configuración npn	81
Figura 5.6.-	Características de entrada de base-común	81
Figura 5.7.-	Características de salida del base-común	81
Figura 5.8.-	Polarización del transistor pnp en base-común	83
Figura 5.9.-	Acción básica de amplificación de voltaje de base común	84
Figura 5.10.-	Notación y símbolos de la configuración emisor-común en un npn y pnp	85
Figura 5.11a	Característica de salida para emisor-común	86
Figura 5.11b	Característica de entrada para emisor-común	86
Figura 5.12.-	Notación y símbolos de la configuración colector común	88
Figura 5.13.-	Gráfica de la región lineal de operación para un transistor	89
Figura 6.1.-	Puntos de operación dentro de los límites de operación del transistor	92
Figura 6.2 .-	Circuito de polarización fija	94
Figura 6.3.-	Equivalente del circuito de la figura 6.2	94
Figura 6.4.-	Circuito para la malla base-emisor	94
Figura 6.5.-	Circuito de malla colector emisor.	95
Figura 6.6.-	Circuito de polarización fija para el ejemplo 6.1	96
Figura 6.7a.-	Circuito para el análisis de la recta de carga	97
Figura 6.7b.-	Curvas características de salida	98
Figura 6.8.-	Gráfica de la recta de carga	98
Figura 6.9.-	Gráfica del punto Q con niveles crecientes de I_B	99
Figura 6.10.-	Gráfica de niveles crecientes de R_C	99
Figura 6.11.-	Gráfica para niveles pequeños de V_{CC}	100
Figura 6.12.-	Circuito de polarización con resistencia de emisor.	100
Figura 6.13.-	Malla base emisor	100

Figura 6.14.- Circuito equivalente para la corriente I_B 101

Figura 6.15.- Circuito con reflexión de impedancia R_E 101

Figura 6.16.- Malla de colector a emisor 102

Figura 6.17.- Circuito para el ejemplo 6.2 103

Figura 6.18.- Gráfica de la recta de carga 105

Figura 6.19.- Circuito de polarización por divisor de voltaje 106

Figura 6.20.- Gráfica del punto Q 106

Figura 6.21.- Redibujo de la malla de entrada de la figura 6.19 106

Figura 6.22.- Circuito para la R_{Th} 107

Figura 6.23.- Circuito para el V_{Th} 107

Figura 6.24.- Circuito equivalente Thévenin 108

Figura 6.25.- Circuito para el ejemplo 6.3 109

Figura 6.26.- Circuito para calcular el voltaje de base aproximado 109

Figura 6.27.- Circuito con retroalimentación de voltaje 112

Figura 6.28.- Malla base emisor para la figura 6.27 113

Figura 6.29.- Malla colector emisor para la figura 6.27 114

Figura 6.30.- Circuito para el ejemplo 6.5 114

Figura 6.31.- Circuito para el ejemplo 6.6 116

Figura 6.32.- Circuito para el ejemplo 6.7 117

Figura 6.33.- Circuito para el ejemplo 6.8 119

Figura 6.34.- Determinación de la R_{Th} 119

Figura 6.35.- Determinación del V_{Th} 119

Figura 6.36.- Sustitución del circuito equivalente Thévenin 121

Figura 7.1a.- Transistores controlados por corriente 123

Figura 7.1b.- Transistores controlados por voltaje 123

Figura 7.2.- Transistor de efecto de campo de unión (JFET) 125

Figura 7.3.- JFET con $V_{GS} = 0$ V y $V_{DS} > 0$ V 125

Figura 7.4.- Potenciales variables de polarización inversa 125

Figura 7.5.- Gráfica de I_D en función de V_{DS} para $V_{GS} = 0$ V 127

Figura 7.6.- Estrechamiento del JFET ($V_{GS} = 0$ V , $V_{DS} = V_P$) 127

Figura 7.7.- JFET con aplicación de voltaje negativo a la entrada 128

Figura 7.8.-	Características del JFET canal n	128
Figura 7.9.-	JFET canal p	129
Figura 7.10.-	Características del JFET canal p	129
Figura 7.11.-	Símbolos de JFET canal en n y p	130
Figura 7.12.-	Curva de transferencia para las características de drenador	132
Figura 7.13.-	Curva de transferencia para el ejemplo 7.1	136
Figura 7.14.-	MOSFET tipo decremental canal n	137
Figura 7.15.-	MOSFET tipo decremental con $V_{GS} = 0$ V y $V_{DD} > 0$ V	137
Figura 7.16.-	Curvas de transferencia para las características de drenaje	138
Figura 7.17.-	Reducción de portadores libres en el canal por potencial negativo	139
Figura 7.18.-	Características de transferencia del MOSFET	140
Figura 7.19.-	MOSFET tipo decremental canal p	141
Figura 7.20.-	Símbolos del MOSFET decremental tipo n y p	142
Figura 7.21.-	MOSFET tipo incremental canal n	143
Figura 7.22.-	Formación del canal en el MOSFET incremental	144
Figura 7.23.-	Cambio de la región de agotamiento y el canal	145
Figura 7.24.-	Características de drenador	146
Figura 7.25.-	Curva de transferencia para características de drenador	148
Figura 7.26.-	MOSFET tipo incremental canal p	148
Figura 7.27.-	Símbolos del MOSFET incremental tipo p y tipo n	149
Figura 8.1.-	Configuración de polarización fija	152
Figura 8.2.-	Malla de entrada	152
Figura 8.3.-	Circuito para el ejemplo 8.1	154
Figura 8.4.-	Solución gráfica para la figura 8.3	155
Figura 8.5.-	Configuración de autopolarización	156
Figura 8.6.-	Malla de entrada	157
Figura 8.7.-	Definición de un punto sobre la curva de transferencia	158
Figura 8.8 .-	Trazo de la recta de autopolización	159
Figura 8.9.-	Circuito para el ejemplo 8.2	160
Figura 8.10.-	Trazo de la recta para la figura 8.9	161
Figura 8.11.-	Característica para el JFET de la figura 8.9	162

Figura 8.12.- Punto Q para la figura 8.9 162
Figura 8.13.- Gráfica de ejemplo 8.3 163
Figura 8.14.- Circuito del ejemplo 8.4 164
Figura 8.15.- Circuito equivalente de la figura 8.14 165
Figura 8.16.- Punto Q para la figura 8.14 166
Figura 8.17.- Polarización por divisor de voltaje 168
Figura 8.18.- Redibujo de la figura 8.17 168
Figura 8.19.- Trazo de la ecuación de la red por divisor de voltaje 169
Figura 8.20.- Efecto de Rs sobre el punto Q 170
Figura 8.21.- Circuito para el ejemplo 8.5 171
Figura 8.22.- Punto Q para al figura 8.21 172
Figura 8.23.- Circuito para el ejemplo 8.6 173
Figura 8.24.- Cálculo de la ecuación de la figura 8.23 174
Figura 8.25.- Determinación del punto Q para la figura 8.23 175
Figura 8.26.- Circuito para el ejemplo 8.7 177
Figura 8.27.- Cálculo del punto Q para la figura 8.26 179
Figura 8.28.- Gráfica para el ejemplo 8.8 180
Figura 8.29.- Circuito para el ejemplo 8.9 181
Figura 8.30.- Cálculo del punto Q para la figura 8.29 182
Figura 8.31 Circuito para el ejemplo 8.10 183
Figura 8.32.- Característica de transferencia del MOSFET incremental 184
Figura 8.33.- Circuito de polarización por retroalimentación 185
Figura 8.34.- Circuito equivalente para la figura 8.33 185
Figura 8.35.- Cálculo del punto Q para la figura 8.33 186
Figura 8.36.- Circuito para el ejemplo 8.11 187
Figura 8.37.- Curva de transferencia del MOSFET de la figura 8.36 188
Figura 8.38.- Cálculo del punto Q para la figura 8.36 189
Figura 8.39.- Polarización por divisor de voltaje del MOSFET incremental canal- n 190
Figura 8.40.- Circuito para el ejemplo 8.12 191
Figura 8.41.- Determinación del punto Q para el ejemplo 8.12 192

Figura 9.1.-	Designaciones de los elementos	203
Figura 9.2.-	Ejemplo de un circuito con componentes pasivos	204
Figura 9.3.-	Designaciones de los elementos activos	205
Figura 9.4.-	Ejemplo de un amplificador con transistor	205
Figura 9.5.-	Utilización de las proposiciones MODEL	208
Figura 9.6.-	Ejemplo de una fuente de corriente dependiente	210
Figura 9.7.-	Circuito para el ejemplo con diodo	215
Figura 9.8.-	Archivo de entrada para la red de la figura 9.7	216
Figura 9.9.-	Archivo de salida para la red de la figura 9.7	218
Figura 9.10.-	Red para análisis mediante el programa Pspice	220
Figura 9.11.-	Archivo de entrada para la red de la figura 9.10	221
Figura 9.12.-	Archivo de salida de la red de la figura 9.10	221
Figura 9.13.-	Circuito del ejemplo con JFET con nodos definidos	223
Figura 9.14.-	Archivo de salida de la red de la figura 9.13	224

GLOSARIO

GE	Germanio
SI	Silicio
PIV	Voltaje de pico inverso
CD	Corriente directa
CA	Corriente alterna
BJT	Transistor bipolar de unión
JFET	Transistor de efecto de campo de unión
MOSFET	Transistor de efecto de campo metal óxido silicio
IGFET	Transistor de efecto de campo de compuerta aislada
PSPICE	Programa de Simulación con Enfasis en Circuitos Integrados
THRESHOLD	Voltaje de umbral

RESUMEN AUTOBIOGRÁFICO

Humberto Figueroa Martínez, es egresado de la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad Autónoma de Nuevo León, en el año de 1979 con título de Ingeniero en Electrónica y Comunicaciones. Labora como maestro de tiempo completo de la Facultad de Ingeniería Mecánica y Eléctrica, impartiendo materias del área de electrónica, su tesis: AUTOEVALUACIÓN Y COMPROBACIÓN DE CALIDAD DE APRENDIZAJE EN ELECTRÓNICA es en opción al grado de: MAESTRO EN CIENCIAS DE LA INGENIERÍA ELÉCTRICA CON ESPECIALIDAD EN ELECTRÓNICA.

ENCUADERNACIONES MODERNAS AMERICANAS
JESUS M. GARZA # 1217 OTE.
COL. TERMINAL
MONTERREY, N. L. MEXICO
TEL. 374-02-59