

## NUEVOS FILTROS DIGITALES PARA DETECCIÓN DE FALLAS

### 4.1 INTRODUCCIÓN

En este capítulo se presenta en detalle el desarrollo matemático, ecuaciones de diferencia y características espectrales de una nueva familia de filtros peine, los cuales se proponen para aplicaciones de detección de fallas en SEP. Dichos filtros son evaluados ante diversas señales de falla, tanto de corriente como de voltaje.

Durante el proceso transitorio de una perturbación, las señales de voltaje y corriente se ven afectadas por cambios abruptos en la amplitud. Las corrientes generalmente están altamente contaminadas con una componente aperiódica exponencial de baja frecuencia y con armónicas provenientes de las no linealidades del sistema [18,19]. En la Fig. 4.1 se muestra una señal de corriente de falla afectada por una componente aperiódica, tomando  $M=16$  muestras por ciclo. La energía de la componente aperiódica se distribuye continuamente desde la frecuencia cero hasta una docena de armónicas, dependiendo de su atenuación.

En la Fig. 4.2(a) se presenta una señal de falla sin componente aperiódica y en la Fig. 4.2(b) su espectro de amplitud normalizado al centrar en la discontinuidad la ventana  $\bar{\sigma}_4$  con una longitud  $L=16$ . Observe nuevamente la concentración de energía en la frecuencia cero. La técnica para detectar el inicio de una falla consiste pues en detectar los cambios abruptos de amplitud, los cuales se manifiestan por cambios abruptos de la energía espectral en la frecuencia cero. Por tanto, el detector consistirá de un filtro acoplado que permita el paso de la energía en la banda base y de un comparador de umbral que señale cuando dicha energía

sobrepasa un cierto nivel. En la Fig. 4.3 se presenta un diagrama de bloques que ilustra esta estrategia de detección. En dicho esquema el filtro acoplado está formado por dos filtros en cascada uno llamado pasapases y el otro es un filtro de promedio deslizante.

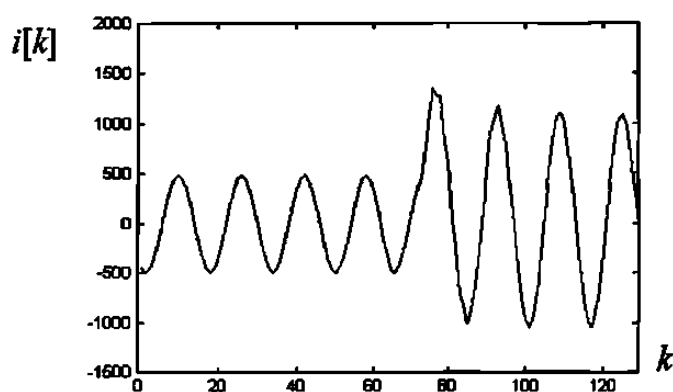


Fig. 4.1 Ejemplo de señal de corriente de falla con componente aperiódica para una línea larga.

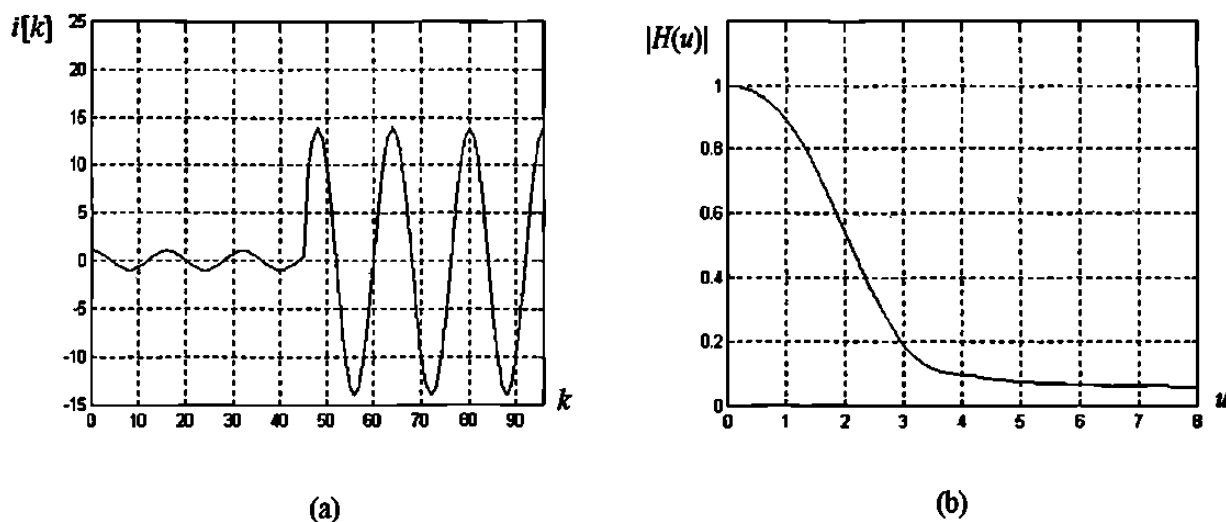


Fig. 4.2 Demostración de la concentración energética de baja frecuencia para una señal de corriente de falla sin componente aperiódica. a) Señal de corriente de falla sin componente aperiódica muestreada a 16 muestras por ciclo. b) Espectro de amplitud normalizado centrado en la discontinuidad empleando la ventana  $\overline{D}_4$  con  $L=16$ , donde  $u=ff_0$ .



Fig. 4.3 Esquema de detección que emplea un filtro pasapares de orden  $N$  en conjunción con un filtro de promedio deslizante. El presente esquema construye un filtro acoplado que permite el paso de la energía de la banda base.

En la primer sección se propone una nueva familia de filtros peine denominados filtros pasapares. Estos filtros permiten el paso de las armónicas pares y rechaza las impares. Después de presentar sus ecuaciones de diferencia y sus características espectrales, se describe el detector que emplea un filtro pasapares de orden uno en conjunción con un filtro de promedio deslizante de medio ciclo para construir el filtro acoplado deseado. Posteriormente se muestra el esquema de filtrado que utiliza el filtro pasapares de orden dos ahora en conjunción con un filtro de promedio deslizante de un ciclo. Finalmente se evalúan los diferentes filtros ante diversas señales de falla.

## 4.2 FAMILIA DE FILTROS PASAPARES

Los coeficientes de la familia de filtros peine se obtienen al aplicar la transformada de Fourier inversa a la siguiente familia de funciones definidas en frecuencia:

$$P_N(f) = \cos^N\left(\frac{\pi}{2f_0}f\right), \quad -\infty < f < \infty \quad (4.1)$$

donde  $N$  es un entero no negativo, llamado factor leptógeno.

Usando la formula de Euler y el teorema binomial en la Ec. (4.1) se obtiene:

$$P_N(f) = \frac{1}{2^N} \sum_{k=0}^N \binom{N}{k} \exp\left[j \frac{\pi f}{2f_0} (2k - N)\right] \quad (4.2)$$

Aplicando la propiedad de linealidad, la transformada de Fourier inversa de la Ec. (4.2) es dada por:

$$p_N(t) = \left[ \frac{1}{2^N} \sum_{k=0}^N \binom{N}{k} \delta(t - t_k) \right], \quad (4.3)$$

donde  $\delta(t)$  es la Distribución de Dirac en  $t=0$ . La Ec. (4.3) corresponde a la distribución de Bernoulli de orden  $N$ , la cual tiene  $N+1$  pulsos instantáneos separados cada  $T/2$  s. Los pulsos de Dirac se encuentran en los instantes:

$$t_k = \frac{(2k - N)}{4} T, \quad k = 0, 1, 2, \dots, N. \quad (4.4)$$

La Ec. (4.3) ofrece los coeficientes de la familia de filtros pasapares de orden  $N$  ( $N > 0$ ). En la Fig. 4.4 se grafican estos coeficientes para valores de  $N=1, 2, 3$  y  $4$ .

Las ecuaciones de diferencia de los filtros pasapares (para  $N > 0$ ), se obtienen al convolucionar una secuencia  $i[k]$  con los coeficientes de la Ec. (4.3). Considerando lo anterior, para  $N=1$  se tiene la ecuación de diferencias del filtro pasapares de orden uno:

$$v_1[k] = \frac{1}{2} (i[k + M/4] + i[k - M/4]), \quad (4.5)$$

donde la secuencia  $i[k]$  se obtiene tomando  $M$  muestras por ciclo de la señal  $i(t)$ . La ecuación de diferencias del filtro pasapares de orden dos es dada por:

$$v_2[k] = \frac{1}{2} i[k] + \frac{1}{4} (i[k - M/2] + i[k + M/2]). \quad (4.6)$$

La ecuación de diferencias del filtro pasapares de orden tres es:

$$v_3[k] = \frac{1}{8} (i[k + 3M/4] + i[k - 3M/4]) + \frac{3}{8} (i[k + M/4] + i[k - M/4]). \quad (4.7)$$

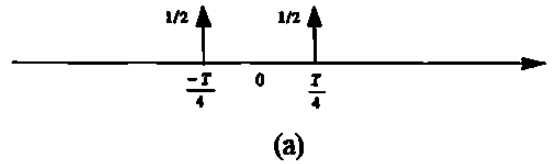
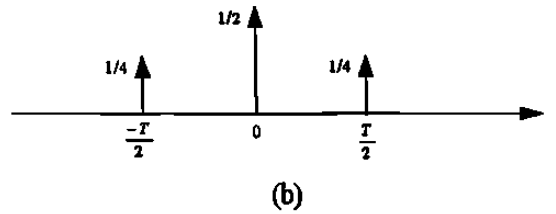
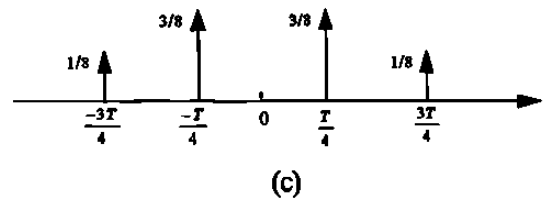
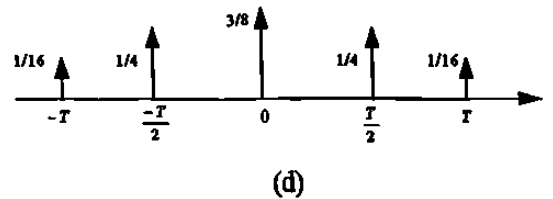
$N=1$  $N=2$  $N=3$  $N=4$ 

Fig. 4.4 Gráficas que ilustran la amplitud y localización de los componentes discretos de la distribución de Bernoulli de orden  $N$ . a)  $N=1$ . b)  $N=2$ . c)  $N=3$ . d)  $N=4$ .

Por último, la ecuación de diferencias del filtro pasapares de orden cuatro es dada por:

$$v_4[k] = \frac{3}{8}i[k] + \frac{1}{4}(i[k + M/2] + i[k - M/2]) + \frac{1}{16}(i[k + M] + i[k - M]). \quad (4.8)$$

En la Fig. 4.5 se presenta la respuesta a la frecuencia de los filtros peine de orden 1, 2, 3 y 4. Como se puede observar, estos filtros permiten el paso de las armónicas pares entre las cuales se incluye la mayor parte del contenido energético de la componente aperiódica o los cambios bruscos de amplitud. Al mismo tiempo los filtros eliminan las armónicas impares. Por

ello los nuevos filtros peine serán llamados pasapares. El espectro de los filtros de orden impar alterna el signo cada dos armónicas, mientras que los de orden par tienen espectro no negativo. Observe que a medida que se incrementa el orden del filtro, las bandas de paso se hacen cada vez más angostas, mejorando la resolución frecuencial y la inmunidad al ruido. Note que los filtros de orden tres y cuatro presentan un fuerte rechazo en las vecindades de las componentes impares. Sin embargo, a medida que aumenta el orden del filtro, se requiere de más tiempo para elaborar cada muestra de salida. La Tabla 4.1 presenta la cantidad de ciclos de señal de entrada requerida para obtener la respuesta de salida de cada filtro. El filtro de orden uno cuenta con las bandas de paso más amplias, permitiendo el paso de energía considerable de las componentes interarmónicas. La gran ventaja de este filtro es la rapidez con que genera su salida, ya que requiere de sólo medio ciclo de la señal de entrada. Por su parte, la respuesta del filtro de orden cuatro es el que presenta las bandas de paso más angostas, sin embargo, requiere de dos ciclos de señal de entrada para generar su salida, esto lo hace inadecuado para aplicaciones donde el tiempo de respuesta es crítico. Aunque en el caso de la detección para registro el tiempo no es crítico ya que se graba un intervalo amplio de prefalla.

En particular, el filtro pasapares de orden 2, se ha propuesto como una alternativa en la detección de fallas en SEP [2,3]. En [3] se compara dicho filtro con el utilizado por un equipo comercial [48]. Otra de las ventajas de la nueva familia de filtros es que son de fase nula lo cual es muy importante en aplicaciones de postprocesamiento para medición fasorial.

Cuando  $N$  es par, los filtros pasapares tienen filtros complementarios denominados filtros pasaimpares. Las ecuaciones de diferencias de los filtros pasaimpares de orden dos y cuatro son dadas por:

$$z_2[k] = \frac{1}{2}i[k] - \frac{1}{4}(i[k + M/2] + i[k - M/2]) \quad (4.9)$$

y

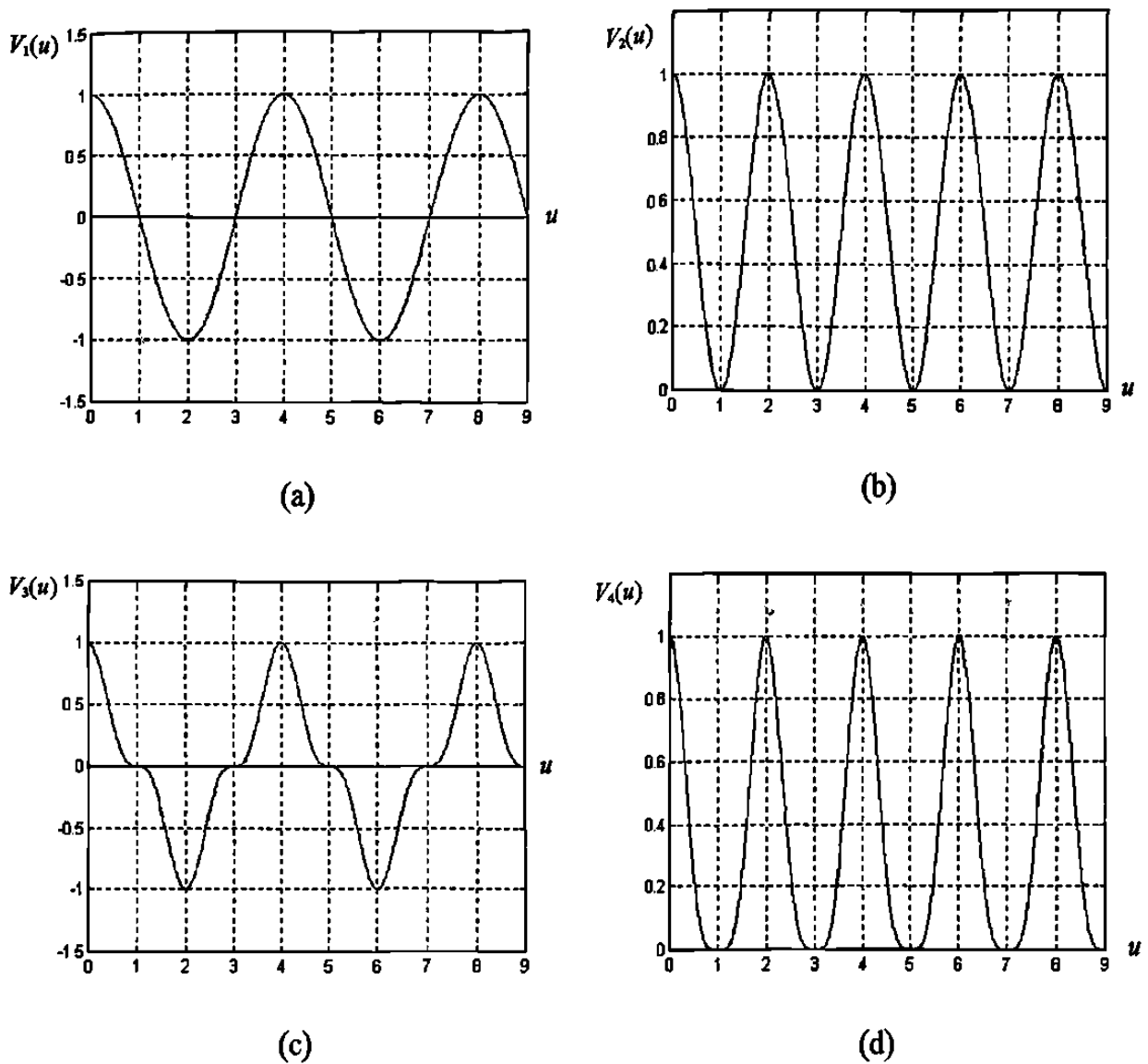


Fig. 4.5 Respuesta a la frecuencia de los filtros pasapares, donde  $u=f/f_c$ . a) Filtro de orden uno. b) Filtro de orden dos. c) Filtro de orden tres. d) Filtro de orden cuatro.

Tabla 4.1 Ciclos de señal requeridos para elaborar cada muestra de salida de los filtros pasapares.

Orden del filtro $N$	Ciclos de señal $T$
1	$0.5T$
2	$T$
3	$1.5T$
4	$2T$

$$z_4[k] = \frac{5}{8}i[k] - \frac{1}{4}(i[k + M/2] + i[k - M/2]) - \frac{1}{16}(i[k + M] + i[k - M]). \quad (4.10)$$

En general ambos filtros cumplen con la siguiente propiedad:

$$i[k] = v_N[k] + z_N[k] \quad (4.11)$$

donde  $N$  es par.

La Fig. 4.6 presenta la respuesta a la frecuencia de los filtros pasaimpares: (a) de orden dos y (b) de orden cuatro. Ambos filtros permiten el paso de las componentes frecuenciales impares, eliminando las armónicas pares. El filtro pasaimpares de orden cuatro amplía su banda de paso en relación al filtro de orden dos y mantiene una ganancia constante en las vecindades de las componentes impares.

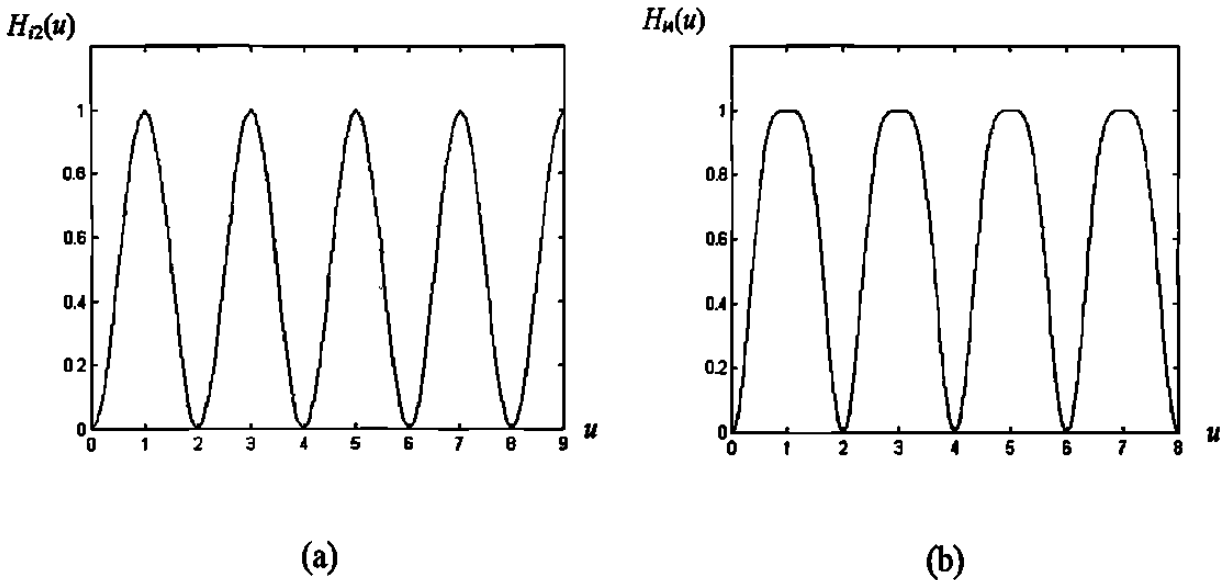


Fig. 4.6 Espectro de amplitud para los filtros pasaimpares de orden dos y cuatro, donde  $u = f/f_0$ . a) Filtro de orden dos. b) Filtro de orden cuatro.

Finalmente, una ventaja de los filtros pasapares y pasaimpares es su sencillez para su implementación y para su ejecución computacional. Observe en la Fig. 4.4 como la ganancia de la mayoría de los coeficientes es dividida por una potencia entera de dos, esto permite emplear desplazamientos binarios para realizar dichas divisiones al momento de implementar



estos filtros en un algoritmo computacional, lo cual es más eficiente que ejecutar cálculos en punto flotante.

A continuación se presentan dos filtros que permiten el paso de la energía de la banda base, el primero está integrado por un filtro pasapares de orden uno y un filtro de promedio deslizante de medio ciclo, mientras que el segundo emplea el filtro pasapares de orden dos y un filtro de promedio deslizante de un ciclo.

#### **4.3 FILTRADO DIGITAL PARA LA DETECCIÓN DE FALLAS EMPLEANDO EL FILTRO PASAPARES DE ORDEN UNO EN CONJUNCIÓN CON UN FILTRO DE PROMEDIO DESLIZANTE DE MEDIO CICLO DE DURACIÓN**

La técnica de detección empleada consiste en extraer y detectar la presencia de la energía de baja frecuencia que genera la discontinuidad de la falla en las señales de voltaje y corriente. Para ello, se utiliza primero una etapa de prefiltrado digital separando dicha energía de la componente fundamental.

El filtro digital utilizado en esta aplicación fue el filtro pasapares de orden uno, seguido de un filtro de promedio deslizante de medio ciclo. La conjunción de ambos filtros da como resultado un filtro acoplado a la energía de la discontinuidad que genera la falla.

El filtro pasapares de orden uno es el que tiene la banda de paso más amplia, permite el paso de las componentes pares y de energía considerable de las componentes interarmónicas. Esto afectaría la decisión del detector ya que podría activarse ante una señal de ruido interarmónico de gran amplitud. Una alternativa para atenuar la energía de las componentes pares y de las componentes interarmónicas, es utilizar una etapa posterior de filtrado con un filtro de promedio deslizante de medio ciclo. Su ecuación de diferencias es dada por:

$$y[k] = \frac{1}{M} \sum_{n=-M/2}^{M/2-1} v_1[k-n], \quad (4.12)$$

donde  $v_1[k]$  es la salida del filtro pasapares de orden uno y  $y[k]$  la señal de entrada al comparador de umbral, tal como se observa en la Fig. 4.3. Al incluir este filtro se requerirá ahora de 1 ciclo para elaborar cada muestra de salida.

La respuesta a la frecuencia del filtro de promedio deslizante de medio ciclo se presenta en la Fig. 4.7. Debido a la contracción temporal sus bandas de paso se ensanchan al doble de las del filtro de promedio deslizante de un ciclo. Este filtro rechaza las armónicas residuales pares y atenúa las frecuencias interarmónicas. La respuesta a la frecuencia final para este esquema de filtrado se presenta en la Fig. 4.8. El filtro conjunto rechaza tanto las armónicas pares como las impares, atenúa las componentes interarmónicas invirtiendo alternativamente el signo en intervalos sucesivos de frecuencia.

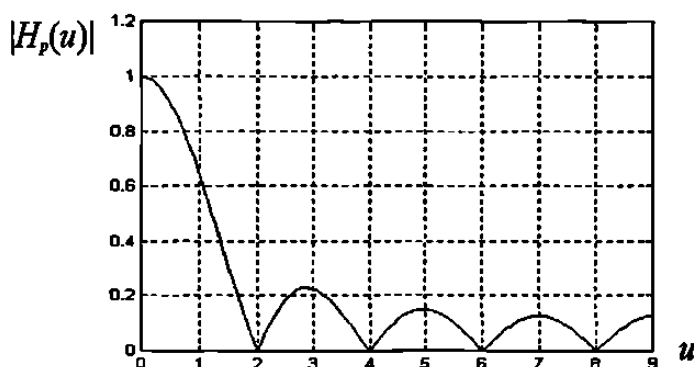


Fig. 4.7 Respuesta a la frecuencia del filtro de promedio deslizante de medio ciclo de duración, donde  $u=ff_0$ .

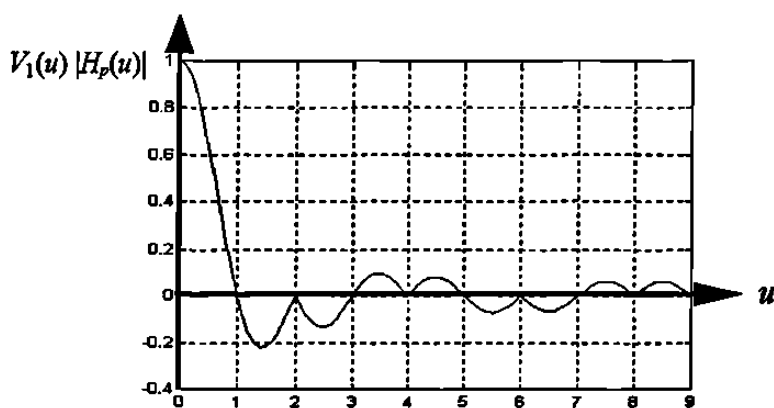


Fig. 4.8 Respuesta a la frecuencia total para el esquema de filtrado integrado por el filtro pasapares de orden uno en conjunción con el filtro de promedio deslizante de medio ciclo, donde  $u=ff_0$ .

#### 4.4 FILTRADO DIGITAL PARA LA DETECCIÓN DE FALLAS EMPLEANDO EL FILTRO PASAPARES DE ORDEN DOS EN CONJUNCIÓN CON UN FILTRO DE PROMEDIO DESLIZANTE DE UN CICLO DE DURACIÓN

La técnica de detección utilizada en la presente sección se basa en la de la sección anterior, sólo que ahora se utiliza el filtro pasapares de orden dos en conjunción con un filtro de promedio deslizante de un ciclo de duración. La ecuación de diferencias del filtro pasapares de orden dos es dada por la Ec. (4.6) y su respuesta a la frecuencia se presenta en la Fig. 4.5(b). Se puede observar que dicho filtro permite el paso de las armónicas pares y la mayor parte del contenido energético de la banda base.

Con su filtro complementario (filtro pasaimpares de orden dos) es posible separar las armónicas pares de las impares. Dicho separador es muy útil tanto para extraer la energía de la discontinuidad de las señales de falla como para medir el fásor depurado de dicha energía. Este caso se describe ampliamente en [3]. Otra característica interesante de dichos filtros es que no amplifican armónicas ni introducen cambios de fase.

El filtro de promedio deslizante de un ciclo, cuya respuesta a la frecuencia se presenta en la Fig. 4.9, es necesario para suprimir la energía de las armónicas pares las cuales podrían dar lugar a falsas detecciones si solamente se usara el pasapares de orden dos.

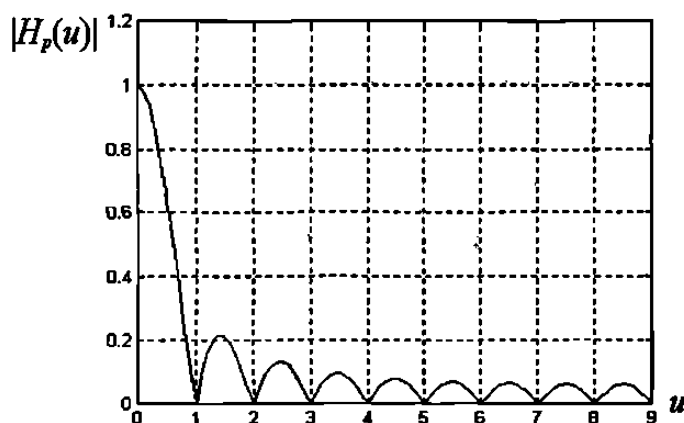


Fig. 4.9 Respuesta a la frecuencia del filtro de promedio deslizante de un ciclo de duración, donde  $u=ff_0$ .

La respuesta a la frecuencia final para este esquema de filtrado es igual al producto de la respuesta a la frecuencia de ambos filtros, la cual se muestra en la Fig. 4.10. Se puede observar cómo el nivel de las frecuencias interarmónicas se atenúa considerablemente y se rechaza totalmente la energía de las armónicas, dejando pasar solamente el contenido energético de frecuencia nula. De esta forma se reduce la posibilidad de una falsa activación del detector. Observe cómo en las vecindades de las frecuencias armónicas se tiene un fuerte rechazo.

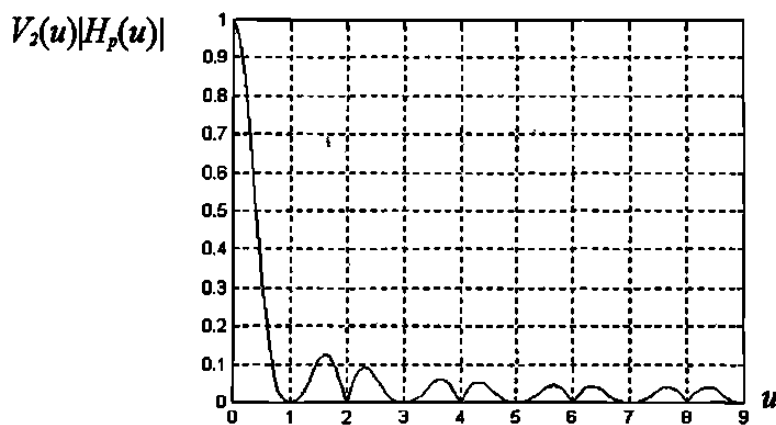


Fig. 4.10 Respuesta a la frecuencia del esquema total de filtrado.

Mediante el uso del filtro pasapares de orden dos (ver Ec. (4.6)) y de su filtro complementario (ver Ec. (4.9)) la señal original ( $i[k]$ ) puede separarse en dos. En la primera ( $v_2[k]$ ) predomina la energía de la banda base y es empleada para detectar fallas; mientras que en la segunda ( $z_2[k]$ ) predomina la fundamental y es útil para la medición fasorial.

En la Fig. 4.11 se muestra un diagrama a bloques del esquema de filtrado utilizado en esta sección; para propósitos de visualización se presenta encerrado en líneas punteadas. También muestra la posible utilización del filtro pasaimpares en aplicaciones de medición fasorial. Para este esquema de filtrado, el tiempo para elaborar cada muestra de salida es de 2 ciclos, 1 ciclo para cada etapa de filtrado.

El comparador de umbral rectifica la señal  $y[k]$  y señala el instante en que la energía de la banda base sobrepasa un cierto nivel.

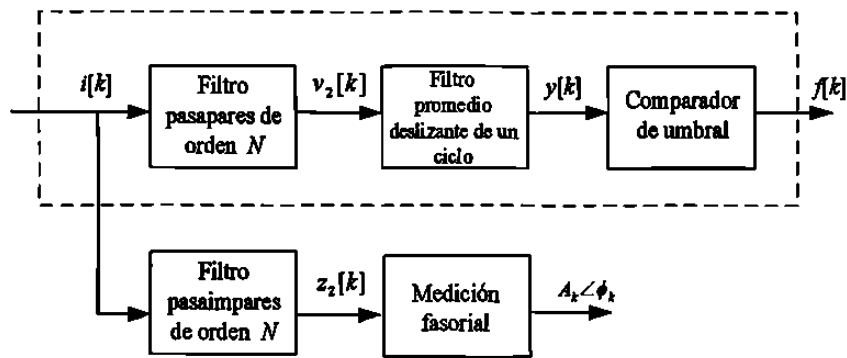


Fig. 4.11 Diagrama a bloques donde se muestra el esquema de filtrado que utiliza el filtro pasapares de orden dos en conjunción con un filtro de promedio deslizando de un ciclo de duración (encerrado en líneas punteadas) y la posible utilización del filtro pasaimpares en aplicaciones de medición fasorial; para el presente caso  $N=2$ .

#### 4.5 EVALUACIÓN DE LOS FILTROS ANTE SEÑALES DE CORRIENTE DE FALLA

En la presente sección se evalúa ante diversas señales de corriente de falla los siguientes filtros: filtro pasapares de orden uno, dos y cuatro; el esquema de filtrado integrado por el filtro pasapares de orden uno y el filtro de promedio deslizando de medio ciclo, y el esquema de filtrado que emplea el filtro pasapares de orden dos y el filtro de promedio deslizando de un ciclo. Las señales de falla a las que serán sometidos estos filtros se presentan en las Figs. 4.12(a), (b), (c) y (d). Éstas fueron obtenidas por simulaciones en el programa EMTP para modelos con diversas representaciones de líneas con y sin componente exponencial (a excepción de la señal de falla de la Fig. 4.12(a) la cual fue modelada en el programa MATLAB). En todas las señales se empleó una frecuencia de muestreo de 16 muestras por ciclo.

Para la correcta detección del instante de la falla, se requiere que la señal de entrada al comparador de umbral genere valores elevados desde que la ventana empieza a incluir datos de la discontinuidad provocada por la falla. A continuación se presenta la evaluación de los diferentes filtros; las gráficas de las siguientes secciones mostrarán su salida rectificadas.

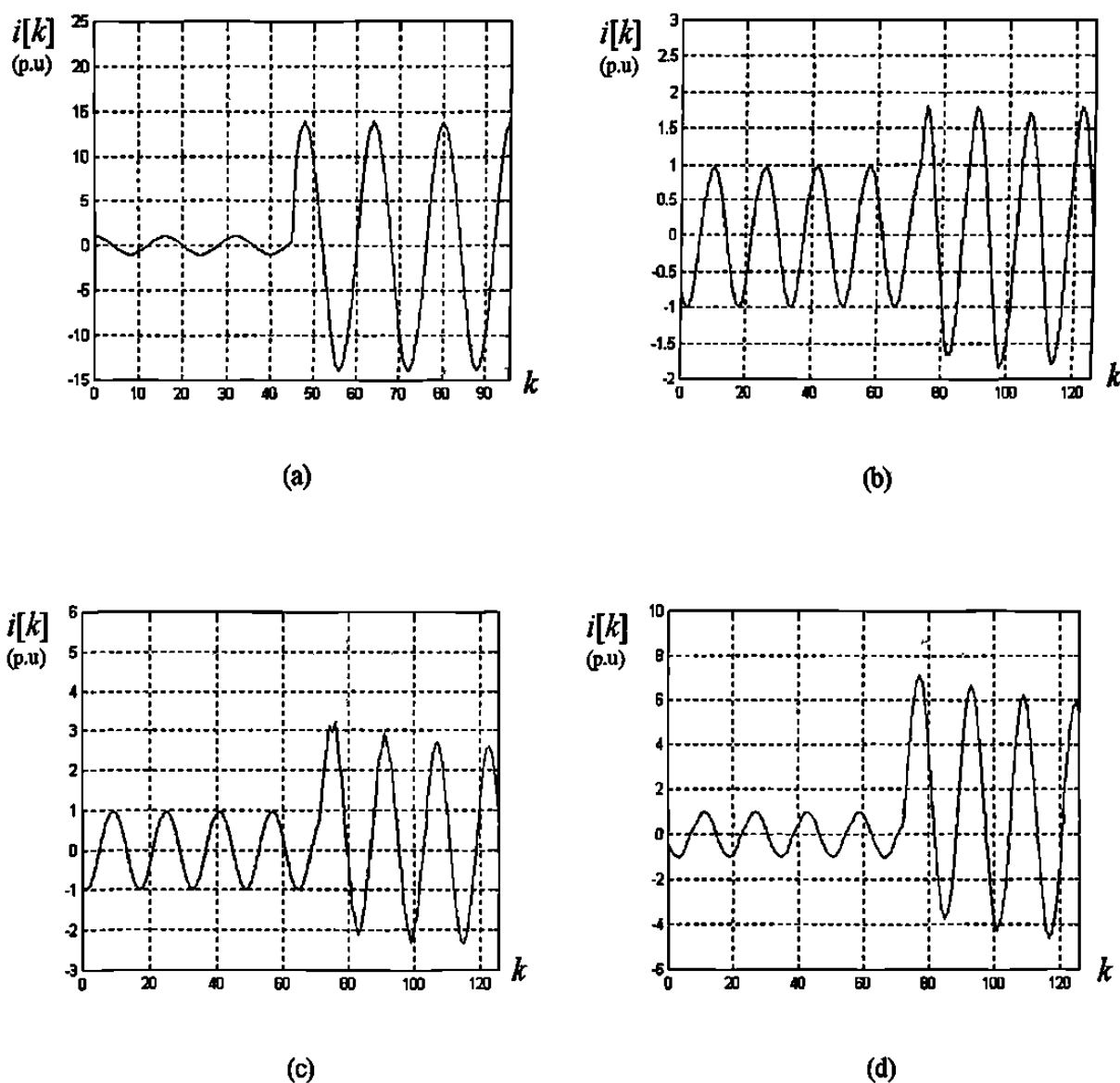


Fig. 4.12 Ejemplos de señales de corriente de falla. a) Señal de corriente de falla sin componente aperiódica en una línea corta. b) Señal de falla con mínima componente aperiódica en una línea larga. c) Señal de falla con componente aperiódica en una línea larga. d) Señal de falla con máxima componente aperiódica en una línea larga.

#### 4.5.1 Evaluación del filtro pasapases de orden uno

La respuesta de este filtro ante las señales de falla correspondientes a la Fig. 4.12 se presenta en las Figs. 4.13(a), (b), (c) y (d), respectivamente. Como se puede observar en estas figuras, el filtro alcanza valores elevados al momento de que su ventana empieza a incluir datos de la discontinuidad generada por la falla. Dado que es uno de los filtros en alcanzar más rápidamente su valor máximo de salida, se recomienda para la detección de fallas donde el

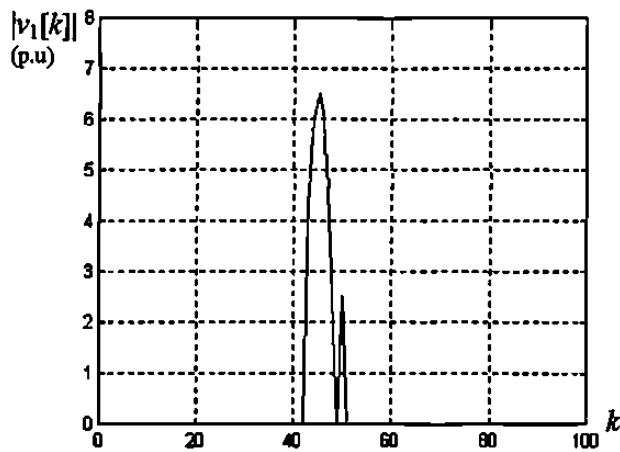
tiempo de respuesta es crítico. En las Figs. 4.13(a) y (b), se presenta la detección de la discontinuidad provocada por la falla. Mientras que las Figs. 4.13(c) y (d) muestran tanto la detección de la discontinuidad así como la extracción de la componente aperiódica. Observe en la Fig. 4.13(c) como el filtro permite el paso de las componentes pares de alta frecuencia y del ruido interarmónico presente en las señales de falla, el cual se encuentra sobrepuesto a la componente aperiódica.

#### **4.5.2 Evaluación del filtro pasapares de orden dos**

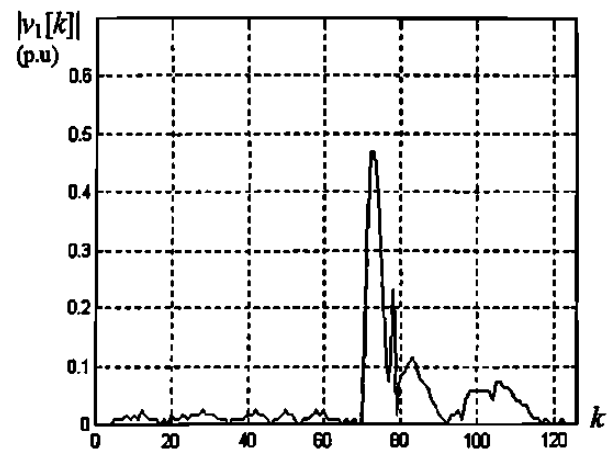
Las Figs. 4.14(a), (b), (c) y (d) muestran los resultados al aplicar el filtro pasapares de orden dos. Observe cómo la amplitud máxima de salida del filtro disminuye; este valor tarda más en ser alcanzado debido a que la ventana de observación es ahora de un ciclo, el cual es el tiempo que necesita el filtro para elaborar cada muestra de su salida. En la Fig. 4.14(c) se puede observar todavía las componentes pares de alta frecuencia y el ruido es apenas perceptible.

#### **4.5.3 Evaluación del filtro pasapares de orden cuatro**

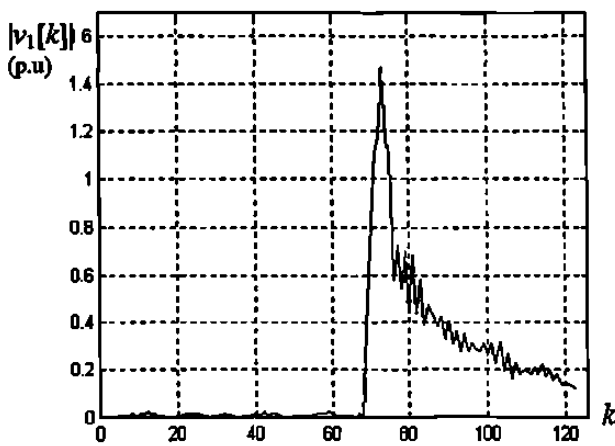
En las Figs. 4.15(a), (b), (c) y (d) se presenta el comportamiento del filtro pasapares de orden cuatro. Se observa que la amplitud máxima que alcanza el filtro sigue decreciendo, mientras que el intervalo de tiempo que tarda en alcanzar su valor máximo de salida se incrementa aún más. Por otra parte, también el tiempo de observación de la falla se incrementa debido a la duración de la ventana del filtro, la cual es ahora de dos ciclos. Esto hace que su salida refleje el transitorio de la falla durante un intervalo mayor de tiempo. En base a estos resultados el uso de este filtro no se recomienda para la detección de fallas donde el tiempo de respuesta es crítico.



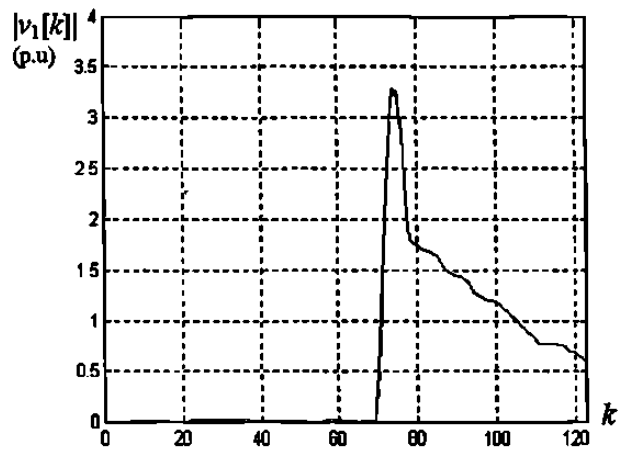
(a)



(b)



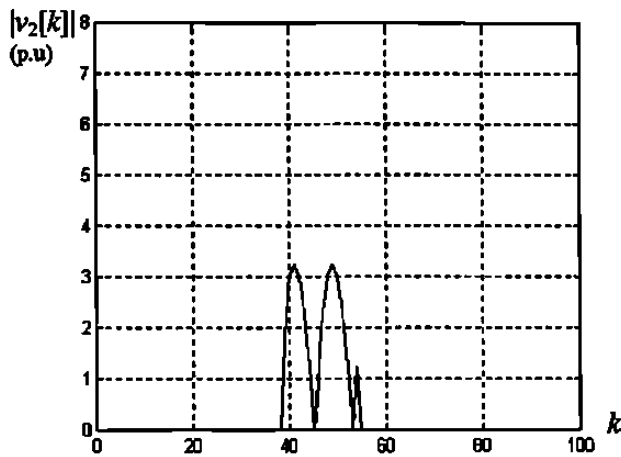
(c)



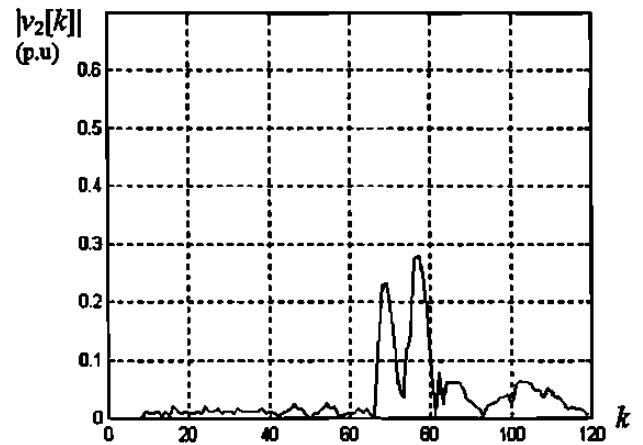
(d)

Fig. 4.13 Respuesta del filtro pasapases de orden uno ante las señales de falla de la Fig. 4.12. a) Salida para señal de falla sin componente aperiódica en línea corta. b) Salida para señal de falla con mínima componente aperiódica en una línea larga. c) Salida para señal de falla con componente aperiódica en una línea larga. d) Salida para señal de falla con máxima componente aperiódica en una línea larga .

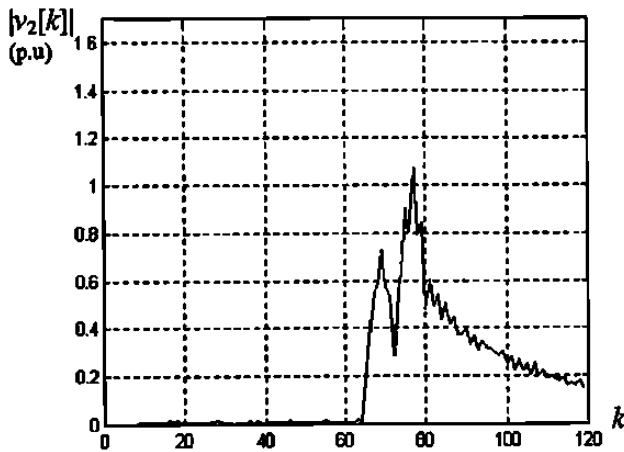




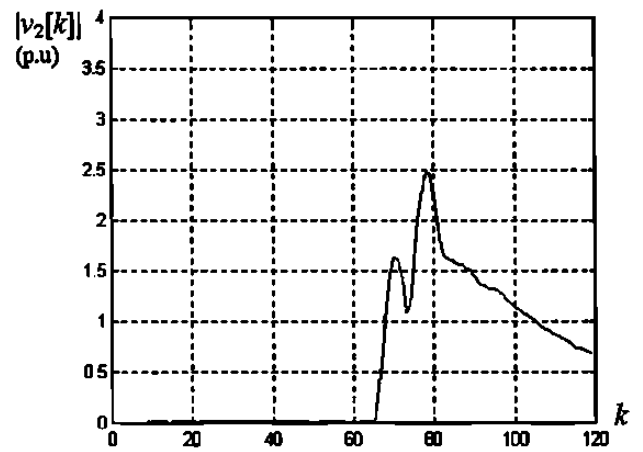
(a)



(b)



(c)



(d)

Fig. 4.14 Respuesta del filtro pasapases de orden dos ante las señales de falla de la Fig. 4.12. a) Salida para señal de falla sin componente aperiódica en línea corta. b) Salida para señal de falla con mínima componente aperiódica en una línea larga. c) Salida para señal de falla con componente aperiódica en una línea larga. d) Salida para señal de falla con máxima componente aperiódica en una línea larga.

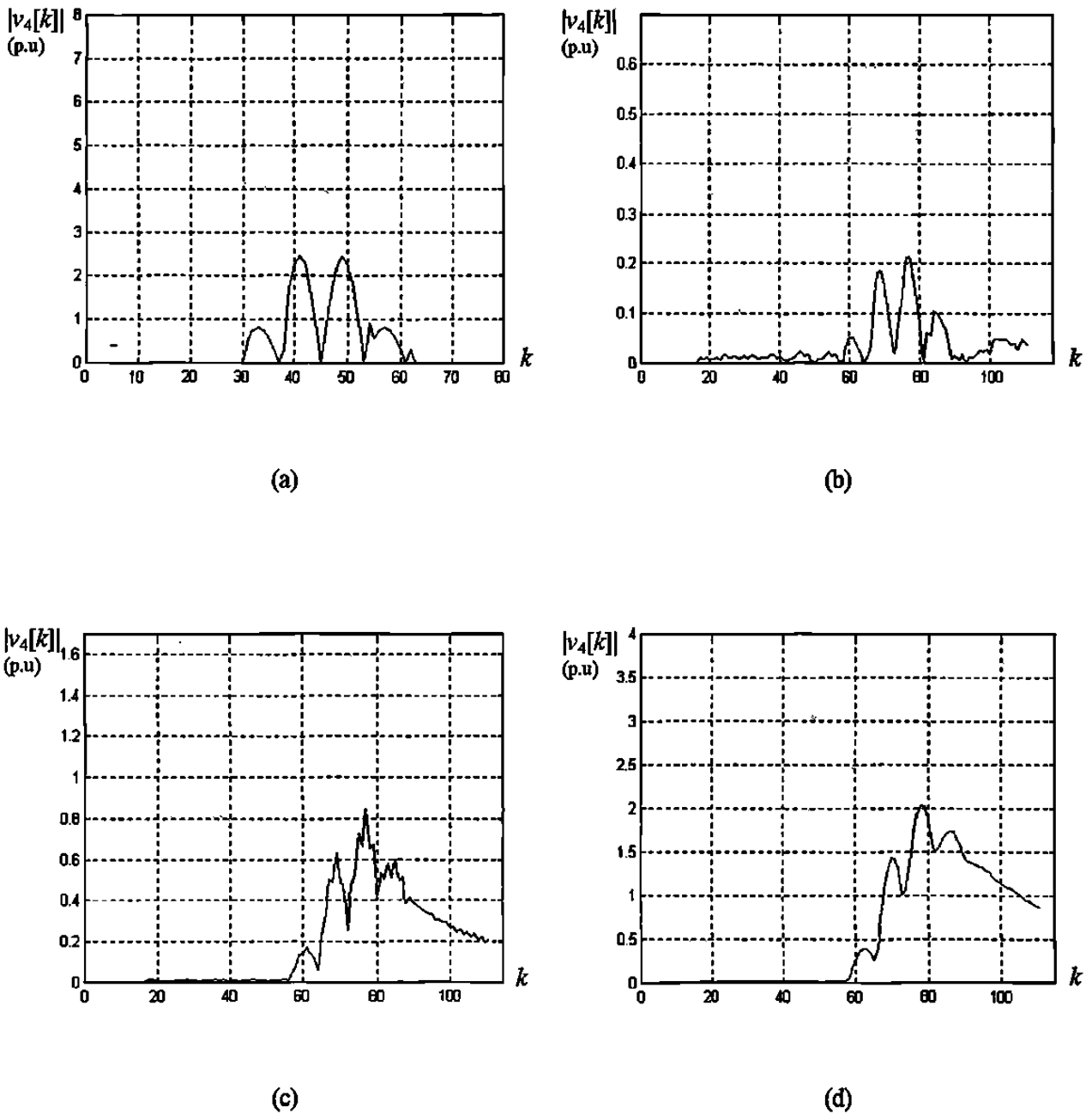


Fig. 4.15 Respuesta del filtro pasapases de orden cuatro ante las señales de falla de la Fig. 4.12. a) Salida para señal de falla sin componente aperiódica en línea corta. b) Salida para señal de falla con mínima componente aperiódica en una línea larga. c) Salida para señal de falla con componente aperiódica en una línea larga. d) Salida para señal de falla con máxima componente aperiódica en una línea larga.

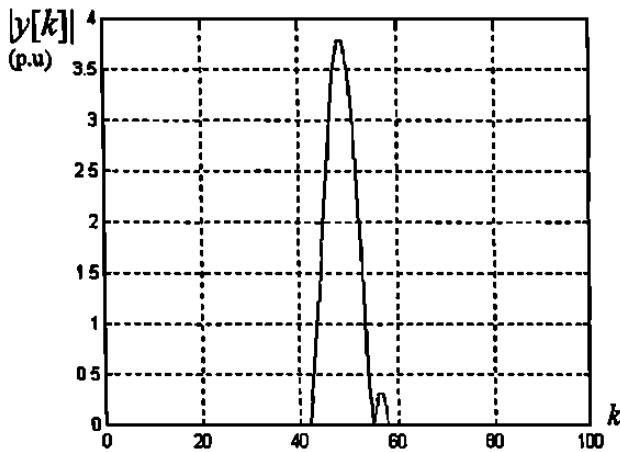
#### **4.5.4 Evaluación del esquema de filtrado integrado por el filtro pasapares de orden uno en conjunción con el filtro de promedio deslizante de medio ciclo de duración**

El comportamiento de este esquema de filtrado se presenta en las Figs. 4.16(a), (b), (c) y (d). La inclusión del filtro de promedio deslizante contribuye a hacer más liza la respuesta de salida del filtro. Observe en la Fig. 4.16(c) como las componentes pares son extraídas y el ruido interarmónico no es perceptible. Al comparar estas gráficas con las obtenidas con el filtro pasapares de orden uno (ver Figs. 4.13), se observa que disminuye la sensibilidad al ruido y se requiere de mayor tiempo para alcanzar la respuesta máxima de salida. Debido a la inclusión de la segunda etapa de filtrado el tiempo para elaborar cada muestra de salida del filtro conjunto es ahora de un ciclo.

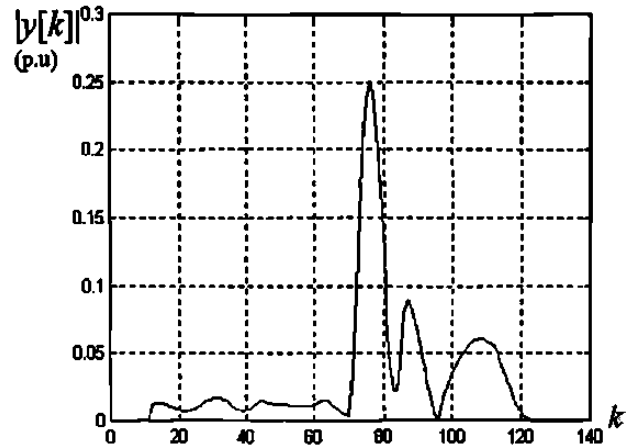
#### **4.5.5 Evaluación del esquema de filtrado integrado por el filtro pasapares de orden dos en conjunción con el filtro de promedio deslizante de un ciclo de duración**

El comportamiento del filtro conjunto se presenta en las Figs. 4.17(a), (b), (c) y (d). Observe en la Fig. 4.17(a) como en ausencia de la aperiódica, la señal de salida genera valores en el intervalo de la discontinuidad. La Fig. 4.17(b) detecta principalmente la discontinuidad de la falla, aunque la energía de la aperiódica se alcanza a percibir un intervalo de tiempo después de finalizada la discontinuidad. Observe en la Fig. 4.17(c) cómo el ruido interarmónico no es perceptible, ya que es rechazado por el filtro conjunto. En las Figs. 4.17(c) y (d) se puede apreciar cómo el esquema extrae la mayor parte de la energía de la componente aperiódica.

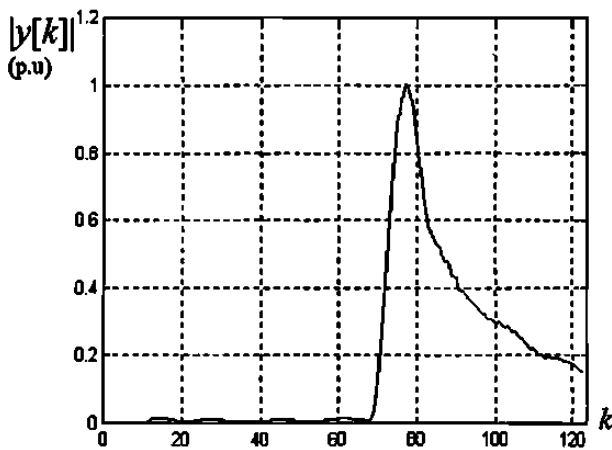
Debido a que este esquema requiere de dos ciclos para generar cada muestra de salida, no se recomienda para la detección de fallas donde el tiempo es crítico. En las siguientes secciones se evalúa estos mismos filtros, pero ahora ante señales de voltaje de falla.



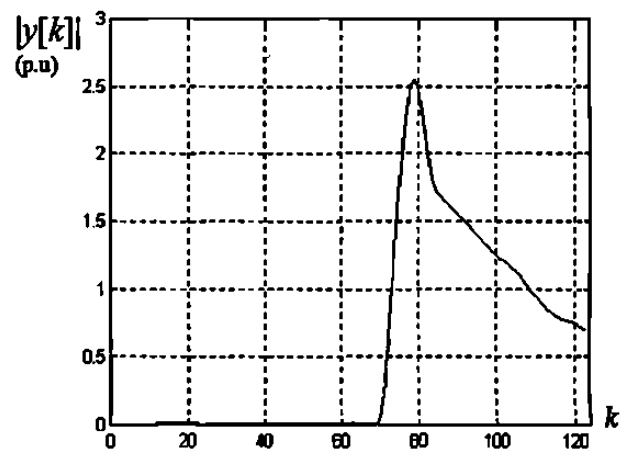
(a)



(b)

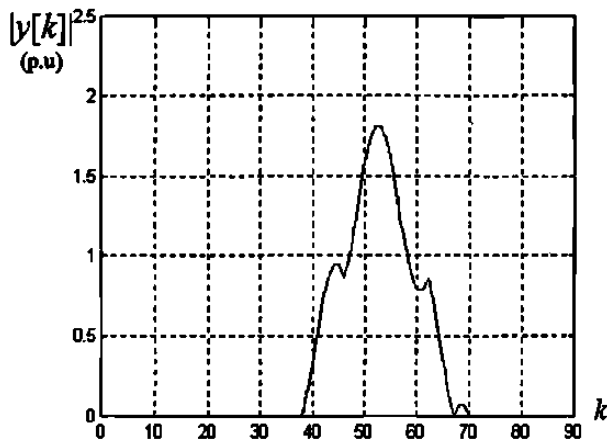


(c)

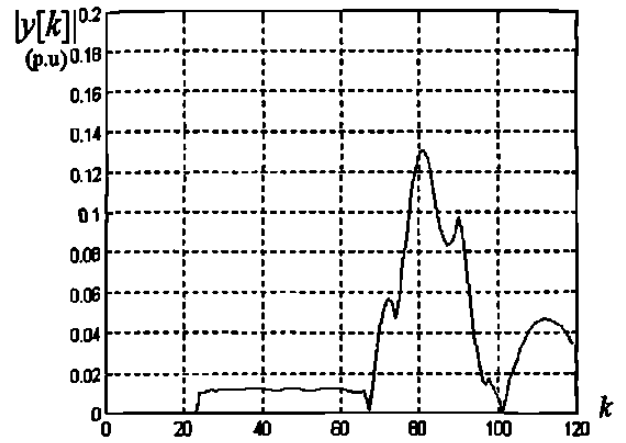


(d)

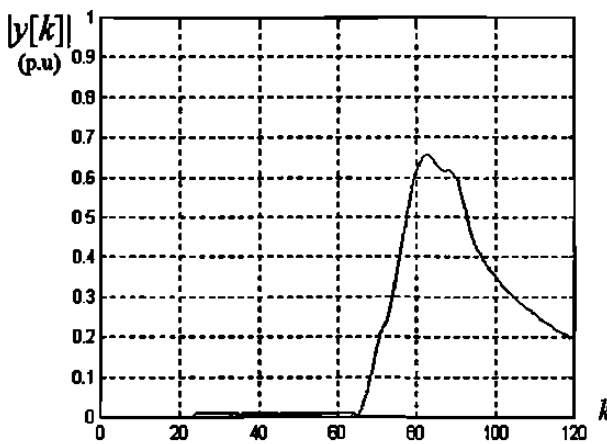
Fig. 4.16 Respuesta del filtro pasapases de orden uno en conjunción con un filtro de promedio deslizante de medio ciclo ante las señales de falla de la Fig. 4.12. a)Salida para señal de falla sin componente aperiódica en línea corta. b)Salida para señal de falla con mínima componente aperiódica en una línea larga. c)Salida para señal de falla con componente aperiódica en una línea larga. d)Salida para señal de falla con máxima componente aperiódica en una línea larga.



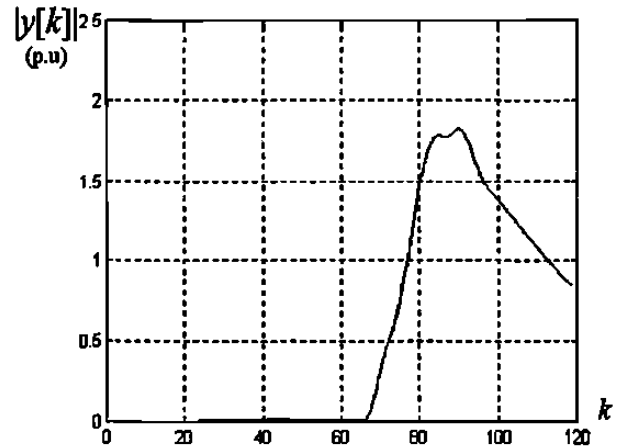
(a)



(b)



(c)



(d)

Fig. 4.17 Respuesta del filtro pasapares de orden dos en conjunción con un filtro de promedio deslizando de un ciclo (ver Fig. 4.11) ante las señales de falla de la Fig. 4.12. a) Salida para señal de falla sin componente aperiódica en línea corta. b) Salida para señal de falla con mínima componente aperiódica en línea larga. c) Salida para señal de falla con componente aperiódica en línea larga. d) Salida para señal de falla con máxima componente aperiódica en línea larga.

#### 4.6 EVALUACIÓN DE LOS FILTROS ANTE SEÑALES DE VOLTAJE DE FALLA

En esta sección, los filtros son evaluados ante señales de voltaje en donde ocurre una disminución repentina en su amplitud, dichas señales se ilustran en la Fig. 4.18. La Fig. 4.18(a) presenta una señal en donde sólo ocurre un cambio de amplitud; por su parte, en la Fig. 4.18(b) ocurre un cambio repentino tanto en la fase como en la amplitud. Ambas señales fueron obtenidas de un *software* de evaluación comercial, disponible en [49].

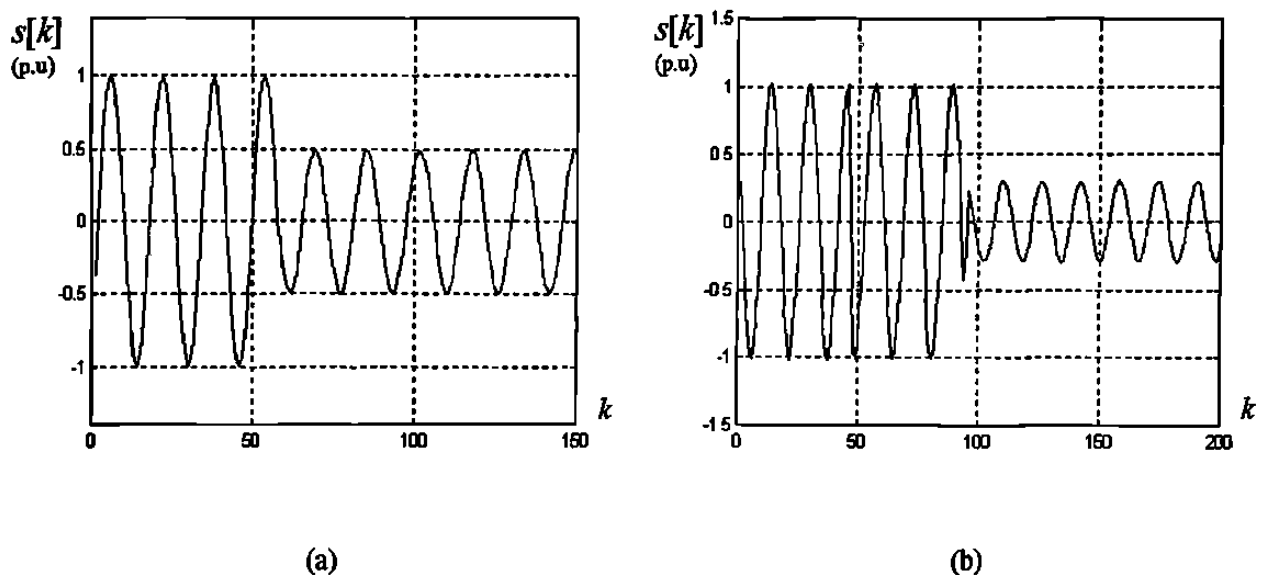


Fig. 4.18 Ejemplos de señales de voltaje de falla. a) Señal en donde existe una disminución repentina en la amplitud del voltaje. b) Señal de voltaje en donde ocurre un cambio de fase y una disminución repentina en la amplitud.

##### 4.6.1 Evaluación del filtro pasapases de orden uno

Las respuestas temporales de este filtro ante las señales de falla correspondientes a la Fig. 4.18 se presentan en las Figs. 4.19(a) y (b). En la primera figura se observa la detección de la discontinuidad provocada por la falla, en la cual el nivel de voltaje se abate repentinamente, en dicha figura, el ruido permanece en niveles inferiores en relación al pico máximo alcanzado por la salida del filtro. En la segunda figura, se observa por un lado, la detección del cambio de fase de la señal, y por otro, la detección de la discontinuidad. Para este caso, la detección del cambio de fase alcanza un valor superior que la discontinuidad. Observe también, como la

salida máxima del filtro se alcanza inmediatamente después de iniciada la discontinuidad. Como se podrá observar a partir de estas figuras, el filtro pasapases de orden uno es el más rápido para la detección de fallas.

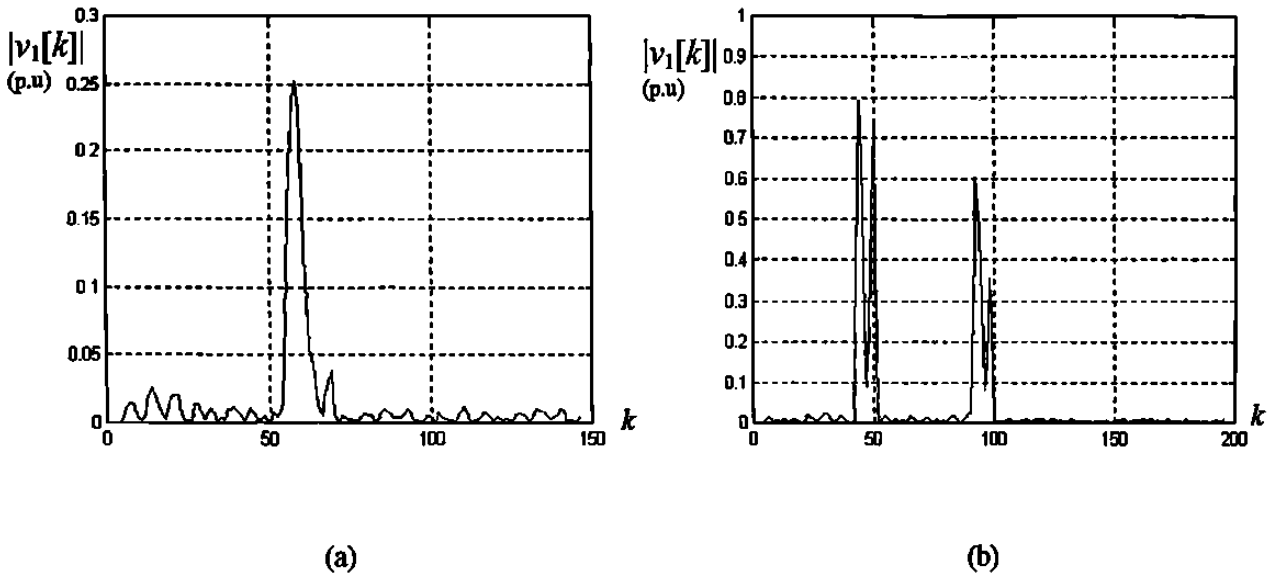


Fig. 4.19 Respuesta del filtro pasapases de orden uno ante las señales de voltaje de falla de la Fig. 4.18. a) Salida para una señal de voltaje en donde existe una disminución repentina en la amplitud. b) Salida para una señal en donde existe un cambio de fase y una disminución repentina en la amplitud.

#### 4.6.2 Evaluación del filtro pasapases de orden dos

Las Figs. 4.20(a) y (b) muestran los resultados obtenidos al aplicar el filtro pasapases de orden dos. En ambas gráficas se observa cómo la amplitud de salida disminuye en comparación con la salida de filtro de orden uno, aunque el ruido permanece en el mismo nivel. Dado que el filtro es de un ciclo de duración, la respuesta durante la discontinuidad que produce la falla se distribuye durante un intervalo mayor de tiempo. Para este filtro, su valor máximo de salida también se alcanza casi inmediatamente después de iniciada la discontinuidad tanto de la fase como de la amplitud.

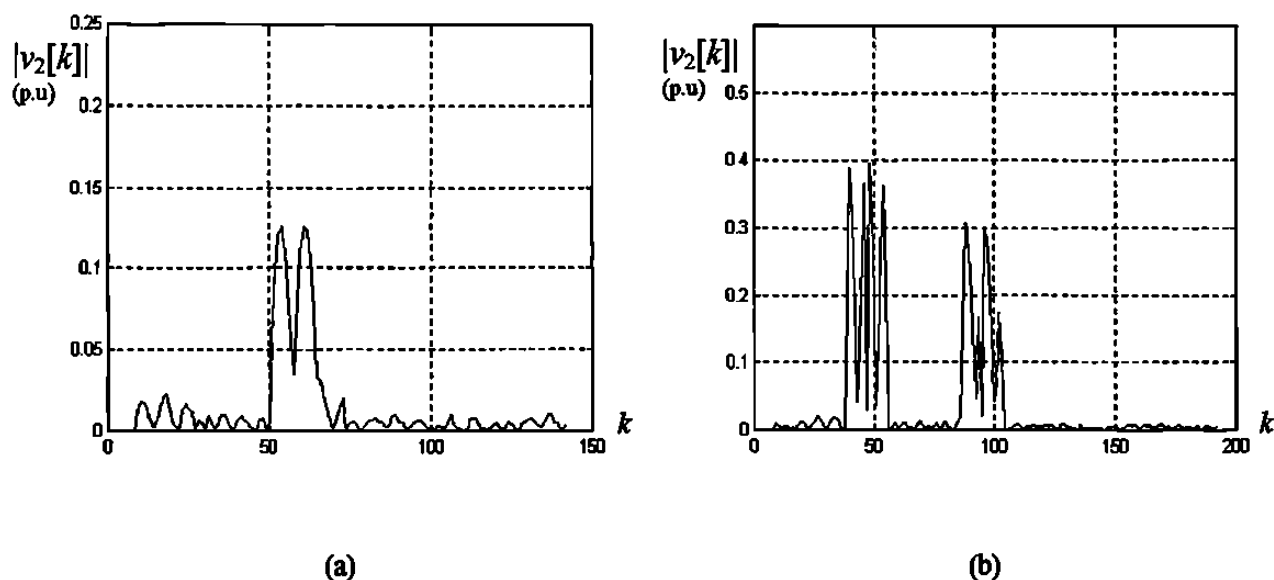


Fig. 4.20 Respuesta del filtro pasapares de orden dos ante las señales de voltaje de falla de la Fig. 4.18. a) Salida para una señal de voltaje en donde existe una disminución repentina en la amplitud. b) Salida para una señal en donde existe un cambio de fase y una disminución repentina en la amplitud.

#### 4.6.3 Evaluación del filtro pasapares de orden cuatro

En las Figs. 4.21(a) y (b) se presenta la salida del filtro pasapares de orden cuatro, se observa que la amplitud máxima de salida disminuye aún más en comparación con la de los otros filtros. Además, debido a que la duración del filtro es de dos ciclos, el tiempo de observación del transitorio de la falla se incrementa, así como el tiempo en que se alcanza el valor máximo de su salida. Observe también, como el ruido permanece con la misma amplitud, lo cual se puede constatar si se compara con las Figs. 4.19 y 4.20.

#### 4.6.4 Evaluación del esquema de filtrado integrado por el filtro pasapares de orden uno en conjunción con el filtro de promedio deslizante de medio ciclo de duración

El comportamiento de este esquema de filtrado se ilustra en las Figs. 4.22(a) y (b). En ambas gráficas se observa el alisamiento en la respuesta de salida del filtro debido a la inclusión de la etapa de promedio deslizante. Dicha etapa contribuye a que la duración del esquema sea ahora de un ciclo. En la Fig. 4.22(a) se observa la detección de la discontinuidad mientras que en la Fig. 4.22(b) la amplitud de salida del filtro es aproximadamente la misma



para ambas discontinuidades (fase y amplitud). Para este esquema, su valor máximo de salida se alcanza un instante de tiempo después de iniciada la discontinuidad.

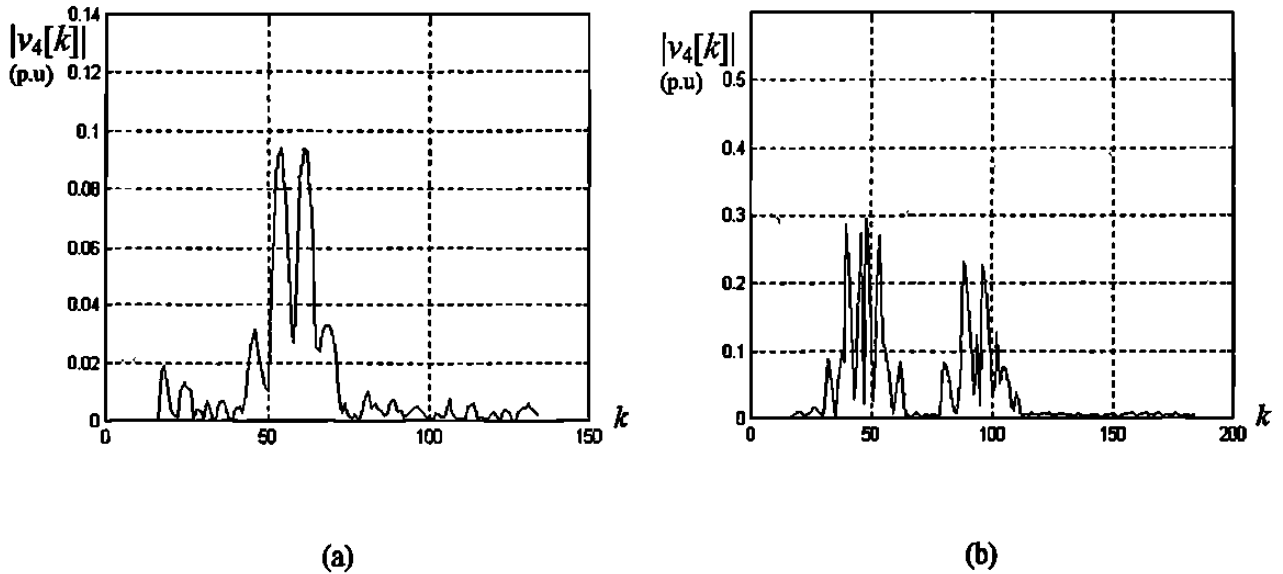


Fig. 4.21 Respuesta del filtro pasapases de orden cuatro ante las señales de voltaje de falla de la Fig. 4.18. a)Salida para una señal en donde existe una disminución repentina en la amplitud. b)Salida para una señal de voltaje en donde existe un cambio de fase y una disminución repentina en la amplitud.

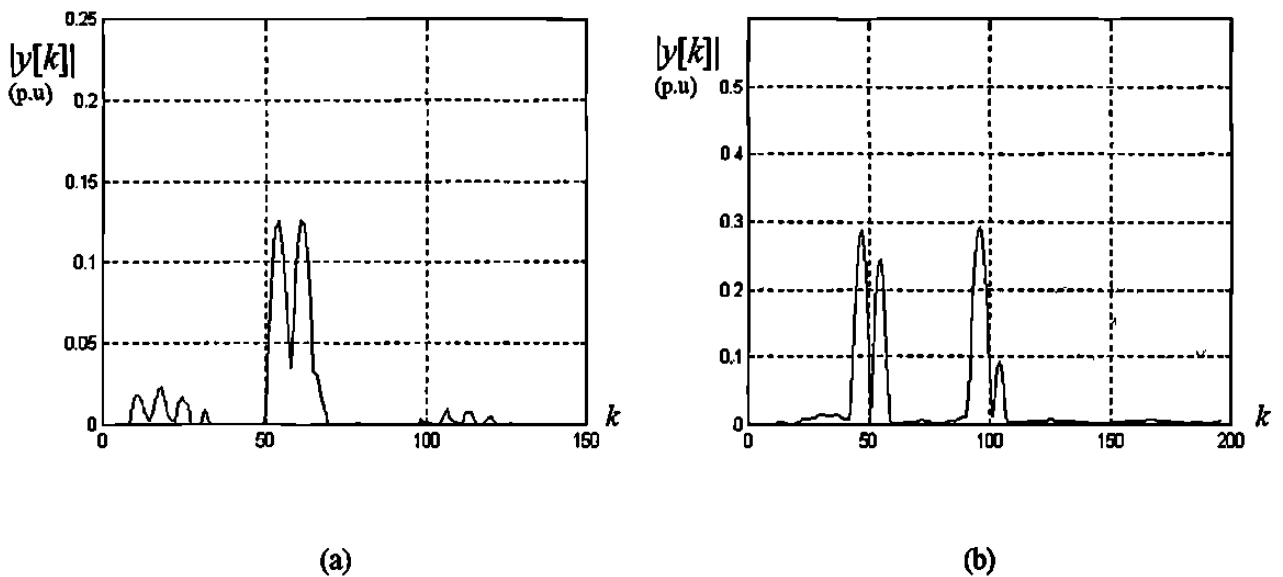


Fig. 4.22 Respuesta del filtro pasapases de orden uno en conjunción con un filtro de promedio deslizante de medio ciclo ante las señales de voltaje de falla de la Fig. 4.18. a)Salida para una señal de voltaje en donde existe una disminución repentina en la amplitud. b)Salida para una señal en donde existe un cambio de fase y una disminución repentina en la amplitud.

#### 4.6.5 Evaluación del esquema de filtrado integrado por el filtro pasapares de orden dos en conjunción con el filtro de promedio deslizante de un ciclo de duración

La respuesta de este esquema ante las señales de falla de la Fig. 4.18 se ilustra en las Figs. 4.23(a) y (b). Éste presenta características similares al presentado en la sección anterior. Ambas gráficas ilustran una salida mucho más lisa en comparación con la de los otros filtros; por otra parte, el transitorio que genera la falla se observa durante un intervalo mayor de tiempo debido a que se emplean dos ciclos para generar cada muestra de salida. Esta característica, distribuye la energía presente en el instante de la falla, ocasionando que la amplitud máxima de salida del filtro disminuya, y además que se requiera de mayor tiempo para alcanzarla.

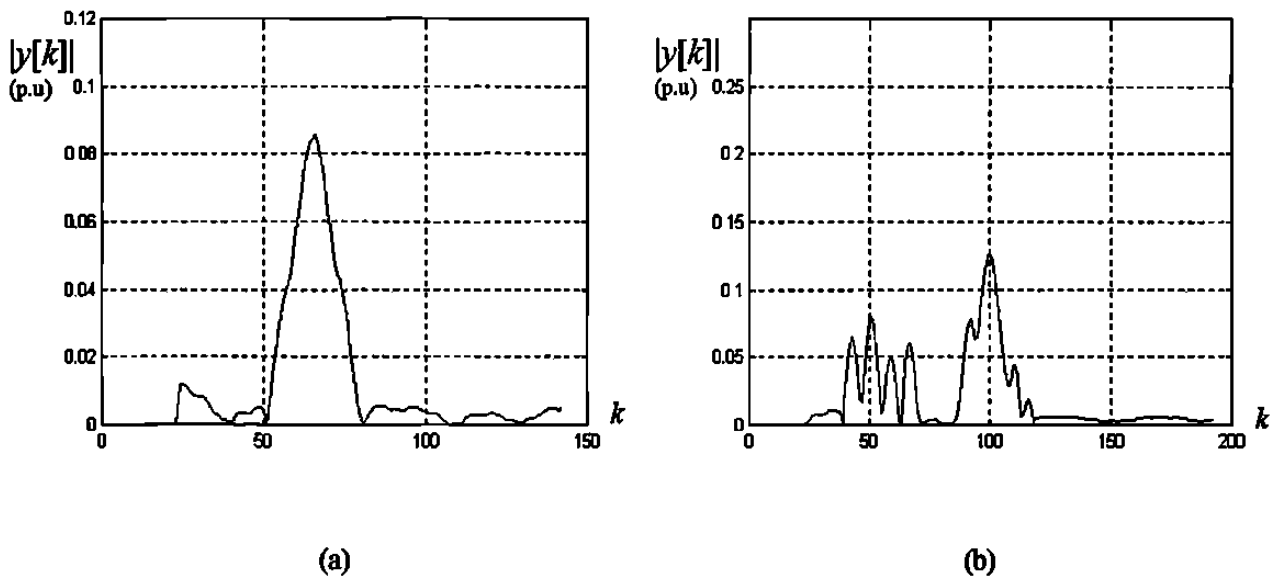


Fig. 4.23 Respuesta del filtro pasapares de orden dos en conjunción con un filtro de promedio deslizante de un ciclo (ver Fig. 4.11) para las señales de voltaje de falla de la Fig. 4.18. a)Salida para una señal de voltaje en donde existe una disminución repentina en la amplitud. b)Salida para una señal en donde existe un cambio de fase y una disminución repentina en la amplitud.

## 4.7 CONCLUSIONES

- Se presentó el desarrollo matemático de una nueva familia de filtros peine llamados filtros pasapares y pasaimpares, se mostraron sus ecuaciones de diferencia, sus características

espectrales y se evaluó el comportamiento de los filtros de orden uno, dos y cuatro ante diversas señales de falla, tanto de corriente como de voltaje.

- Los filtros pasapares y pasaimpares tienen ecuaciones de diferencias muy sencillas por lo que su implementación algorítmica no es compleja. Debido a la característica de sus coeficientes (fracciones de una potencia entera de dos) dichos algoritmos son ejecutados en forma eficiente. La banda de paso de los filtros pasapares se hace cada vez más estrecha al incrementar el factor leptógeno  $N$ , lo cual mejora su selectividad frecuencial. Sin embargo, esto requiere de más tiempo para la elaboración de cada muestra de salida del filtro.
- Se presentó el diseño de un detector de fallas el cual consiste de un filtro acoplado que permite el paso de la energía de la banda base y de un comparador de umbral que señala cuando dicha energía sobrepasa un cierto nivel. El detector opera sobre las señales de voltaje y corriente. Y su respuesta a la frecuencia elimina las componentes pares e impares.
- Se presentaron dos alternativas para dicho detector, la primera está integrada por un filtro pasapares de orden uno en conjunción con un filtro de promedio deslizante de medio ciclo; la segunda emplea el filtro pasapares de orden dos con un filtro de promedio deslizante de un ciclo. Se evaluaron ambas alternativas ante diferentes señales de falla, tanto de corriente como de voltaje. Se observó que detectan adecuadamente la presencia de la energía de banda base, generada por la presencia de la componente aperiódica exponencial o por los cambios abruptos de amplitud y fase durante el instante de la falla.
- El filtro pasapares de orden uno es el más rápido para la detección de fallas. Es el filtro que detecta adecuadamente tanto la componente aperiódica como los cambios de amplitud y fase. Su desventaja es que posee las bandas de paso más anchas, lo cual beneficia la extracción de la mayor energía de la componente aperiódica y de la discontinuidad que genera la falla, pero permite el paso de componentes pares y de interarmónicas.
- El filtro pasapares de orden dos también presenta excelentes resultados para aplicaciones de detección de fallas, extrae adecuadamente la componente aperiódica y detecta así mismo

la discontinuidad provocada por la falla y los cambios de fase; aunque aún es sensible al ruido interarmónico y permite el paso de las componentes pares, es fácil de implementar y tarda un ciclo en generar cada muestra de salida.

- El filtro pasapares de orden dos tiene un filtro complementario, denominado filtro pasaimpares de orden dos, el cual cuenta con el mismo ancho de banda. Con estos dos filtros es posible implementar un separador armónico; el primer filtro se emplea para extraer discontinuidades y es utilizado para la detección del instante de la falla; el segundo se emplea para extraer la componente fundamental, y es útil para aplicaciones de medición fasorial depurada.
- El filtro pasapares de orden cuatro no es adecuado para la detección de fallas donde el tiempo de respuesta es crítico ya que requiere de dos ciclos para generar cada muestra de salida. Además, al igual que el filtro pasapares de orden dos, permite el paso de componentes pares. Sus bandas de paso son más angostas, lo cual podría reducir el ruido interarmónico. Debido a su ventana de observación de dos ciclos, su salida responde a la discontinuidad de la falla durante un intervalo mayor de tiempo.

## **APLICACIÓN DE LOS NUEVOS FILTROS DIGITALES EN UN REGISTRADOR DE FALLAS**

### **5.1 INTRODUCCIÓN**

En este capítulo, como una importante contribución de la tesis, se presenta la aplicación práctica de la presente investigación, describiendo en detalle las características y la lógica de operación del registrador de fallas. En las primeras dos secciones se explica el funcionamiento del programa principal residente en la computadora anfitriona, mediante la descripción detallada de su diagrama de transición de estados. Enseguida se presentan las características de la tarjeta adecuadora, y después, con la finalidad de que el algoritmo de detección procese las señales adecuadas se indica la configuración de las señales de entrada. Posteriormente se explica la lógica de operación del algoritmo de detección, el cual es ejecutado en paralelo por la tarjeta procesadora. Con el objeto de ilustrar el funcionamiento de dicho algoritmo, se muestra y describe su diagrama de transición de estados y el código de su función principal "*main()*".

### **5.2 DESCRIPCIÓN GENERAL DEL SISTEMA**

En esta sección se describe en forma general las características y la lógica de operación del registrador de fallas. La Fig. 5.1 muestra el diagrama a bloques que describe la lógica de operación efectuada por el programa residente en la computadora anfitriona (programa principal). El programa principal establece primero una sesión de comunicación con la tarjeta procesadora con la finalidad de enviar instrucciones de configuración e iniciar el algoritmo de detección. Una vez finalizada esta sesión, comienza un proceso paralelo. Mientras que la

tarjeta constantemente procesa las señales trifásicas de voltaje y corriente, el programa principal se encuentra atendiendo sus tareas generalmente solicitadas por el teclado o el módem. Este paralelismo independiza ambos procesos, dejando la carga de la detección al procesador de la tarjeta.

En el momento en que detecta una falla, el detector interrumpe al programa principal e inicia inmediatamente la transferencia de los datos de la misma hacia dicho programa para su registro. La tarjeta procesadora realiza esta transferencia utilizando los controladores DMA. La ventaja de esta transferencia es la rapidez con que los datos pasan de la memoria de la tarjeta procesadora a la RAM de la computadora anfitriona, con una intervención nula del procesador anfitrión.

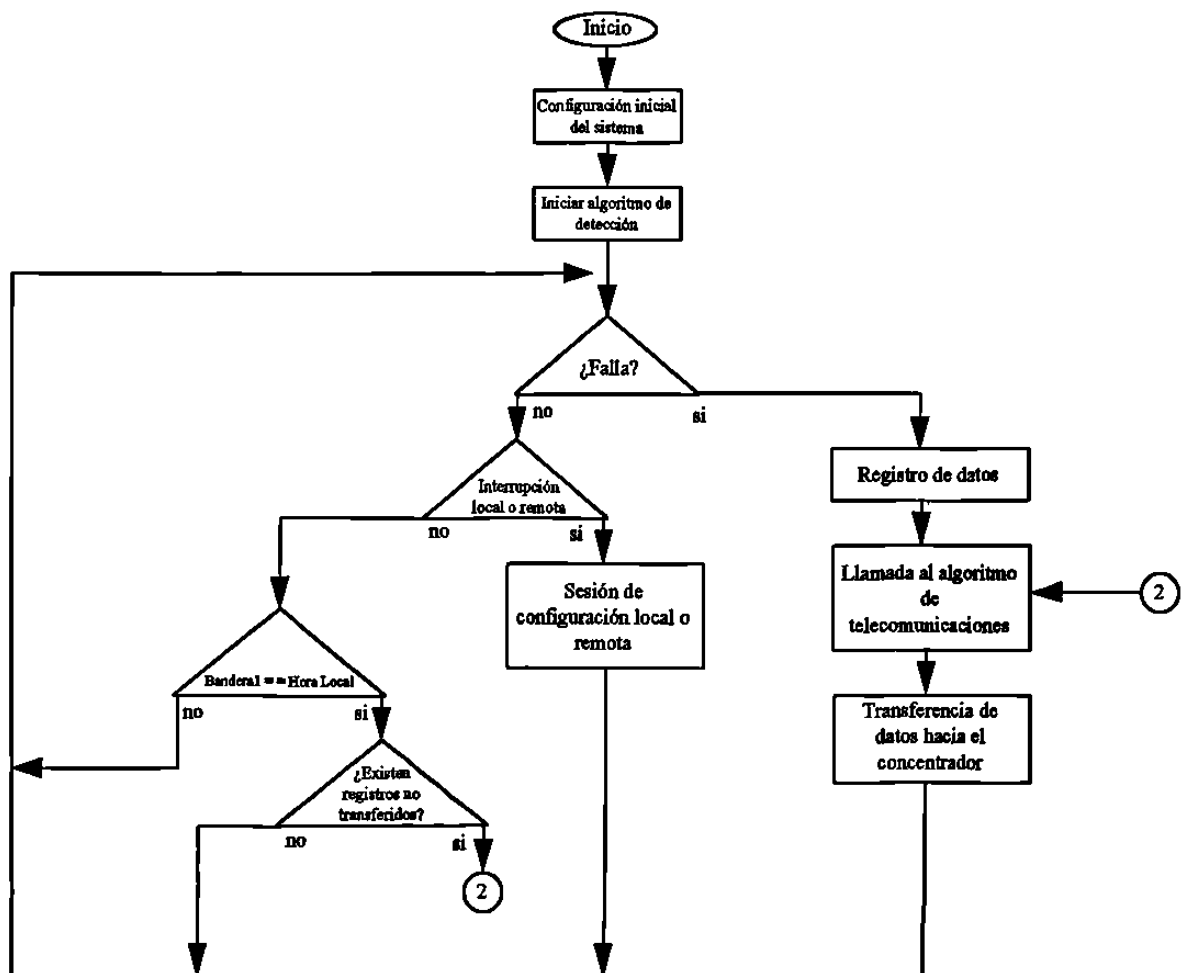


Fig. 5.1 Diagrama a bloques simplificado que describe la lógica de operación del programa principal residente en la computadora anfitriona.

El programa principal recoge los datos de falla y los almacena en un archivo; el nombre de este archivo está relacionado con un número secuencial y con un identificador asignado por el usuario. Este archivo también almacena información relativa a la falla como: fecha, hora, fase y línea en la que se detectó, identificador de cada una de las entradas analógicas, así como el identificador del equipo que generó el registro. Una vez registrados los datos, el programa principal transfiere el control a un programa de telecomunicaciones [20,38]. Este programa forma parte de una red de transmisión de datos, que se encarga de transferirlos al concentrador, vía módem. La red lleva a cabo la sincronización de las diferentes unidades de registro y es capaz de establecer sesiones remotas para configurar el sistema. Al finalizar la transferencia de los registros, el programa de telecomunicaciones regresa el control nuevamente al programa principal.

El programa principal también detecta interrupciones locales y remotas. Las interrupciones locales se realizan por medio del teclado de la computadora anfitriona. En la configuración local se presenta una interfaz gráfica agradable al usuario, en la que se muestra un menú de opciones de las cuales el usuario escoge las más adecuadas. Este menú está programado con filtros que permiten al usuario introducir sólo datos válidos.

Para atender las interrupciones remotas, el programa principal observa periódicamente el estado de un registro del puerto de comunicaciones. Un cambio de estado en este registro indica la presencia de una señal portadora proveniente del módem y es suficiente para transferir el control al programa de telecomunicaciones, el cual inicia la sesión remota.

Dado que el registro de datos es de alta prioridad, cuando el algoritmo de detección advierte la presencia de una falla, éste interrumpe a las sesiones de configuración, o en su caso, al programa de telecomunicaciones con la finalidad de que el programa principal grabe los datos del evento. Una vez finalizada la grabación, el programa principal pasa el control al de telecomunicaciones para que transfiera los registros hacia el concentrador.

Cuando el programa de telecomunicaciones no logra transferir con éxito algún registro, éste permanece almacenado en el disco duro de la computadora anfitriona. El

programa principal almacena en otro archivo el nombre o nombres de los registros que no fueron transferidos exitosamente. Una variable global le indica la hora en la que debe verificar el contenido de dicho archivo. Si existen registros que no han sido transferidos, pasa el control al algoritmo de telecomunicaciones para que inicie su transferencia.

Con el propósito de entender el funcionamiento del programa principal, a continuación se presenta y explica su diagrama de transición de estados.

### **5.3 DIAGRAMA DE TRANSICIÓN DE ESTADOS DEL PROGRAMA PRINCIPAL**

A continuación en la Fig. 5.2, se presenta el diagrama de transición de estados del programa principal. Como se puede observar cuenta con seis estados: Programa inactivo, Configuración inicial, Monitor, Registro de datos, Programa de telecomunicaciones y Configuración local, el paso de un estado a otro depende de cada una de las diferentes transiciones que se describirán más adelante. En las siguientes secciones se explica cada estado.

#### **5.3.1 Estado 0: Programa inactivo**

En este estado el programa principal se encuentra inactivo, al momento de su ejecución pasa inmediatamente al estado 1 (transición A). Normalmente, el retorno a este estado se consigue únicamente desde el estado 5 (transición Q) debido a una solicitud del operador, o tal vez en un caso extremo, debido a un error durante la ejecución del programa principal. Estos errores se pueden producir en cualquiera de los otros estados; por ejemplo, errores al intentar abrir, leer o escribir en un archivo de disco duro, errores al momento de asignar memoria dinámica o durante el establecimiento de la comunicación con la tarjeta procesadora, etc. Cuando este es el caso, se despliegan mensajes que indican el tipo de error producido.



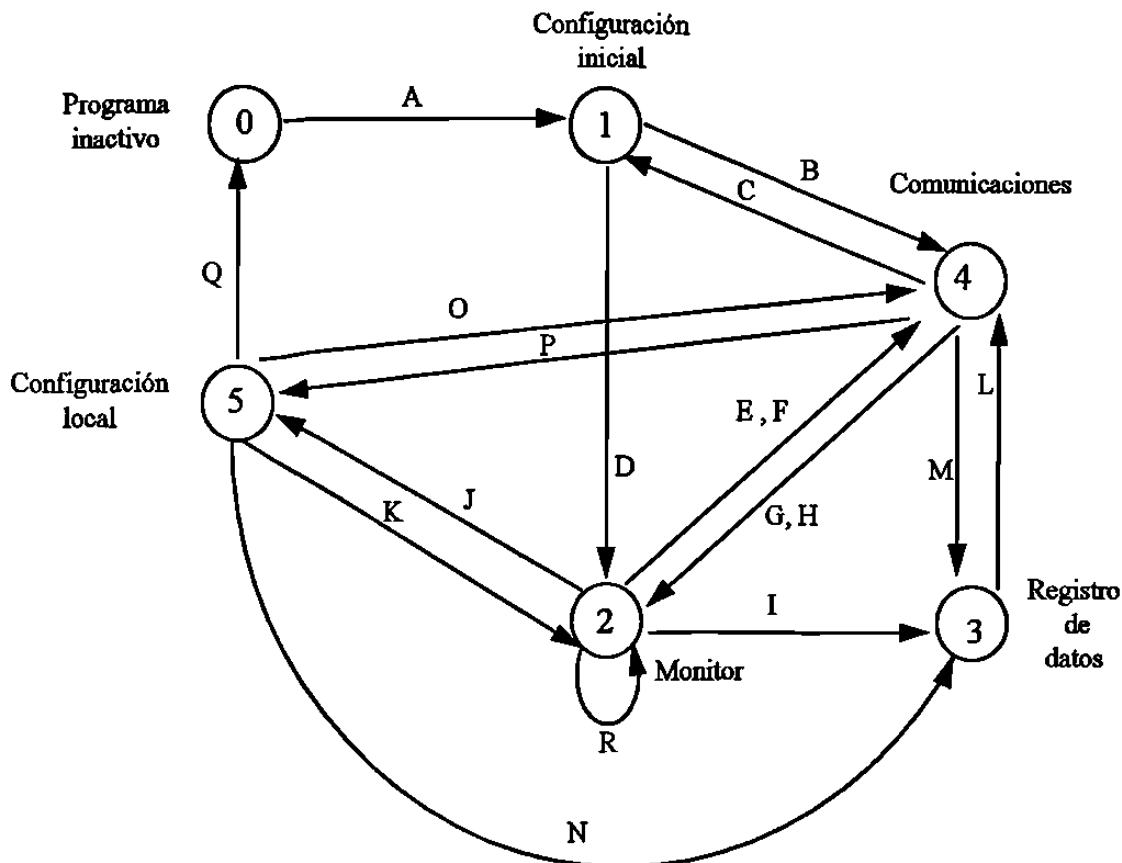


Fig. 5.2 Diagrama de transición de estados del programa principal.

### 5.3.2 Estado 1: Configuración inicial

En este estado se lee la configuración del sistema a partir de un archivo que se encuentra en el disco duro de la computadora anfitriona. Este archivo almacena información propia del sistema y es accesado cada vez que se efectúa algún cambio en la configuración o cuando se desea leer algún parámetro de la misma. Una vez leída la configuración, se establece comunicación con la tarjeta procesadora. Si la comunicación con la tarjeta no encuentra dificultades, entonces se transfieren instrucciones para que ésta inicie el algoritmo de detección. En caso contrario, se despliegan los mensajes de error correspondientes y se pasa al estado 0. Enseguida, se envía una última instrucción con la finalidad de conocer el estado de la tarjeta. La tarjeta procesadora contesta a esta petición, retornando una palabra entera de 16 *bits*. Si los 16 *bits* se encuentran en ceros, indicará que la tarjeta se encuentra

ejecutando el algoritmo de detección; cualquier otro caso, indicará que ha ocurrido un error al momento de ejecutar dicho algoritmo. Cuando esto sucede, el programa principal despliega el mensaje de error correspondiente indicando el código del error devuelto por la tarjeta, para finalmente pasar al estado 0.

Cuando se ha verificado que el algoritmo de detección se encuentra operando en forma correcta y antes de pasar al siguiente estado, se verifica si existen registros de fallas que no hayan sido transferidos correctamente al concentrador. Los números de estos registros se encuentran almacenados en un archivo creado exclusivamente para este propósito. Si existe algún registro que no fue transferido exitosamente, se pasa inmediatamente al estado 4 (transición B) para su transferencia al concentrador, finalizada la transferencia se retorna nuevamente al estado 1 (transición C) para posteriormente transitar al estado 2 (transición D). En caso de que no existan registros de falla se pasa directamente al estado 2.

### **5.3.3 Estado 2: Monitor**

Aquí el programa principal se encuentra atendiendo continuamente las solicitudes del teclado, módem o de la tarjeta procesadora. Mientras no se detecte alguna interrupción por cualquiera de estos dispositivos el monitor permanecerá en el presente estado (transición R). Paralelamente el algoritmo de detección procesa las señales trifásicas de voltaje y corriente.

En el momento en que se detecta una falla, la tarjeta procesadora interrumpe al monitor. El monitor atendiendo dicha solicitud emigra inmediatamente al estado 3 (transición I). Para atender las solicitudes del módem, el monitor verifica constantemente un registro del puerto de comunicaciones. Cuando este registro cambia de estado, indica que se desea establecer una sesión de configuración remota, siendo este el caso, el monitor transita al estado 4 (transición F). Al finalizar la sesión de configuración, el programa de telecomunicaciones retorna al monitor (transición H); por su parte, el monitor graba la nueva configuración en el archivo destinado para este propósito. Si el monitor detecta una solicitud del teclado, transita inmediatamente al estado 5 (transición J). Las solicitudes del teclado

generalmente son para visualizar o realizar cambios en la configuración y para establecer sesiones remotas.

Por último, el monitor verifica a una hora específica, si existen registros que no fueron transferidos correctamente al concentrador. Cuando se confirma la existencia de uno o más de estos archivos, pasa inmediatamente al estado 4 (transición E).

#### **5.3.4 Estado 3: Registro de datos**

Este estado recoge los datos procedentes de la tarjeta procesadora y los almacena en un archivo, junto con información relacionada con la falla y la configuración del sistema. El nombre de este archivo está integrado por un número secuencial y por un identificador, el cual es asignado por el usuario.

Al finalizar el registro de los datos de falla se envía una instrucción a la tarjeta procesadora, para que ésta detenga la transferencia de datos hacia la computadora anfitriona. Posteriormente, se le envía otra instrucción con la finalidad de descartar un desbordamiento en sus memorias intermedias. Enseguida, se restaura el estado de la tarjeta y se reinicializa nuevamente el algoritmo de detección. Una vez hecho esto, se verifica el estado de la misma, con el objeto de averiguar si ocurrió algún error durante el proceso de inicialización.

Al terminar las operaciones anteriores, se transita al estado 4 (transición L) con la finalidad de transferir los registros al concentrador.

#### **5.3.5 Estado 4: Comunicaciones**

El programa de telecomunicaciones realiza la transferencia de los registros hacia el concentrador, se encarga de la sincronización de los registradores y establece sesiones de configuración remotas. Si se observa el diagrama de la Fig. 5.2, las transiciones a este estado pueden darse desde cualquiera de los siguientes estados: 1, 2, 3 y 5. A continuación se describe cada una de estas posibilidades.

1) *El estado 1 pasa al estado 4:* Cuando el estado 1 encuentra registros que no fueron transferidos al concentrador con anterioridad, pasa al estado 4 (transición B) para iniciar su transferencia y pasar al estado 1 únicamente después de finalizada esta transferencia (transición C).

2) *El estado 2 pasa al estado 4:* Esto sucede por dos razones: se encontraron registros que no fueron transferidos al concentrador; o bien, se detectó una solicitud por parte del concentrador para establecer una sesión de configuración remota. Para el primer caso, el algoritmo de telecomunicaciones retornará al estado 2 únicamente después de concluir la transferencia de los registros que no fueron transferidos al concentrador en forma exitosa (transición G); para el segundo caso, al dar por finalizada la sesión de configuración remota solicitada por el concentrador (transición H).

3) *El estado 3 pasa al estado 4:* En este caso, el estado 3 pasa al estado 4 una vez que hubo registrado los datos de falla (transición L). Por su parte, el estado 4 transitará automáticamente al estado 2 después de finalizar la transferencia de estos registros (transición G).

4) *El estado 5 pasa al estado 4:* Esta posibilidad se da cuando un usuario en la unidad de registro solicita una sesión remota con algún otro usuario en el concentrador (transición O). Al concluir esta sesión, el estado 4 regresa al estado 5 (transición P). La solicitud de finalización puede provenir de ambas partes.

Para todos los casos anteriores, al detectar una falla, el algoritmo de detección interrumpirá al de telecomunicaciones, cuando esto sucede, el estado 4 pasará automáticamente al estado 3 (transición M).

### **5.3.6 Estado 5: Configuración local**

En el presente estado se despliega un menú con diferentes opciones de las cuales el usuario selecciona las más adecuadas, dicho menú se ilustra en la Fig. 5.3. La primer opción

permite visualizar en el monitor de la computadora anfitriona la configuración actual del sistema.

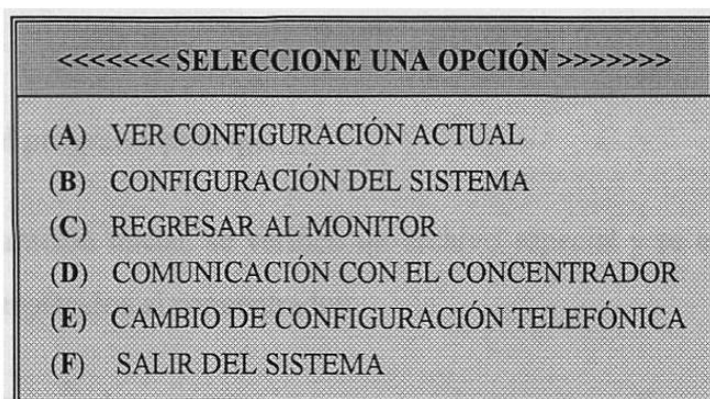


Fig. 5.3 Opciones del menú principal del sistema.

La segunda opción permite realizar cambios en dicha configuración. Cuando se modifica algún parámetro que afecta al algoritmo de detección, se reinicializa la configuración de la tarjeta procesadora, con la finalidad de que el algoritmo de detección se ejecute tomando en cuenta los valores de los nuevos parámetros de configuración.

La tercera opción pasa automáticamente del estado 5 al estado 2 (transición K). La cuarta establece una sesión remota con el concentrador, en este caso se pasa directamente al estado 4 (transición O). Al finalizar la sesión remota, el estado 4 pasa nuevamente al estado 5 (transición P).

La quinta opción permite realizar cambios en los registros telefónicos propios del programa de telecomunicaciones, en estos registros se almacenan los números telefónicos que identifican al concentrador. Finalmente, la última opción retorna automáticamente al estado 0 (transición Q).

Al igual que en el estado 4, al momento de detectar una falla, el estado 5 será interrumpido por el algoritmo de detección. Cuando esto sucede, pasa automáticamente al estado 3 (transición N).

### **5.3.7 Transiciones entre los dispositivos**

A continuación se describen cada una de las transiciones para el diagrama de estados de la Fig. 5.2.

A) Inicia ejecución del programa principal.

B) Durante la configuración inicial, se verificó un archivo especial y se encontraron registros que esperan ser transferidos al concentrador.

C) Fin de la transferencia de los registros encontrados durante la configuración inicial.

D) Sistema configurado, inicialización de la tarjeta procesadora y ejecución del algoritmo detector de fallas.

E) Se verifica un archivo especial a una hora específica y se encuentran registros que esperan ser transferidos al concentrador.

F) Se detecta un cambio de estado en un registro del puerto de comunicaciones, esto indica una solicitud por parte del concentrador para establecer una sesión remota con la unidad de registro.

G) Fin de la transferencia de los registros.

H) Sesión remota finalizada.

I) El monitor ha detectado una interrupción por parte del algoritmo de detección debido a la presencia de una falla.

J) Solicitud de configuración local por parte del usuario.

K) Finalizada sesión de configuración local.

L) El registro de los datos de una falla ha finalizado, se requiere su transferencia al concentrador.

- M) El algoritmo de detección ha interrumpido al programa de telecomunicaciones debido a la presencia de una falla. Se requiere el registro de los datos de falla en forma inmediata.
- N) El algoritmo de detección ha interrumpido la sesión de configuración local debido a la presencia de una falla. Se requiere el registro de los datos de falla en forma inmediata.
- O) El usuario en la unidad de registro solicita una sesión remota con otro usuario en el concentrador.
- P) Sesión remota finalizada por parte del usuario en la unidad de registro o debido a una solicitud de fin de sesión por parte del usuario en el concentrador.
- Q) Finaliza ejecución del programa principal, se detiene el algoritmo de detección y se restaura el estado de la tarjeta procesadora.
- R) No se ha detectado ninguna interrupción.

A continuación se presenta una descripción de la tarjeta utilizada para el acondicionamiento de las señales analógicas de entrada, asimismo se ilustra la configuración de cada una de estas señales.

#### **5.4 ACONDICIONAMIENTO Y CONFIGURACIÓN DE LAS SEÑALES ANALÓGICAS DE ENTRADA**

En esta sección se presenta una breve descripción de la tarjeta adecuadora utilizada para el acondicionamiento de las señales analógicas. Las señales de voltaje y corriente tienen que ser llevadas a niveles adecuados antes de conectarse a las entradas de esta tarjeta. Esto es llevado a cabo por transformadores de voltaje y corriente, y por circuitos transductores.

Las funciones principales de la tarjeta adecuadora son las siguientes:

- Acondicionar las señales de voltaje y corriente provenientes de los equipos transductores a voltajes adecuados para la conversión A/D;
- Brindar aislamiento eléctrico a los circuitos electrónicos de la tarjeta procesadora;

- Proteger a la tarjeta procesadora contra sobrevoltajes transitorios inducidos en los conductores de entrada;
- Realizar el filtrado analógico pasabajos (*antialiasing*) de las señales analógicas de entrada.

La tarjeta adecuadora está integrada por circuitos optoaisladores, para proteger la tarjeta procesadora de altos voltajes y cortos circuitos. Tiene capacidad para conectar 16 entradas analógicas dentro de un rango dinámico de  $\pm 10$  volts. Las salidas tienen un rango de  $\pm 5$  volts y se conectan directamente a las entradas de la tarjeta procesadora. La tarjeta adecuadora cuenta con un circuito de protección, el cual ofrece una operación confiable. Un filtro *anti-aliasing* de un polo está localizado en cada etapa de entrada y un filtro pasa bajo de tres polos se encuentra en cada etapa de salida. Estos filtros limitan las señales a un ancho de banda de 10 Khz. Su función es rechazar las componentes de frecuencia superior antes del muestreo. Un circuito recortador de voltaje basado en un láser fija la escala de cada señal de entrada. Posteriormente un amplificador proporciona la ganancia total.

Para que el algoritmo detector de fallas procese las señales adecuadas, es necesario que dichas señales se conecten a la tarjeta adecuadora de acuerdo al orden establecido en la Tabla 5.1, Como se puede observar, las 16 entradas analógicas se dividen en dos secciones. A la primer sección le corresponden las primeras 8 entradas, las cuales monitorean las señales de voltaje y corriente de la primer línea. Mientras que a la segunda sección le corresponden las entradas restantes, y monitorean las señales de voltaje y corriente de la segunda línea. En la siguiente sección se describe la lógica de operación del algoritmo de detección.



Tabla 5.1. Configuración de las entradas analógicas de voltaje y corriente

Línea 1		Línea 2	
No. de entrada analógica	Señal de entrada	No. de entrada analógica	Señal de entrada
1	Corriente fase A	9	Corriente fase A
2	Corriente fase B	10	Corriente fase B
3	Corriente fase C	11	Corriente fase C
4	Corriente neutro	12	Corriente neutro
5	Voltaje fase A	13	Voltaje fase A
6	Voltaje fase B	14	Voltaje fase B
7	Voltaje fase C	15	Voltaje fase C
8	Voltaje neutro	16	Voltaje neutro

## 5.5 DESCRIPCIÓN DE LA LÓGICA DE OPERACIÓN DEL ALGORITMO DE DETECCIÓN

El objetivo principal de esta sección es explicar la operación del algoritmo de detección. La Fig. 5.4 muestra un diagrama a bloques que describe la lógica de operación de dicho algoritmo. Éste muestrea y digitaliza las señales trifásicas de voltaje y corriente. Los datos digitalizados de cada señal de entrada son depositados en bloques de memoria independientes llamadas memorias intermedias de entrada. El sistema operativo de la tarjeta procesadora, lleva a cabo la asignación de memoria, ordena los datos contenidos en ellas y sincroniza el muestreo.

Inicialmente, el algoritmo de detección lee los parámetros de configuración que le proporciona el programa principal. Estos parámetros le indican la cantidad de entradas analógicas sobre las cuales operará el algoritmo. También le indican el periodo de prefalla a memorizar y el umbral de sensibilidad del detector.

Enseguida inicia un proceso iterativo, el algoritmo de detección recoge los datos de las memorias intermedias de entrada y lleva a cabo el filtrado digital sobre las muestras de las señales de voltaje y corriente. Si la salida del esquema de filtrado no detecta una falla, se leen nuevos datos de entrada y el proceso se repite. Las muestras de las señales de voltaje y

corriente que ya han sido procesadas, son conservadas en una memoria intermedia circular, creada exclusivamente para este propósito; estos datos servirán posteriormente para reconstruir las señales de prefalla.

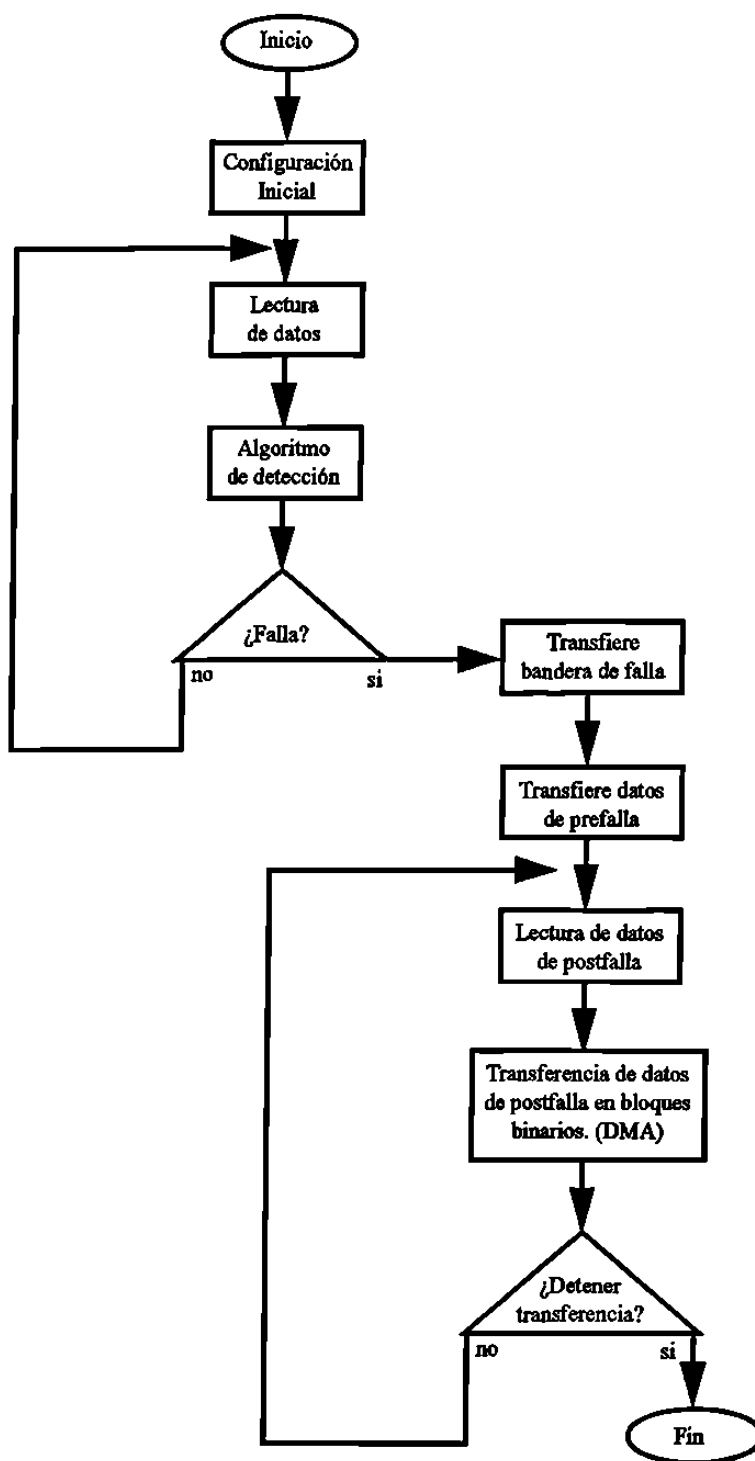


Fig. 5.4 Diagrama a bloques que muestra la lógica de operación del algoritmo de detección.

Cuando la salida del esquema de filtrado detecta la presencia de la componente aperiódica o alguna discontinuidad provocada por la falla, transfiere hacia la computadora anfitriona una palabra entera de 16 *bits*, la cual contiene la fase y línea donde se detectó la falla (en este trabajo esta palabra binaria será denominada “bandera de falla”). Por su parte, el programa principal residente en la computadora anfitriona, al detectar esta bandera, se preparará para iniciar el registro de los datos.

Después de haber transferido la bandera de falla, el algoritmo de detección transferirá los datos del intervalo de prefalla mantenidos en memoria. Posteriormente, recoge los datos de postfalla de las memorias intermedias de entrada y los transfiere en bloques binarios mediante los controladores DMA. Finalmente, cuando el programa principal ha terminado de registrar el intervalo de postfalla especificado, envía instrucciones a la tarjeta procesadora, para que ésta finalice la transferencia de datos y de por concluida la ejecución del algoritmo de detección.

Por otro lado, el algoritmo de detección también puede ser interrumpido en cualquier momento por instrucciones enviadas desde el programa principal. Esto generalmente se realiza cuando se desea modificar algunos parámetros en su configuración (cantidad de entradas a monitorear, intervalo de prefalla o umbral del detector) o cuando se genera un error de ejecución en el programa principal.

El algoritmo de detección memoriza un intervalo de prefalla de hasta 1.6 segundos, (este tiempo es el máximo que permite la memoria de la tarjeta procesadora) mientras que el intervalo de grabación de postfalla puede ser de hasta varias horas y es controlado por el programa principal.

Con el propósito de entender el funcionamiento del algoritmo de detección, a continuación se presenta y explica su diagrama de transición de estados.

## **5.6 DIAGRAMA DE TRANSICIÓN DE ESTADOS DEL ALGORITMO DE DETECCIÓN**

A continuación en la Fig. 5.5 se presenta el diagrama de transición de estados del algoritmo de detección. El algoritmo se puede encontrar en cuatro estados: Inactivo, Configuración inicial, Detección de la falla y Transferencia de datos. Las transiciones de cada uno de estos estados se describirán más adelante.

### **5.6.1 Estado 0: Inactivo**

En este estado el algoritmo de detección se encuentra inactivo, al momento de recibir una instrucción para su ejecución por parte del programa principal pasará automáticamente al estado 1(transición A). El retorno al estado 0 se hace desde el estado 3, cuando finaliza el registro de datos en la computadora anfitriona (transición E), o bien, desde el estado 2 debido a una instrucción del programa principal (transición F).

### **5.6.2 Estado 1: Configuración inicial**

Aquí se leen los parámetros de configuración que envía el programa principal al momento de iniciar la ejecución del algoritmo de detección. Estos parámetros determinan la cantidad de entradas a monitorear, el intervalo de prefalla a memorizar y el umbral del detector. Enseguida se asigna dinámicamente memoria intermedia para almacenar la información de prefalla y se inicializa el algoritmo de detección. Por último, se pasa (B) al estado 2.

### **5.6.3 Estado 2: Detección de la falla**

En este estado se ejecuta el esquema de filtrado digital para la detección del instante de la falla. Dicho esquema opera sobre las señales de voltaje y corriente y ejecuta un proceso iterativo que dispone y procesa los datos de las memorias intermedias de entrada, las señales de voltaje y corriente que ya han sido procesadas son depositadas en memorias intermedias circulares. Estos datos servirán posteriormente para recrear las condiciones de prefalla.

Cuando se detecta una falla se pasa (D) al estado 3. En caso contrario, se leen nuevos datos de entrada y el esquema de filtrado se repite (transición C).

El estado 2 pasará automáticamente al estado 0 cuando el programa principal envía una instrucción que detiene la ejecución del algoritmo de detección (transición F).

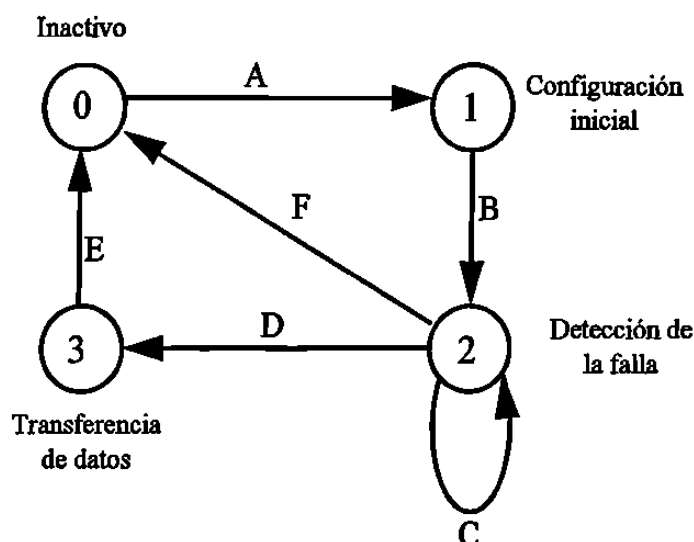


Fig. 5.5 Diagrama de transición de estados del algoritmo de detección.

### 5.6.4 Estado 3: Transferencia de datos

En este estado se transfieren los datos de prefalla contenidos en las memorias intermedias circulares. Enseguida inicia la lectura de los datos de postfalla a partir de las memorias intermedias de entrada y se transfieren hacia la computadora anfitriona, este proceso se repite hasta que el programa principal envía una instrucción que detiene dicha transferencia, en este momento se pasa (E) al estado 0.

### 5.6.5 Transiciones entre los dispositivos

A continuación se describen cada una de las transiciones del diagrama de estado de la Fig. 5.5:

A) Inicia ejecución del algoritmo de detección.

- B) Lectura de los parámetros de configuración enviados por el programa principal y asignación de memoria intermedia para almacenar los datos de prefalla.
- C) No se detectó una falla, se leen las siguientes muestras de entrada y se les aplica el algoritmo de detección.
- D) Se detectó una falla.
- E) Finalizada la transferencia de los datos de prefalla y postfalla.
- F) Instrucción por parte del programa principal con el objeto de detener la ejecución del algoritmo de detección.

A continuación se presenta y describe la operación de las funciones y subrutinas de programación más importantes del algoritmo de detección. Dichas funciones son proporcionadas por el fabricante de la tarjeta y corresponden al lenguaje de programación C.

## 5.7 FUNCIONES PRINCIPALES DEL ALGORITMO DE DETECCIÓN

El algoritmo de detección fue programado en lenguaje C empleando las primitivas ofrecidas por el fabricante de la tarjeta procesadora, a continuación se presenta el código fuente de su programa principal o función “*main()*”. El algoritmo tiene capacidad de monitorear hasta 16 entradas analógicas y los estados de las 16 entradas discretas, al momento de detectar una falla transfiere los datos digitalizados de cada una de estas entradas directamente hacia la computadora anfitriona para su registro. A continuación se presenta el código C elaborado para este propósito:

```

/* Programa en C que implementa el algoritmo detector de fallas. */
/* Nombre del programa: DETEC1.C */

#include <cdapcc.h>
#include <math.h>

void main(PIB **plib)
{
    void **argv;
    int argc;

```

```

argv=param_process(plib,&argc,20,20, T_PIPE_W, T_PIPE_W, T_PIPE_W,
T_PIPE_W, T_PIPE_W, T_PIPE_W, T_PIPE_W, T_PIPE_W,
T_PIPE_W, T_PIPE_W, T_PIPE_W, T_PIPE_W, T_PIPE_W,
T_PIPE_W, T_PIPE_W, T_PIPE_W, T_PIPE_W, T_CONST_W,
T_CONST_W, T_PIPE_W);

detec1((PIPE *)argv[1], (PIPE *)argv[2], (PIPE *)argv[3], (PIPE *)argv[4],
(PIPE *)argv[5], (PIPE *)argv[6], (PIPE *)argv[7], (PIPE *)argv[8],
(PIPE *)argv[9], (PIPE *)argv[10], (PIPE *)argv[11], (PIPE *)argv[12],
(PIPE *)argv[13], (PIPE *)argv[14], (PIPE *)argv[15], (PIPE *)argv[16],
(PIPE *)argv[17], *(const int *)argv[18], *(const int *)argv[19], (PIPE *)argv[20]);
}

```

Enseguida se explica brevemente el código anterior. El archivo de cabecera CDAPCC.H define todas las constantes, macros, los tipos de datos y los prototipos requeridos para acceder a cada una de las funciones, propias del sistema operativo de la tarjeta procesadora. Los identificadores de los tipos PIB, PIPE, T\_PIPE\_W, T\_CONST\_W, y la función “*param\_process()*”, se definen en este mismo archivo.

El algoritmo de detección inicia su ejecución en la función “*main()*”. El sistema operativo de la tarjeta procesadora le pasa a dicha función un puntero que contiene la dirección de inicio de cada uno de los parámetros que aceptará el programa. La función “*param\_process()*” verifica que cada uno de estos parámetros sea del tipo correcto y devuelve un arreglo de punteros con la dirección de cada uno. El primer parámetro es *argv[1]*, el segundo *argv[2]*, etc.

La función “*detec1()*” es la encargada de ejecutar el algoritmo de detección. Los primeros 17 parámetros ((PIPE \*)*argv[1]*, (PIPE \*)*argv[2]*,..., (PIPE \*)*argv[17]*) corresponden a las direcciones de inicio de cada una de las memorias intermedias de entrada, en estas memorias se depositan los datos digitalizados de cada una de las señales de entrada. El contenido de las primeras 16 memorias intermedias corresponden a los datos discretizados de las primeras 16 entradas analógicas. El contenido de la memoria intermedia 17 corresponde a los estados de las entradas discretas. Los parámetros 18 y 19 son constantes enteras que definen el periodo de prefalla y el umbral del detector. El parámetro 20 apunta a la dirección de inicio de la memoria intermedia de salida. En esta memoria son depositados los datos que

serán transferidos hacia la computadora anfitriona. La función “*detec1()*” finaliza cuando el programa principal residente en la computadora anfitriona envía una instrucción STOP hacia la tarjeta procesadora.

Enseguida se muestra un listado con las instrucciones que preparan a la tarjeta procesadora para que ésta ejecute el algoritmo de detección, estas instrucciones se describen ampliamente en [22]. Las instrucciones son transferidas por el programa principal, residente en la computadora anfitriona, y posteriormente son interpretadas por el sistema operativo de la tarjeta procesadora. El algoritmo de detección inicia su ejecución después de la instrucción START.

```
;%DEFAULT %1 = 3
;%DEFAULT %2 = 500
RESET
```

```
IDEF A 17
```

```
SET IP0 S0
SET IP1 S1
SET IP2 S2
SET IP3 S3
SET IP4 S4
SET IP5 S5
SET IP6 S6
SET IP7 S7
SET IP8 S8
SET IP9 S9
SET IP10 S10
SET IP11 S11
SET IP12 S12
SET IP13 S13
SET IP14 S14
SET IP15 S15
SET IP16 B0
TIME 61.2
```

```
END
```

```
PDEF B
```

```
DETEC1(IP0,IP1,IP2,IP3,IP4,IP5,IP6,IP7,IP8,IP9,IP10,IP11,IP12,IP13,IP14,IP15,IP16,%1,%2,$BINOUT)
END
```

```
START A,B
```



## 5.8 CONCLUSIONES

- Se presentó la operación general del sistema describiendo para ello el funcionamiento del programa principal residente en la computadora anfitriona y el del algoritmo de detección ejecutado por la tarjeta procesadora; en ambos casos se describió su diagrama de transición de estados.
- Se presentaron las características de la tarjeta acondicionadora, la cual acondiciona las señales analógicas de entrada, realiza el filtrado analógico pasabajos (*antialiasing*) a dichas señales y brinda aislamiento eléctrico a los circuitos de la tarjeta procesadora.
- Se describieron las principales subrutinas del algoritmo de detección. Así mismo, se mostraron las instrucciones que acondicionan la tarjeta procesadora y las cuales permiten la ejecución de dicho algoritmo.
- El programa principal envía instrucciones de configuración a la tarjeta procesadora, inicia y detiene el algoritmo de detección, registra los datos de una falla y atiende las tareas solicitadas por el teclado o módem.
- El algoritmo de detección muestrea y digitaliza las señales trifásicas de voltaje y corriente, ejecuta un filtrado digital sobre éstas últimas, memoriza un intervalo de prefalla de hasta 1.6 segundos (este tiempo es el máximo que permite la memoria de la tarjeta), establece el umbral del detector e inmediatamente después de detectar una falla realiza la transferencia de los datos de ésta, hacia la computadora anfitriona.
- Al usar procesamiento paralelo se evita que la computadora anfitriona efectúe la carga computacional de la detección, de la cual se ocupa la tarjeta procesadora. Además, la independencia de ambos procesos permite la utilización de una computadora de baja capacidad, con lo que se disminuyen los costos del equipo.

## CONCLUSIONES

### 6.1 CONCLUSIONES

Las nuevas familias de ventanas presentadas en el Capítulo 3 son adecuadas para aplicaciones de procesamiento de señales periódicas, estimación espectral y diseño de filtros digitales FIR; en particular en el diseño de filtros más precisos para medición fasorial.

La nueva familia de funciones de donde se obtiene las nuevas ventanas se aproximan a una curva gaussiana conforme se incrementa el factor leptógeno  $N$ . Además, modificando dicho factor y su duración  $D$ , se pueden definir ventanas con características espectrales específicas (anchura de su lóbulo principal y amplitud relativa de sus lóbulos laterales). Una vez definida una ventana se puede aplicar escalamiento temporal para mejorar sus características espectrales.

La ventana  $\bar{o}_4$ , con  $N=4$  y  $D=3T$ , supera a las ventanas convencionales en cuanto sus lóbulos laterales tienen una amplitud relativa inferior a los -55 dB. Sin embargo, su lóbulo principal es más ancho. Elimina prácticamente la interferencia entre contenidos espectrales vecinos. Por lo que se recomienda su uso en análisis armónico y en espectrogramas, donde la separación armónica es conocida.

Las respuestas impulsionales de los filtros convencionales de Fourier se forman restringiendo mediante una ventana rectangular las funciones seno y coseno. Para eliminar las armónicas, se requiere que la duración de la ventana rectangular sea múltiplo de un ciclo, y que el tiempo de muestreo sea una fracción de un ciclo. Debido a lo anterior, los filtros son

sensibles a las pequeñas desviaciones frecuenciales y permeables a la energía frecuencial interarmónica, lo que conduce a mediciones erróneas.

Los nuevos filtros digitales, obtenidos a partir de las nuevas ventanas, se liberan de las condiciones impuestas por la ventana rectangular en duración y tiempo de muestreo, eliminan la energía interarmónica, obteniendo mediciones más exactas, y superan el filtrado convencional de Fourier cuando la duración es superior a dos ciclos. La mejora en rendimiento de estos filtros se podría extender a otras aplicaciones, tales como en comunicaciones digitales, análisis armónico, la elaboración de espectrogramas, etc.

Los filtros pasapares presentados en el Capítulo 4, tienen ecuaciones de diferencia muy sencillas lo que los hace fácil de implementar en algoritmos computacionales, permiten el paso de las componentes pares, suprimen las componentes impares y su banda de paso se hace cada vez más estrecha al incrementar el factor leptógeno  $N$ , lo cual mejora su selectividad frecuencial. Sin embargo, al aumentar  $N$  se requiere más tiempo para la elaboración de cada muestra de salida.

Con los filtros pasapares y pasaimpares de orden dos, es posible implementar un separador armónico; el primero se emplea para la extracción de la energía de la banda base y es empleado para detectar fallas; el segundo se puede emplear para extraer la componente fundamental y es útil para aplicaciones de medición fasorial depurada.

El filtro pasapares de orden uno es el más adecuado para la detección del instante de la falla ya que cuenta con la respuesta de salida más rápida (requiere sólo de medio ciclo para procesar cada muestra de salida) y además es el más sensible. Dicho filtro extrae la energía de la componente aperiódica o de la discontinuidad que genera la falla; posee las bandas de paso más amplias y permite el paso de las componentes pares.

El programa principal y el algoritmo de detección trabajan en forma paralela, el primero es ejecutado en la computadora anfitriona mientras que el segundo en la tarjeta procesadora. Este procesamiento paralelo evita que la computadora anfitriona efectúe la carga computacional de la detección, de la cual se ocupa la tarjeta procesadora. Además, la

independencia de ambos procesos permite la utilización de una computadora anfitriona de baja capacidad, con lo que se disminuyen los costos del equipo.

## 6.2 APORTACIONES

Se presenta la teoría matemática, características temporales y espectrales y las aplicaciones en análisis espectral de una nueva familia de ventanas, las cuales tienen excelentes características espectrales y pueden emplearse en diversas aplicaciones de procesamiento de señales periódicas y en particular en el diseño de filtros digitales FIR. Estos filtros se han propuesto para mejorar al filtro convencional de Fourier en duraciones superiores a los dos ciclos, para los algoritmos de medición fasorial, con excelentes resultados en la supresión de ruido (lo cual se traduce en exactitud de la medición). Experiencias muestran que son, para una misma duración, diez veces más precisos en la medición comparado con el usado actualmente en los equipos comerciales.

Como otra importante aportación, se presenta el desarrollo matemático, características espectrales y ecuaciones de diferencia de una nueva familia de filtros peine, denominados filtros pasapares, así como de sus filtros complementarios: filtros pasaimpares. Se propone dicha familia para aplicaciones de detección de fallas en SEP y para depurar la señal antes de la medición fasorial. Además, se muestra el comportamiento de los filtros pasapares ante diversas señales de falla.

Se presenta el diseño de un detector de fallas el cual consiste de un filtro acoplado que permite el paso de la energía de la banda base y de un comparador de umbral que señala cuando dicha energía sobrepasa un cierto nivel. El detector opera sobre las señales de voltaje y corriente. Y su respuesta a la frecuencia elimina las componentes pares e impares.

Se presentan dos alternativas para dicho detector, la primera está integrada por un filtro pasapares de orden uno en conjunción con un filtro de promedio deslizante de medio ciclo; la segunda emplea el filtro pasapares de orden dos con un filtro de promedio deslizante de un ciclo. Se muestran los resultados al evaluar ambas alternativas ante diversas señales de falla.

Como principal aportación práctica de la presente investigación, se presenta el diseño de un sistema para registrar las señales trifásicas de voltaje y corriente cuando se presenta una falla en las subestaciones de un sistema eléctrico de potencia. El sistema se activa automáticamente ante dichas señales. Para ello emplea un algoritmo de filtrado digital el cual se ejecuta en una tarjeta procesadora de alta velocidad que trabaja en paralelo con el procesador de la computadora anfitriona.

Se define y documenta el código fuente del *software* elaborado tanto para el programa principal, residente en la computadora anfitriona, así como para el del algoritmo de detección ejecutado por la tarjeta procesadora.

Se describe el diseño y funcionamiento del *hardware* y *software* de la tarjeta procesadora y la forma de entablar comunicación. Además, se presenta la manera de transferir datos a alta velocidad y de programar tareas especializadas.

Como otra importante contribución, el diseño del sistema propuesto constituye una aportación a la tecnología nacional, ya que sustituye en gran medida el empleo de tecnologías extranjeras, liberando al usuario de la dependencia tecnológica en lo referente al mantenimiento de los algoritmos y protocolos de comunicación.

### **6.3 RECOMENDACIONES PARA TRABAJOS FUTUROS**

Programar aplicaciones de medición fasorial en la tarjeta procesadora empleando los nuevos filtros pasapares y pasaimpares.

Realizar otros estudios en el área de detección de fallas (por ejemplo, el empleo de onduletas) y programar diferentes algoritmos de detección y medición en la tarjeta procesadora.

Diseñar un *software* para visualizar y explotar el contenido de los datos generados durante una falla.

Una vez que los datos sean registrados se recomienda realizar los siguientes estudios:

- medición fasorial;
- variación dinámica de la frecuencia;
- medición de potencias activas y reactivas;
- análisis espectral (espectrogramas);
- identificación de los modelos dinámicos de oscilaciones electromecánicas,
- y estudios de perturbaciones en generadores.

Como se puede apreciar son muchos campos de investigación los que abre este trabajo ya que una vez que se instalen los equipos en las subestaciones y arrojen los primeros archivos un sinnúmero de estudios actualmente imposibles, serán ahora factibles gracias al desarrollo del presente proyecto.